

# GPC<sup>®</sup> 188

General Purpose Controller Intel 80C188

## MANUALE TECNICO



**grifo<sup>®</sup>**

ITALIAN TECHNOLOGY

Via dell' Artigiano, 8/6  
40016 San Giorgio di Piano  
(Bologna) ITALY

E-mail: [grifo@grifo.it](mailto:grifo@grifo.it)

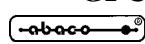
<http://www.grifo.it>

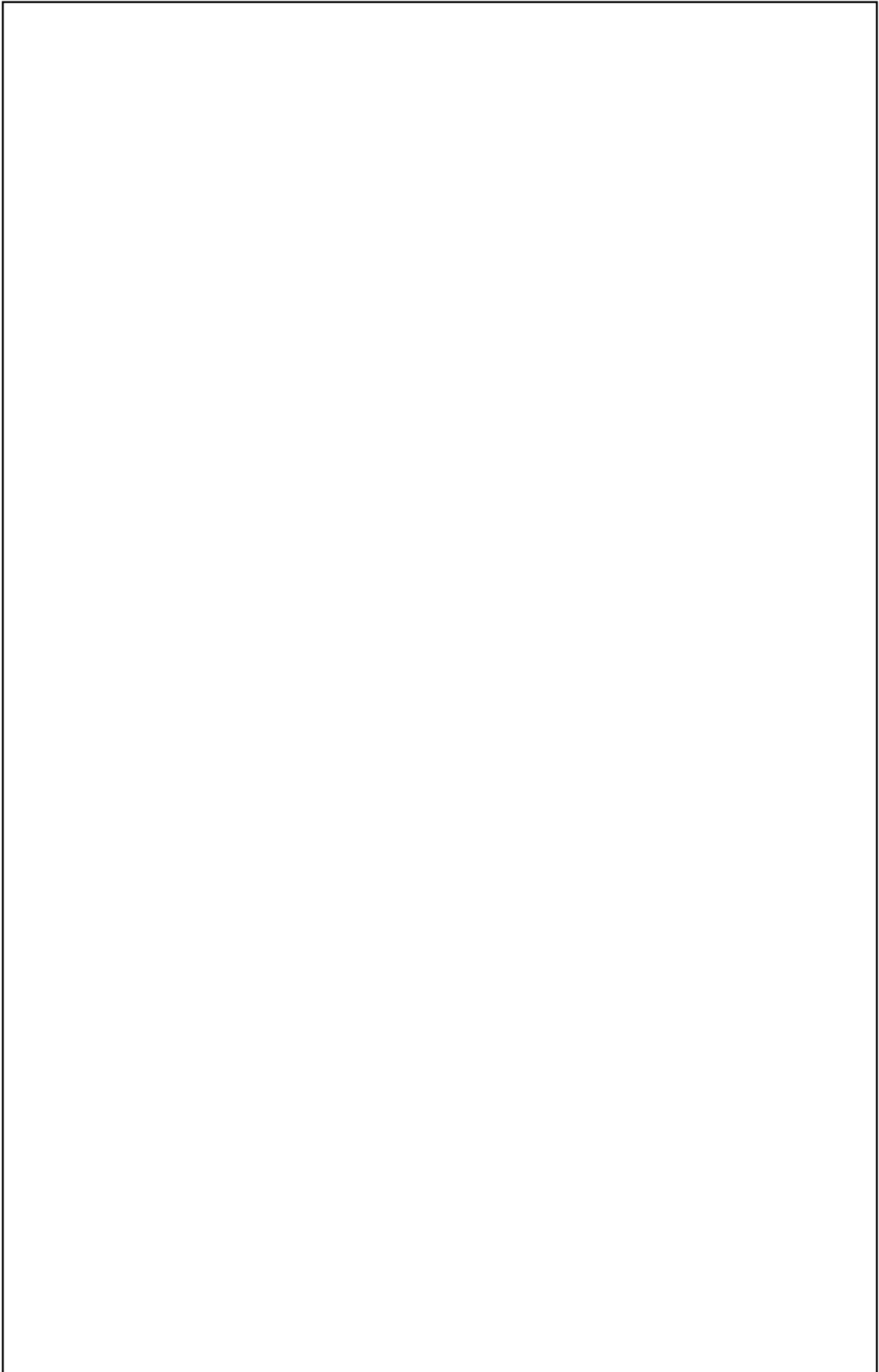
<http://www.grifo.com>

Tel. +39 051 892.052 (r.a.) FAX: +39 051 893.661



GPC<sup>®</sup> 188 Rel. 1.10 Edizione 22 Gennaio 1992

, GPC<sup>®</sup>, grifo<sup>®</sup>, sono marchi registrati della ditta grifo<sup>®</sup>



# GPC<sup>®</sup> 188

**General Purpose Controller Intel 80C188**

## MANUALE TECNICO

Potentissimo controllore basato sulla CPU Intel 80C188. Due linee in RS 232, RS 422 oppure RS 485; 24 linee di I/O TTL; 256K EPROM e 256K RAM tamponate con batteria al Litio; Real-Time Clock; 4 linee di counter; 8 linee di A/D o 4 differenziali con SH, 13 bit, 20 - 35  $\mu$ s. PASCAL in ROM.

**grifo<sup>®</sup>**

ITALIAN TECHNOLOGY

Via dell' Artigiano, 8/6  
40016 San Giorgio di Piano  
(Bologna) ITALY

E-mail: grifo@grifo.it

<http://www.grifo.it>

<http://www.grifo.com>

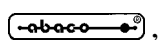
Tel. +39 051 892.052 (r.a.) FAX: +39 051 893.661



GPC<sup>®</sup> 188

Rel. 1.10

Edizione 22 Gennaio 1992



, GPC<sup>®</sup>, grifo<sup>®</sup>, sono marchi registrati della ditta grifo<sup>®</sup>

Nessuna parte del presente manuale può essere riprodotta, trasmessa, trascritta, memorizzata in un archivio o tradotta in altre lingue, con qualunque forma o mezzo, sia esso elettronico, meccanico, magnetico ottico, chimico, manuale, senza il permesso scritto della **grifo®**.

## IMPORTANTE

Tutte le informazioni contenute sul presente manuale sono state accuratamente verificate, ciononostante **grifo®** non si assume nessuna responsabilità per danni, diretti o indiretti, a cose e/o persone derivanti da errori, omissioni o dall'uso del presente manuale, del software o dell' hardware ad esso associato.

**grifo®** altresì si riserva il diritto di modificare il contenuto e la veste di questo manuale senza alcun preavviso, con l'intento di offrire un prodotto sempre migliore, senza che questo rappresenti un obbligo per **grifo®**.

Per le informazioni specifiche dei componenti utilizzati sui nostri prodotti, l'utente deve fare riferimento agli specifici Data Book delle case costruttrici o delle seconde sorgenti.

## LEGENDA SIMBOLI

Nel presente manuale possono comparire i seguenti simboli:



Attenzione: Pericolo generico

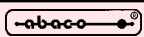


Attenzione: Pericolo di alta tensione



Attenzione: Dispositivo sensibile alle cariche elettrostatiche

## Marchi Registrati



, GPC®, **grifo®** : sono marchi registrati della **grifo®**.

Altre marche o nomi di prodotti sono marchi registrati dei rispettivi proprietari.

# INDICE GENERALE

PREFAZIONE.....	V
1. INTRODUZIONE.....	1
2. CARATTERISTICHE GENERALI DELLA SCHEDA.....	1
2.1. Processore di bordo.....	3
2.2. Dispositivi di memoria.....	3
2.3. Dispositivo di clock.....	3
2.4. Comunicazione seriale.....	5
2.5. Watch Dog.....	5
2.6. Dispositivi periferici di bordo.....	5
3. SPECIFICHE TECNICHE.....	7
3.1. Caratteristiche generali.....	7
3.2. Caratteristiche fisiche.....	7
3.3. Caratteristiche elettriche.....	7
4. INSTALLAZIONE DELLA SCHEDA.....	9
4.1. Introduzione.....	9
4.2. Connessioni con il mondo esterno.....	9
4.2.1. CN2 ( Connettore RS 422 o RS 485 ).....	9
4.2.2. CN1 ( Connettore RS 232,Counter,Treni d' onda.....	11
4.2.3. CN4 ( Connettore ingressi A/D ).....	12
4.2.4. CN5 ( Connettore port A e C ).....	13
4.2.5. CN6 ( Connettore port B ).....	15
4.2.6. CN3 ( Connettore per segnali di controllo A/D.....	18
4.3. Tensioni di alimentazione.....	19
4.4. Segnalazioni visive.....	19
4.5. Interrupt.....	19
4.6. Jumpers.....	21
4.6.1. Jumpers a due vie:.....	23
4.6.2. Jumpers a 3 vie:.....	24
4.7. Note:.....	24
4.7.1. Comunicazione seriale in RS 232 o RS 422-485.....	25
4.7.2. Comunicazione seriale sincrona od asincrona.....	25
4.7.3. Compensazione termica.....	26
4.7.4. Selezione memorie .....	26
4.7.5. Gestione DMA.....	27
4.7.6. Protezione in scrittura della RAM.....	27
4.7.7. Input di bordo.....	27

5. DESCRIZIONE SOFTWARE.....28

6. DESCRIZIONE HARDWARE.....29

6.1. Introduzione.....29

6.2. Mappaggio delle risorse di bordo.....29

# APPENDICE

A. Descrizione dei JUMPERS.....54

B. MAPPAGGIO CON MONITOR.....57

C. GLOSSARIO DEI TERMINI.....60



# INDICE DELLE FIGURE

2-1: Pianta componenti.....	2
2-2: Schema a blocchi.....	4
3-1: Foto scheda GPC® 188.....	8
4-1: Connettore CN2.....	9
4-2: Schema di comunicazione seriale.....	10
4-3: Connettore CN1.....	11
4-4: Connettore CN4.....	12
4-5: Connettore CN5.....	13
4-6: Schema di I/O PPI 82C55.....	14
4-7: Connettore CN6.....	15
4-8: Connettore CNA.....	16
4-9: Connettore CN3.....	18
4-10: Disposizione connettori, LED.....	20
4-11: Disposizione jumpers.....	22
7-1: Schema registri A/D ML 2200.....	41

# INDICE DELLE TABELLE

4-1: Tabella riassuntiva jumpers.....	21
4-2: Tabella jumpers a 2 vie.....	23
4-3: Tabella jumpers a 3 vie.....	24
6-1: Tabella indirizzi periferiche di bordo.....	30





## PREFAZIONE

L'uso di questi dispositivi è rivolto - **IN VIA ESCLUSIVA** - a personale specializzato.

Questo prodotto non è un **componente di sicurezza** così come definito dalla direttiva **98-73/CE**.



I pin del Mini Modulo non sono dotati di protezione contro le cariche elettrostatiche. Esiste un collegamento diretto tra i pin del Mini Modulo e i rispettivi pin del microcontrollore. Il Mini Modulo è sensibile ai fenomeni ESD.

Il personale che maneggia i Mini Moduli è invitato a prendere tutte le precauzioni necessarie per evitare i possibili danni che potrebbero derivare dalle cariche elettrostatiche.

Scopo di questo manuale è la trasmissione delle informazioni necessarie all'uso competente e sicuro dei prodotti. Esse sono il frutto di un'elaborazione continua e sistematica di dati e prove tecniche registrate e validate dal Costruttore, in attuazione alle procedure interne di sicurezza e qualità dell'informazione.

I dati di seguito riportati sono destinati - **IN VIA ESCLUSIVA** - ad un utenza specializzata, in grado di interagire con i prodotti in condizioni di sicurezza per le persone, per la macchina e per l'ambiente, interpretando un'elementare diagnostica dei guasti e delle condizioni di funzionamento anomale e compiendo semplici operazioni di verifica funzionale, nel pieno rispetto delle norme di sicurezza e salute vigenti.

Le informazioni riguardanti installazione, montaggio, smontaggio, manutenzione, aggiustaggio, riparazione ed installazione di eventuali accessori, dispositivi ed attrezzature, sono destinate - e quindi eseguibili - sempre ed in via esclusiva da personale specializzato avvertito ed istruito, o direttamente dall'ASSISTENZA TECNICA AUTORIZZATA, nel pieno rispetto delle raccomandazioni trasmesse dal costruttore e delle norme di sicurezza e salute vigenti.

I dispositivi non possono essere utilizzati all'aperto. Si deve sempre provvedere ad inserire i moduli all'interno di un contenitore a norme di sicurezza che rispetti le vigenti normative. La protezione di questo contenitore non si deve limitare ai soli agenti atmosferici, bensì anche a quelli meccanici, elettrici, magnetici, ecc.

Per un corretto rapporto coi prodotti, é necessario garantire leggibilità e conservazione del manuale, anche per futuri riferimenti. In caso di deterioramento o più semplicemente per ragioni di approfondimento tecnico ed operativo, consultare direttamente l'Assistenza Tecnica autorizzata.

Al fine di non incontrare problemi nell'uso di tali dispositivi, é conveniente che l'utente - **PRIMA DI COMINCIARE AD OPERARE** - legga con attenzione tutte le informazioni contenute in questo manuale. In una seconda fase, per rintracciare più facilmente le informazioni necessarie, si può fare riferimento all'indice generale e all'indice analitico, posti rispettivamente all'inizio ed alla fine del manuale.

# 1. INTRODUZIONE

Questo manuale fornisce tutte le informazioni hardware e software per consentire all'utente il miglior utilizzo della scheda General Purpose Controller **GPC® 188**.

## 2. CARATTERISTICHE GENERALI DELLA SCHEDA

La scheda **GPC® 188** è un potentissimo modulo di controllo e di gestione nel formato unificato standard **Singola Europa** da **100x160** mm. Essa opera sul potente **BUS** industriale **ABACO®** da **16** bit di cui sfrutta la ricca serie di periferiche e di moduli intelligenti disponibili in questa famiglia di schede.

La **GPC® 188** è basata sul microprocessore **80C188 INTEL** (codice compatibile **8086, 8088** e quindi con qualsiasi **PC**) ed a bordo scheda dispone di notevoli risorse. Particolarmente interessanti sono le **4** linee differenziali di **A/D** converter ad alta velocità, da **13** bit.

La sua modularità la rende il componente ideale per realizzare architetture con logica distribuita con notevoli risorse locali sia in termini di **I/O** che in termini elaborativi. La notevole completezza della **GPC® 188** la mette in grado di risolvere da sola il problema della gestione di macchine od automazioni di media ed alta complessità. Ove necessitano funzioni ausiliarie si può accedere alla ricca serie di periferiche offerte dal carteggio industriale **ABACO®**. Viceversa è possibile acquistare, già per modeste quantità, delle **GPC® 188** parzialmente popolate con a bordo le sole sezioni utilizzate. Questa possibilità consente di ridurre ulteriormente i costi aumentando nel contempo la competitività dell'impianto.

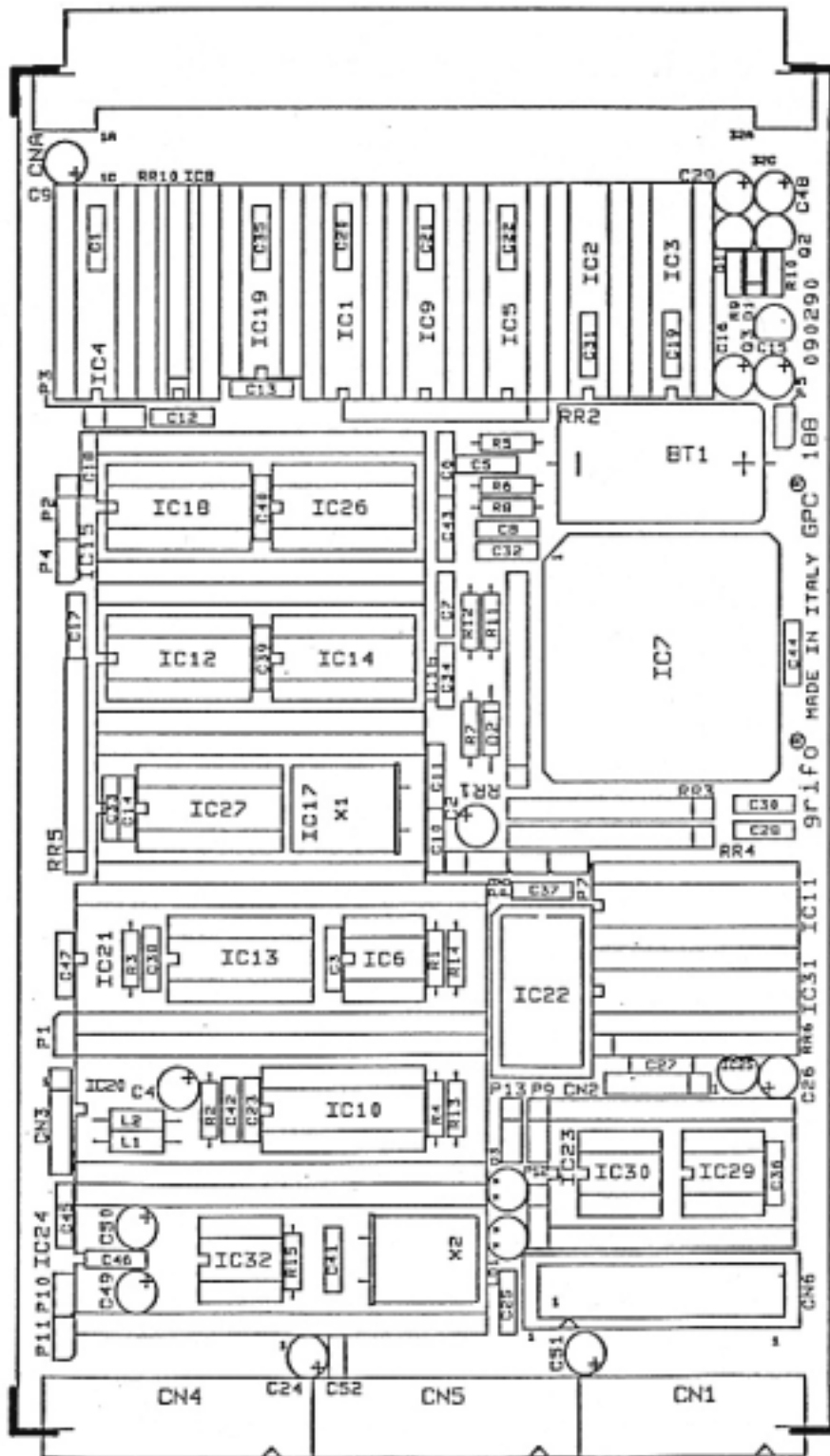


Fig. 2-1: Pianta componenti

## 2.1. Processore di bordo.

La scheda **GPC® 188** e' predisposta per accettare il processore a **16 bit 80C188 INTEL** nella versione **PLCC**. Tale processore e' caratterizzato da un esteso set di istruzioni, da un' alta velocita' di esecuzione e di manipolazione dati e da un efficiente sistema di gestione interrupts. L' architettura interna, le principali caratteristiche e l' elenco delle istruzioni dell' **80C188** possono essere trovate negli appositi dati tecnici della casa costruttrice.

## 2.2. Dispositivi di memoria.

E' possibile dotare la scheda di un massimo di **512K** di **RAM/EPROM**, di cui **256K RAM** (provvisi di circuiteria di **Back Up** con batteria al **Litio**) ed i rimanenti **256K EPROM**. Particolarmente interessante e' la possibilita' di proteggere **128K RAM** in scrittura; tale protezione e' selezionabile tramite un apposito jumper e consente di prevenire eventuali scritture accidentali all' interno della stessa **RAM**.

Tutte le memorie possono essere montate sugli zoccoli **IC 15, IC 16, IC 17** e vengono selezionate tramite una serie di jumpers presenti sulla scheda. Il mappaggio delle risorse in termini di memoria avviene tramite l'apposita logica di controllo e di gestione che si occupa di riconfigurare le varie risorse in funzione delle specifiche esigenze dei linguaggi usati.

## 2.3. Dispositivo di clock.

Il segnale di clock e' generato dallo stesso processore che provvede a generarlo partendo da un quarzo. A sua volta il segnale di clock generato viene ulteriormente diviso e portato direttamente sul **BUS**, in modo da poter essere utilizzato da eventuali periferiche esterne che lo richiedano. La scheda puo' essere fornita con quarzi di tre valori diversi, come illustrato di seguito:

QUARZO		CLOCK CPU e SCHEDA		CLOCK BUS
20 MHz	->	10 MHz	->	5 MHz
25 MHz	->	12.5 MHz	->	6.25 MHz
32 MHz	->	16 MHz	->	8 MHz

La **GPC® 188** e' inoltre dotata di un secondo oscillatore da **4.9152 MHz** che pilota direttamente il **SCC**, per la gestione delle due linee seriali della scheda. Tale scelta rende del tutto indipendente il segnale di clock dalla circuiteria che gestisce la comunicazione seriale con notevoli facilitazioni in termini di settaggio del **Baud Rate**.

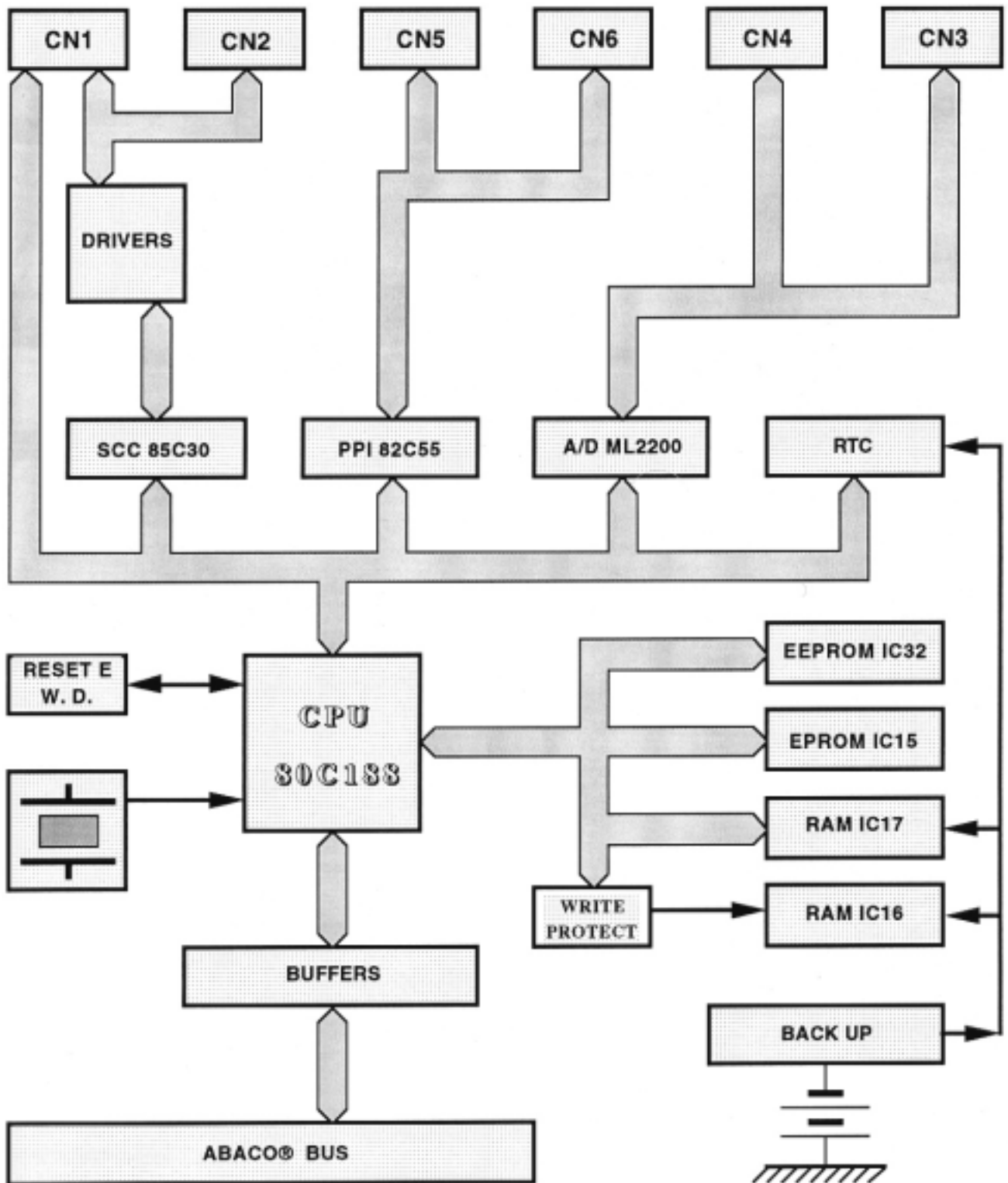


Fig. 2-2: Schema a blocchi

## 2.4. Comunicazione seriale.

La comunicazione seriale e' completamente settabile da software sia per quanto riguarda il protocollo che la velocita' di comunicazione che puo' raggiungere un massimo di 38.4 KBaud. La scheda e' provvista di due linee seriali indipendenti in **Full Duplex** di cui una utilizza il protocollo fisico di comunicazione **RS 232** e la rimanente puo' essere settata in **RS 232**; **RS 422** oppure in **RS 485**. Di particolare importanza e' la possibilita' di gestire le due linee di comunicazione anche tramite i protocolli logici **SDLC** e **HDLC**. In questo modo si puo' utilizzare la scheda anche all'interno di una rete composta da piu' unita' intelligenti.

## 2.5. Watch Dog.

La scheda **GPC® 188** e' provvista di una circuiteria di **Watch Dog** che, se utilizzata, consente di uscire da stati di loop infinito o da condizioni anomale non previste dal programma applicativo. Tale circuiteria e' caratterizzata da un tempo di intervento di circa **200 ms.** e da una facile gestione software che conferisce al sistema basato sulla scheda, una sicurezza estrema.

## 2.6. Dispositivi periferici di bordo.

La scheda **GPC® 188**, nata per risolvere molteplici problemi di controllo e comando di automatismi, e' dotata di un certo numero di componenti atti ad interfacciarsi con il mondo esterno:

- Un **Programmable Peripheral Interface 82C55** e' adibito all' **I/O** parallelo con tre port (**A,B,C**) da **8 bit**. Di tali port l' **A** e il **C** sono direttamente disponibili sul connettore **CN5**, mentre il port **B** e' disponibile sul **CN6**. Queste linee di **I/O** sono completamente gestibili da software e per questo aprono ulteriori possibilita' di impiego della **GPC® 188** ( ad esempio nella gestione di periferiche non intelligenti ) anche quando l' handshake delle comunicazione e' completamente da gestire via software.

Il chip **8255** viene gestito attraverso **4 byte** (o registri) situati in altrettanti indirizzi di **I/O** dedicati al dispositivo dalla logica di controllo della scheda.

- Un **Serial Communication Controller Z85C30** in grado di gestire separatamente la comunicazione seriale tramite due canali. Per queste linee e' definibile sia il protocollo fisico che logico di comunicazione.

L' **SCC 85C30** e' gestito tramite **4 registri** corrispondenti ad altrettanti indirizzi di **I/O**, dedicati al dispositivo durante l' operazione di mappaggio dei dispositivi periferici.

- Un **Real Time Clock SEIKO 72421** che permette di prelevare l'orario (ore, minuti, secondi) ed il calendario (giorno, mese, anno, giorno della settimana) e che puo' generare interrupt programmati.

La periferica descritta e' vista in **16** byte o registri allocati nello spazio di indirizzamento dell'**I/O** dalla logica di controllo della scheda.

- Un **Analog/Digital Converter ML 2200** caratterizzato da **4** linee di **A/D** converter differenziali od **8** singole con **Sample & Hold**, amplificatore programmabile e risoluzione massima di **13 bit**. Di fondamentale importanza e' la velocita' di conversione di questa periferica, che infatti ad **8 bit** raggiunge le **50.000** conversioni al secondo. Inoltre uno dei **4** canali differenziali puo' essere utilizzato come trasduttore di temperatura, utile per compensare eventuali effetti termici che possono intervenire sulla conversione.

Il **ML 2200** e' gestito via software tramite **6** byte (o registri) riservati nello spazio di indirizzamento dell' **I/O** dalla logica di controllo della scheda.

- Una **EEPROM** da **512** Byte ad accesso seriale in cui salvare permanentemente dati di configurazione sistema. L' **EEPROM** e' gestita via software tramite un byte riservato nello spazio d'indirizzamento di **I/O** dalla logica di mappaggio della scheda.

- Una sezione di **2** counter a **16** bit presente all' interno dello stesso processore **80C188** completamente gestibile da software tramite appositi registri interni.

- Due generatori d' impulsi o di treni d' onda compresi nella struttura del microprocessore. Entrambi i canali sono completamente settabili da software tramite gli appositi registri interni di cui l' **80C188** dispone.



### 3. SPECIFICHE TECNICHE

#### 3.1. Caratteristiche generali.

Tipo di <b>BUS</b> :	<b>BUS ABACO®</b>
N.ro di linee di <b>I/O</b> :	<b>24 I/O</b> programmabili <b>TTL</b> <b>1</b> linea <b>RS 232</b> bidirezionale <b>1</b> linea <b>RS 232</b> o <b>RS 422-485</b> <b>2</b> Counter <b>2</b> generatori d' onda <b>4</b> od <b>8</b> linee di <b>A/D</b> converter
Memoria indirizzabile:	<b>IC 15:</b> EPROM da 27256 (32 K) a 27200 (256 K) <b>IC 16,IC 17:</b> RAM da 32K x 8 a 128K x 8 <b>IC 32:</b> EEPROM 512 Byte
CPU di bordo:	<b>80C188</b> versione PLCC

#### 3.2. Caratteristiche fisiche.

Dimensioni:	Formato <b>Singola Europa</b> : 100 x 160 mm.
Peso:	<b>212</b> grammi nella versione completa di tutte le opzioni
Connettori:	<b>BUS</b> : 64 pin DIN 41612 Corpo C A+C <b>CN1</b> : 16 vie scatolino 90 gradi M <b>CN2</b> : 5 vie verticale maschio <b>CN3</b> : 5 vie verticale maschio <b>CN4</b> : 20 vie scatolino 90 gradi M <b>CN5</b> : 20 vie scatolino 90 gradi M <b>CN6</b> : 20 vie scatolino verticale
Range di temperatura:	da <b>10</b> a <b>40</b> gradi Centigradi
Umidita' relativa:	<b>20%</b> fino a <b>90%</b> (senza condensatori)

#### 3.3. Caratteristiche elettriche.

Tensione alimentazione:	<b>+5 Vdc</b> ; <b>+5; -12 Vdc</b> con <b>A/D</b> converter
Corrente assorbita:	<b>+5 Vdc -&gt; 350 mA.</b> <b>-12 Vdc -&gt; 30 mA.</b>

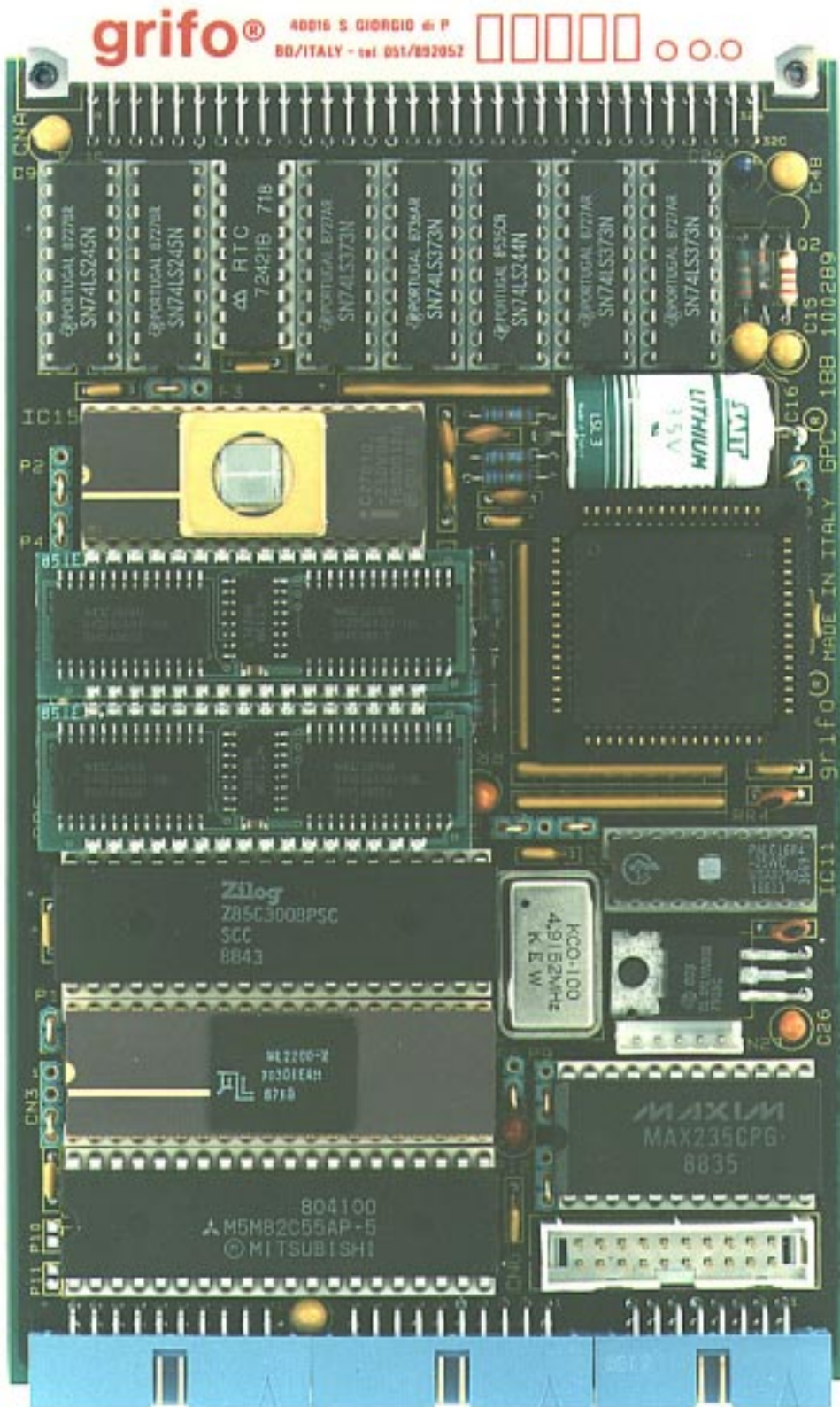


Fig. 3-1: Foto scheda GPC® 188

## 4. INSTALLAZIONE DELLA SCHEDA

### 4.1. Introduzione.

In questo capitolo saranno illustrate tutte le operazioni da compiere per ottenere il corretto funzionamento della scheda. A questo scopo e' previsto un certo numero di jumpers con cui e' possibile settare la scheda a seconda delle esigenze dell'utente. Di seguito e' riportata l'ubicazione e la funzione di tali strip, dei connettori e di tutti i componenti che possono modificare il funzionamento della scheda.

### 4.2. Connessioni con il mondo esterno.

La scheda **GPC® 188** e' provvista di una serie di 7 connettori con cui interfacciarsi ad altri dispositivi esterni. Di seguito viene riportato l'elenco ed il pin out di tali connettori.

#### 4.2.1. CN2 ( Connettore RS 422 o RS 485 )

Il connettore **CN2** e' composto da un insieme di 5 pin, con cui si puo' usufruire della eventuale linea seriale in **RS 422** o **RS 485**

presente sulla **GPC® 188** in alternanza alla seconda linea seriale **B**. Questa linea e' settabile via software e via hardware, tramite rispettivamente la programmazione del **SCC 85C30** e lo strippaggio dei jumpers **P7,P9,P12** e **P13**.

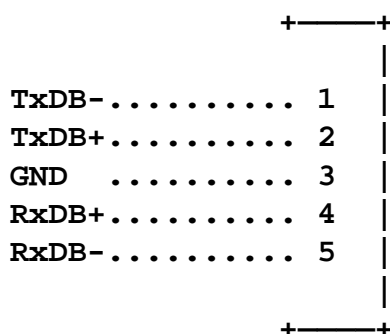


Fig. 4-1: Connettore CN2

#### LEGENDA:

**TxDB-** = O - Trasmit Data negative channel B: linea bipolare negativa per trasmissione seriale canale B.

**TxDB+** = O - Trasmit Data positive channel B: linea bipolare positiva per trasmissione seriale canale B.

**GND** = Linea di massa per trasmissione seriale.

**RxDB+** = I - Receive Data positive channel B: linea bipolare positiva per ricezione seriale canale B.

**RxDB-** = I - Receive Data negative channel B: linea bipolare negativa per ricezione seriale canale B.

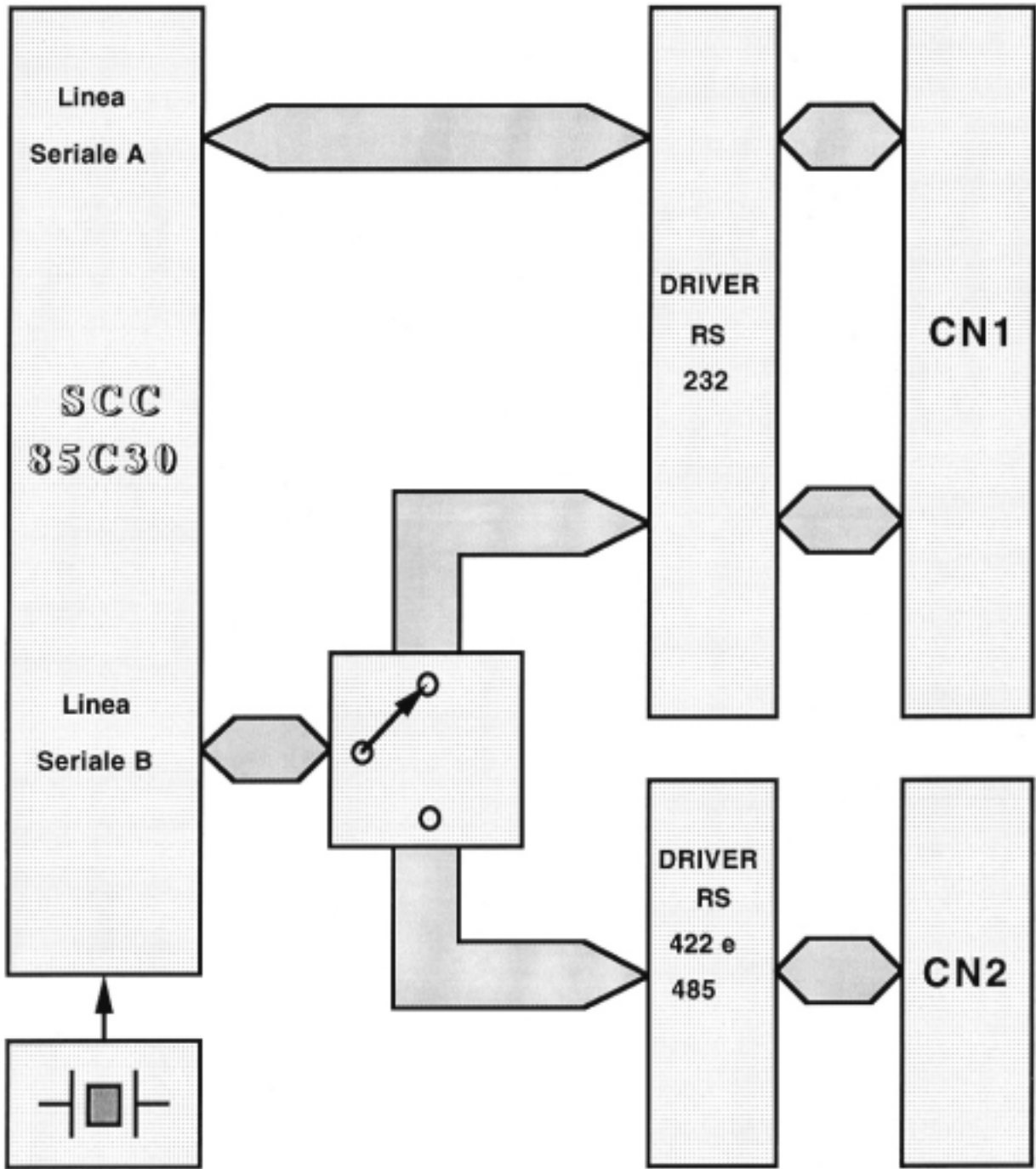


Fig. 4-2: Schema di comunicazione seriale.

### 4.2.2. CN1 ( Connettore RS 232,Counter,Treni d' onda )

Il connettore CN1 e' composto da un insieme di 16 pin con cui si possono utilizzare le due linee RS-232, i due counter ed i due generatori di segnali di cui e' provvista la scheda. Le due linee seriali sono gestibili via software e via hardware tramite la programmazione dell' SCC 85C30 e lo strappaggio degli appositi jumpers descritti nel Par. 4.6. ; viceversa i contatori ed i generatori di segnali sono completamente gestibili via software tramite la programmazione dell'80C188.

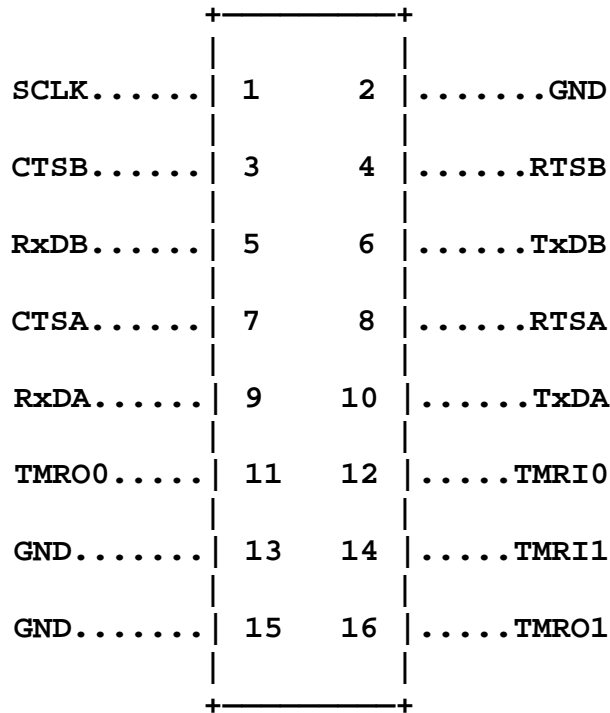


Fig. 4-3: Connettore CN1.

**LEGENDA :**

- TMRI0/1 = I - Ingresso del contatore 0/1.
- TMRO0/1 = O - Uscita del counter-timer 0/1.
- CTSA/B = I - Clear To Send A/B: linea di abilitazione della trasmissione sulla linea seriale A o B.
- RTSA/B = O - Request To Send A/B: linea di richiesta di trasmissione sulla linea seriale A o B
- RxDA/B = I - Receive Data A/B: linea di ricezione della linea seriale A o B.
- TxDA/B = O - Trasmit Data A/B: linea di trasmissione sulla linea seriale A o B.
- SCLK = O - Linea per segnale di clock per comunicazioni sincrone
- GND = Linea di massa.



### 4.2.3. CN4 ( Connettore ingressi A/D )

Il connettore **CN4** e' formato da un insieme di **20** pin con cui possono essere forniti gli **8** segnali analogici semplici ( o **4** differenziali ) gestiti dal **ML 2200**. Tutti i parametri che riguardano la conversione sono definibili da software tramite la programmazione della stessa, mentre da hardware, tramite i jumpers **P10** e **P11** si puo' settare uno dei **4** canali differenziali come trasduttore di temperatura.

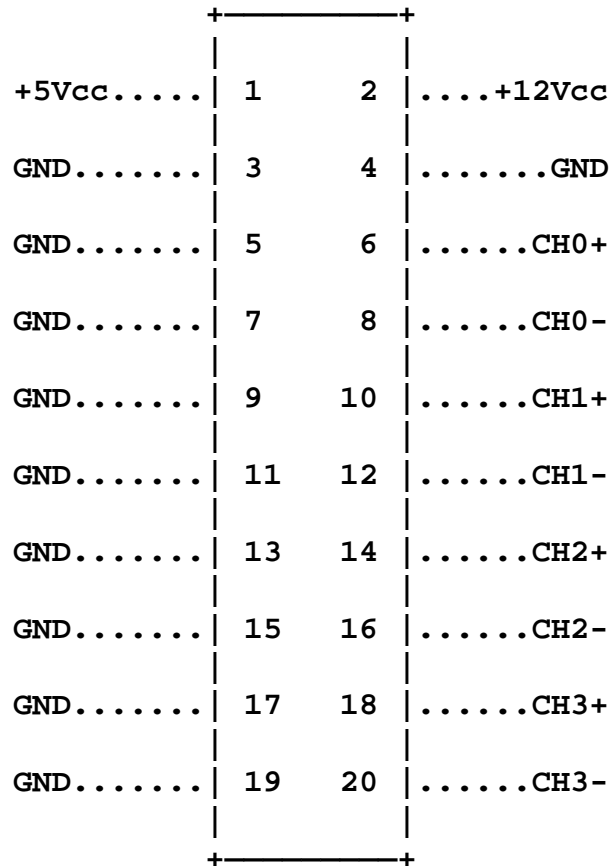


Fig. 4-6: Connettore CN4.

**LEGENDA:**

CHn+ = I - Linea analogica differenziale positiva.

CHn- = I - Linea analogica differenziale negativa.

GND = - Linea di massa.

#### 4.2.4. CN5 ( Connettore port A e C )

Il connettore **CN5** e' formato da un insieme di **20** pin con cui si possono utilizzare le linee dei due port paralleli **A** e **C** gestiti dal **PPI 82C55**. Tutti i parametri che riguardano l' uso di questa periferica ( direzionalita', modo di gestione dati, ecc. ) sono definibili da software tramite la programmazione della stessa.

A1.....	1	2	.....A0
A3.....	3	4	.....A2
A5.....	5	6	.....A4
A7.....	7	8	.....A6
C6.....	9	10	.....C7
C4.....	11	12	.....C5
C2.....	13	14	.....C3
C0.....	15	16	.....C1
GND.....	17	18	.....+5Vcc
GND.....	19	20	...../RESET

Fig. 4-5: Connettore CN5.

#### LEGENDA:

An = I/O - Linea n del port A.

Cn = I/O - Linea n del port C.

GND = - Linea di massa.

/RESET = 0 - Linea di reset generato dalla scheda.



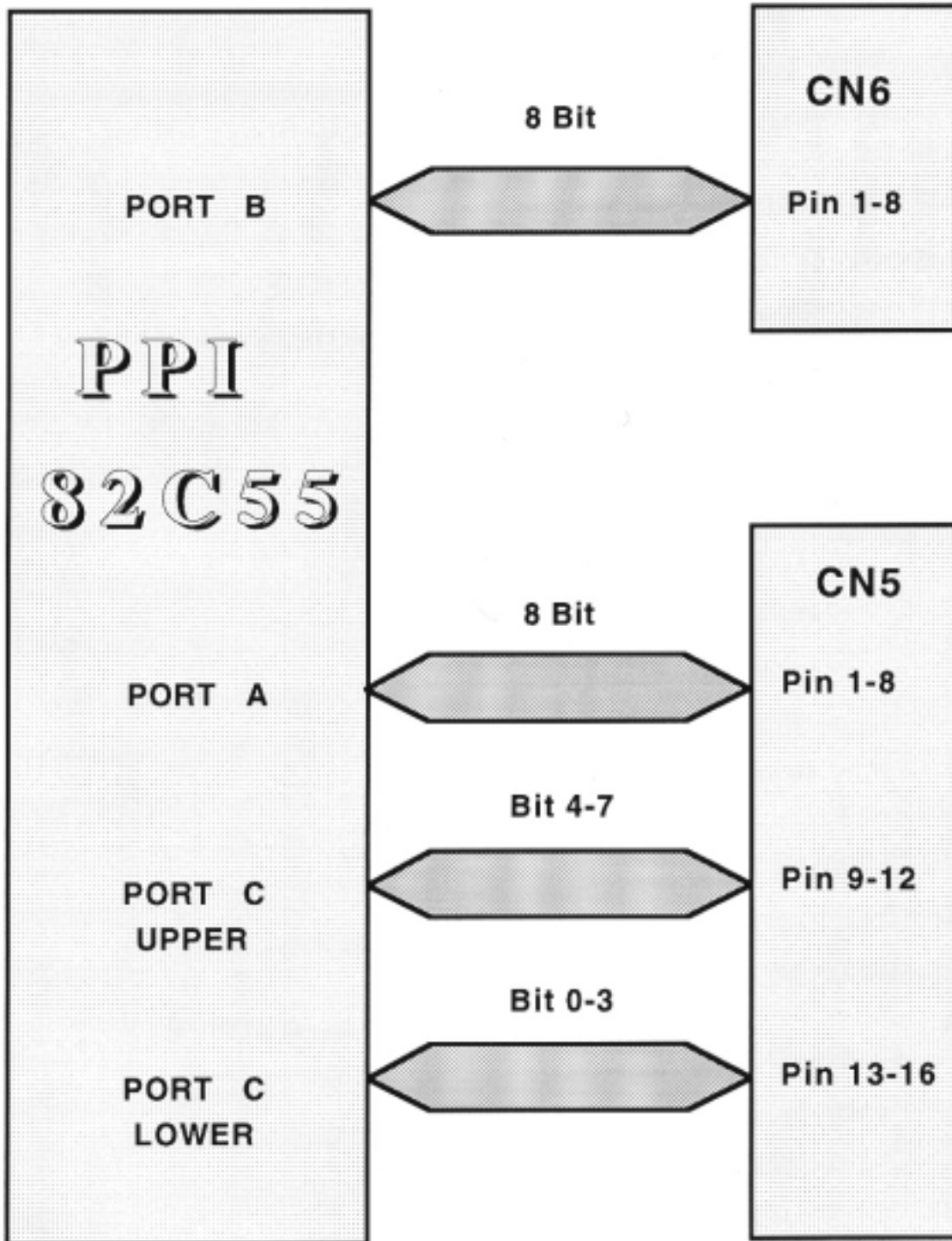


Fig. 4-6: Schema di I/O PPI 82C55



### 4.2.5. CN6 ( Connettore port B )

Il connettore CN6 e' formato da un insieme di 20 pin con cui si possono utilizzare le linee del port parallelo B gestito dal PPI 82C55. Anche in questo caso tutti i parametri che riguardano la gestione di questo port sono definibili da software tramite la programmazione della periferica.

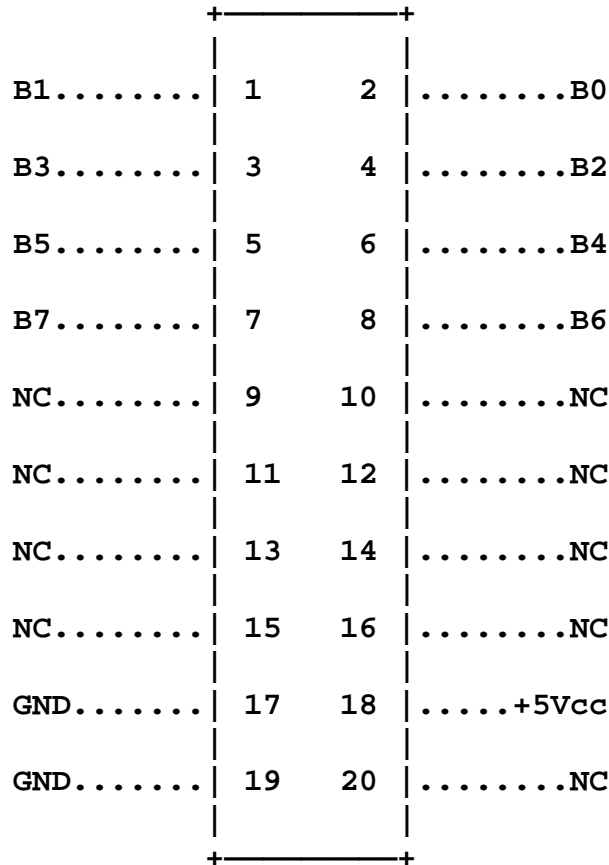


Fig. 4-7: Connettore CN6.

**LEGENDA:**

Bn = I/O - Linea n del port B.

GND = Linea di massa.

NC = Non collegato.



## CNA ( Connettore per BUS ABACO® )

Il connettore CNA e' formato da un insieme di 64 pin con cui e' possibile effettuare il collegamento della scheda con il BUS industriale ABACO®. Nella tabella seguente e' rappresentato il pin out del BUS e quindi anche del relativo connettore, con le variazioni per l' utilizzo di CPU a 16 bit rispetto a quelle a 8 bit.

A	A	A	pin	C	C	C
CPU 16 bit	CPU 8 bit	GPC 188		GPC 188	CPU 8 bit	CPU 16 bit
	GND	GND	1	GND	GND	
	+5V	+5V	2	+5V	+5V	
	D0	D0	3			D8
	D1	D1	4			D9
	D2	D2	5			D10
	D3	D3	6	/INT	/INT	
	D4	D4	7	/NMI	/NMI	
	D5	D5	8		/HALT	D11
	D6	D6	9	/MREQ	/MREQ	
	D7	D7	10	/IORQ	/IORQ	
	A0	A0	11	/RD	/RD	/RD LDS
	A1	A1	12	/WR	/WR	/WR LDS
	A2	A2	13		/BUSAK	D12
	A3	A3	14	/WAIT	/WAIT	
	A4	A4	15		/BUSRQ	D13
	A5	A5	16	/RESET	/RESET	
	A6	A6	17		/M1	/IACK
	A7	A7	18		/RFSH	D14
	A8	A8	19		/MEMDIS	
	A9	A9	20		VDUSEL	A23
	A10	A10	21		/IEI	D15
	A11	A11	22			Ris.
	A12	A12	23	CLK	CLK	
	A13	A13	24			/RD UDS
	A14	A14	25			/WR UDS
	A15	A15	26			A21
A16		A16	27			A20
A17		A17	28	A19		A19
A18		A18	29	R.T.	R.T.	
	+12V	+12V	30	-12V	-12V	
	+5V	+5V	31	+5V	+5V	
	GND	GND	32	GND	GND	

Fig. 4-8: Connettore CNA.

## LEGENDA:

## CPU A 8 BIT

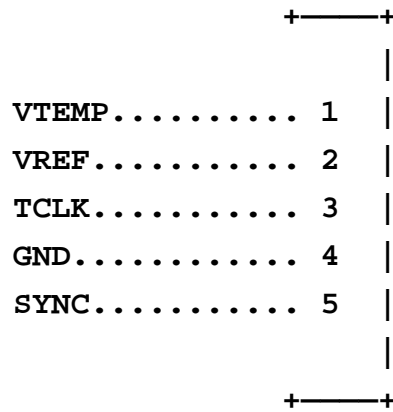
A0-A15 = Address BUS - BUS degli indirizzi.  
D0-D7 = Data BUS - BUS dei dati.  
INT = Interrupt request - Richiesta di interruzione.  
NMI = Non Mascherable Interrupt - Richiesta di interruzione non mascherabile.  
HALT = Halt State - Stato di Halt.  
MREQ = Memory Request - Richiesta di memoria.  
IORQ = Input/Output Request - Richiesta di Input/Output.  
RD = Read Cycle Status - Richiesta di lettura.  
WR = Write Cycle Status - Richiesta di scrittura.  
BUSAK = BUS Acknowledge - Riconoscimento del BUS.  
WAIT = Wait - Attesa.  
BUSRQ = BUS Request - Richiesta del BUS.  
RESET = Reset - Azzeramento.  
M1 = Machine Cycle One - Primo ciclo macchina.  
RFSH = Refresh - Rinfresco.  
MEMDIS = Memory Display - Viene emesso dal dispositivo periferico che si sta' mappando nell' area di memoria.  
VDUSEL = VDU Selection - Abilita il dispositivo periferico ad essere mappato nell' area di memoria.  
IEI = FIO Interrupt enable - Abilitazione interrupt FIO 02, FIO 03.  
CLK = Clock - Segnale di clock.  
R.T. = Tasto di Reset.

## CPU A 16 BIT

A0-A21 = Address BUS - BUS degli indirizzi.  
D0-D15 = Data BUS - BUS dei dati.  
WRUDS = Write Upper Data Strobe - Scrittura del byte superiore sul BUS dati.  
RDUDS = Read Upper Data Strobe - Lettura del byte superiore sul BUS dati.  
WRLDS = Write Lower Data Strobe - Scrittura del byte inferiore sul BUS dati.  
RDLDS = Read Lower Data Strobe - Lettura del byte inferiore sul BUS dati.  
IACK = Interrupt Acknowledge - Riconoscimento della richiesta di interrupt da parte della CPU.

#### 4.2.6. CN3 ( Connettore per segnali di controllo A/D)

Il connettore **CN3** e' composto da un insieme di **5** pin, con cui si possono interfacciare alcuni segnali di controllo dell' **A/D** converter, nei confronti del campo o di altre schede **GPC® 188** in modo da ottenere sistemi di conversione a piu' canali del tipo **Master-Slave**.



**Fig. 4-9: Connettore CN3**

#### LEGENDA:

**VTEMP = 0** - Tensione proporzionale alla temperatura di lavoro della scheda generata dall' A/D converter.

**VREF = 0** - Tensione di riferimento generata da apposita sezione interna dell' A/D converter.

**TCLK = I** - Segnale di Clock per timer interno all' A/D.

**GND =** Linea di massa.

**SYNC =I/O-** Segnale di sincronismo per avvio conversioni in caso di strutture Master-Slave.

#### N.B.

I segnali **TCLK** e **SYNC** sono segnali in logica **TTL** e vanno quindi interfacciati seguendo le specifiche tecniche di questi tipi di segnali. Per ulteriori informazioni sui segnali riportati sul connettore **CN3** si faccia riferimento al paragrafo **4.7.3** ed all'apposita documentazione tecnica della casa costruttrice.

### 4.3. Tensioni di alimentazione.

La scheda **GPC® 188** necessita di una sola tensione di alimentazione di **+5 Vdc** nel caso non debba essere utilizzata la sezione di **A/D converter**.

Se viceversa si deve disporre di questa periferica di bordo, si dovrà provvedere a fornire alla scheda anche una tensione di **-12 Vdc** tramite il pin **30 C** del connettore **CNA**. Per quanto riguarda la tensione di **+12 Vdc** disponibile sul pin **2** del connettore **CN4**, e' direttamente prelevata dal pin **30 A** del connettore **CNA**. Tale tensione non interessa altre parti della scheda ed e' stata prevista solo per fornire la possibilita' di alimentare l'elettronica esterna (che fornisce i segnali analogici all' **A/D converter**) tramite lo stesso connettore utilizzato per acquisire i segnali da convertire.

### 4.4. Segnalazioni visive.

La scheda **GPC® 188** e' provvista di due led di colore rosso con cui segnala alcune particolari condizioni di stato:

**LD1** - Tale **LED** si accende in corrispondenza di ogni intervento della circuiteria di **Watch Dog** per resettare la **CPU** e rimane acceso per il tempo necessario affinché avvenga lo stesso reset. Da notare che la frequenza d'intervento del **W.D.** e' talmente elevata che, nel caso lo stesso circuito non sia periodicamente resettato, il **LED LD1** sembrerà essere sempre acceso.

**LD3** - Tale **LED** si accende tutte le volte che la linea di interrupt **INT1** del processore viene attivata da una periferica. Al fine di rendere visibile l'attivarsi di questo segnale, l'accensione del **LED LD3** e' stata temporizzata in modo che lo stesso led rimanga acceso per un intervallo di tempo molto superiore a quello che e' l'intervallo di tempo in cui il segnale di interrupt rimane attivo.

### 4.5. Interrupt.

La **GPC® 188** e' dotata di una completa circuiteria di gestione interrupts: tutte le linee d'interrupt del microprocessore **80C188** sono gestite come di seguito riportato:

<b>NMI</b>	->	<b>/NMI del BUS ABACO® (pin 7C)</b>
<b>INT0</b>	->	<b>/INT del BUS ABACO® (pin 6C)</b>
<b>INT1</b>	->	<b>/INT del SCC 85C30</b>
<b>INT2</b>	->	<b>/INT dell'RTC 72421</b>
<b>INT3</b>	->	<b>/INT dell'A/D ML2200</b>

Per quanto riguarda la gestione e la programmazione degli interrupts, si faccia riferimento all'apposito manuale della casa costruttrice.

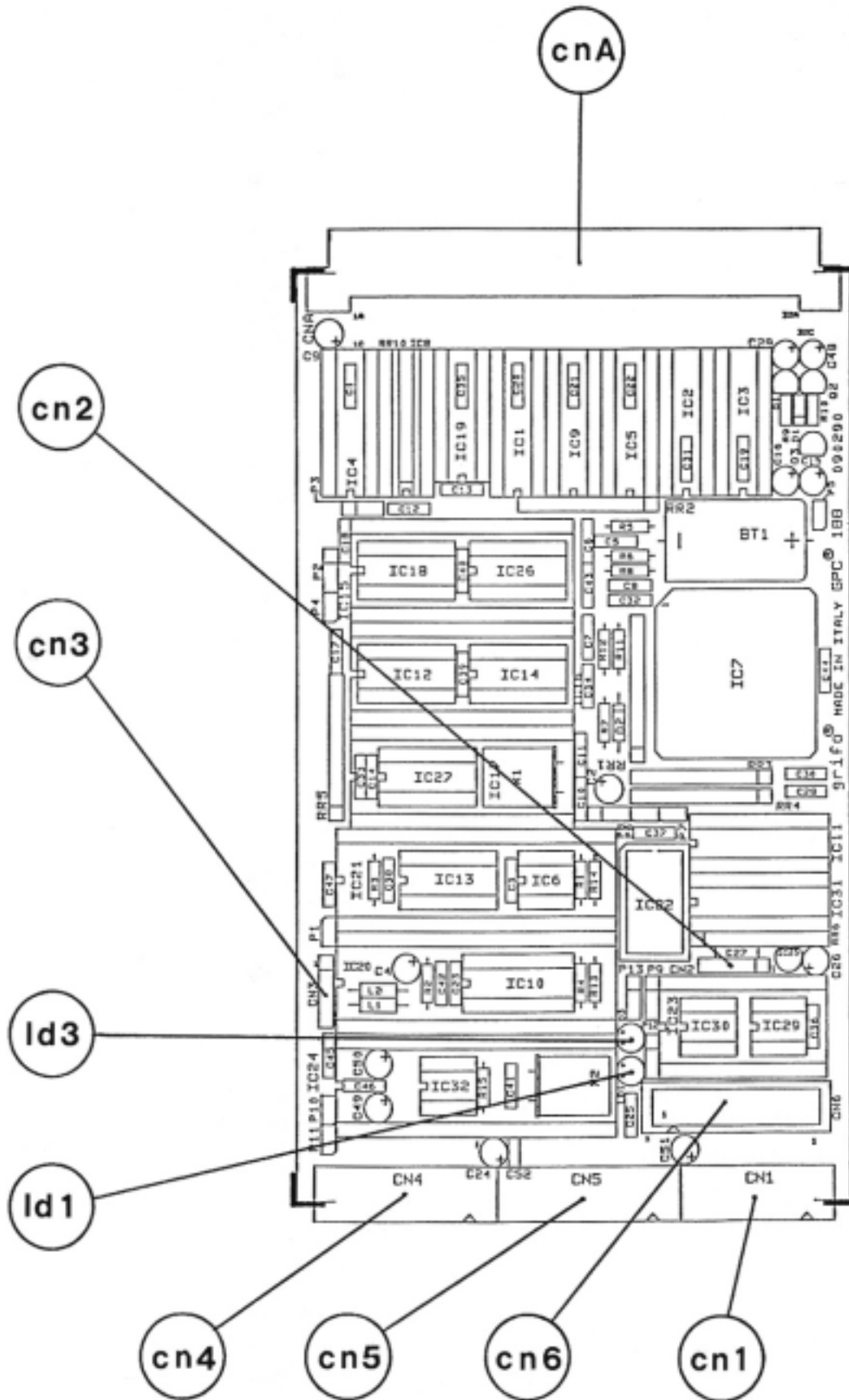


Fig. 4-10: Disposizione connettori, LED.

## 4.6. Jumpers.

Esistono, a bordo della **GPC® 188, 13** strip, di cui **2** a stagno, con cui e' possibile effettuare alcune selezioni che riguardano il modo di funzionamento della scheda. In seguito ne e' riportato l'elenco, l'ubicazione e la loro funzione.

JUMPER	N.VIE	UTILIZZO
P1	2	Connette il segnale di Watch Dog alla CPU.
P2	3	Predisporre IC 15 per EPROM da 32K o 64K.
P3	3	Predisporre IC 15 per EPROM da 128K o 256K.
P4	2	Consente di proteggere in scrittura la RAM montata su IC 16.
P5	2	Collega batteria al Litio alla circuiteria di Back Up.
P6	2	Input di bordo della scheda.
P7	2	Seleziona trasmissione in H.D. o F.D. per la linea seriale B in RS 422-485.
P8	3	Seleziona periferica che puo' operare in DMA.
P9	3	Seleziona ricezione in H.D. o F.D. per la linea seriale B in RS 422-485.
P10	2	Predisporre canale 3 positivo dell' A/D per la compensazione termica.
P11	2	Predisporre canale 3 negativo dell' A/D per la compensazione termica.
P12	3	Seleziona protocollo fisico di comunicazione per la linea seriale B (RS 232 o RS 422).
P13	3	Seleziona gestione di Clock per comunicazioni sincrone su linea seriale B.

**Tabella 4-1: Tabella riassuntiva jumpers.**

Di seguito e' riportata la descrizione delle possibili connessioni dei **13** jumpers con la relativa funzione. Per riconoscere tali connessioni sulla scheda, si faccia riferimento alla serigrafia della stessa, dove viene riportata la numerazione del pin numero **1** dei jumpers. Questa numerazione coincide con quella adottata nella seguente descrizione.

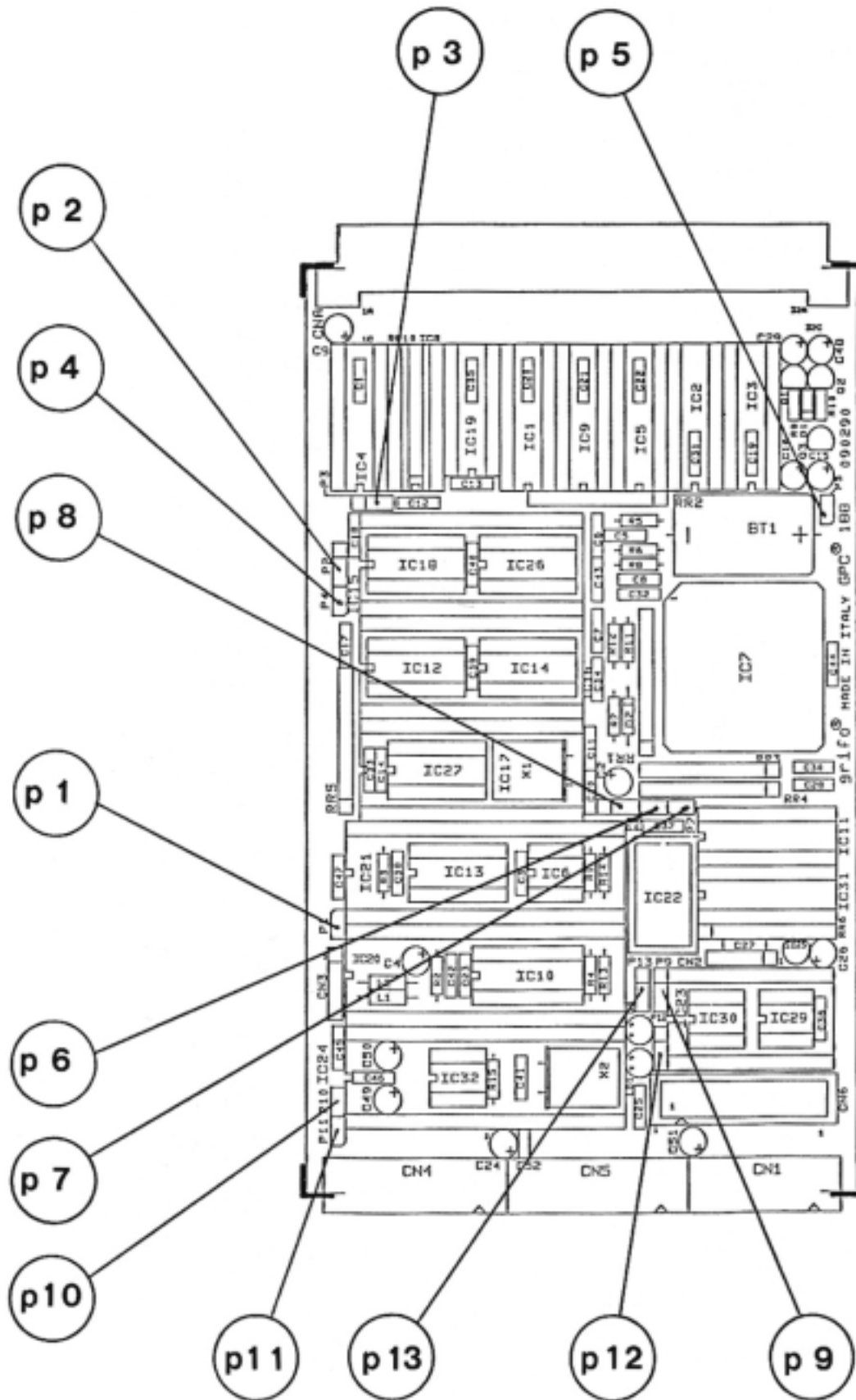


Fig. 4-11: Disposizione jumpers.



#### 4.6.1. Jumpers a due vie:

JUMPERS	CONNESSIONE	UTILIZZO	DEF.
P1	connesso	Watch Dog collegato alla CPU	*
	non connesso	Watch Dog non collegato alla CPU	
P4	connesso	RAM montata su IC 16 protetta in scrittura	*
	non connesso	RAM montata su IC 16 non protetta in scrittura	
P5	connesso	Batteria al Litio collegata alla circuiteria di Back Up	*
	non connesso	Batteria al Litio non collegata alla circuiteria di Back Up	
P6	connesso	Collega a massa il piedino /DCD della linea seriale A	*
	non connesso	Collega a +5Vcc il piedino /DCD della linea seriale A	
P7	connesso	Driver di trasmissione per RS 422-485 con direzionalità settabile via software	*
	non connesso	Driver di trasmissione per RS 422-485 in trasmissione	
P10	connesso	Collega CH3+ dell' A/D a +5 Vcc	*
	non connesso	Lascia CH3+ dell' A/D collegato al pin 18 di CN4	
P11	connesso	Collega CH3- dell' A/D alla VTEMP per la gestione della compensazione termica	*
	non connesso	Lascia CH3- dell' A/D collegato al pin 20 di CN4	

Tabella 4.2. Tabella jumpers a 2 vie.

L' \* indica la connessione di default, ovvero la connessione effettuata al momento del montaggio della scheda.

#### 4.6.2. Jumpers a 3 vie:

JUMPERS	CONNESSIONE	UTILIZZO	DEF.
P2	1-2	Predisporre IC 15 per EPROM da 32K	*
	2-3	Predisporre IC 15 per EPROM >= 64K	
P3	1-2	Predisporre IC 15 per EPROM <= 128K	*
	2-3	Predisporre IC 15 per EPROM da 256K	
P8	1-2	Collega sezione 0 di DMA dell'80C188 all'UART 85C30	
	2-3	Collega sezione 0 di DMA dell'80C188 all'A/D 2200	
P9	1-2	Driver di ricezione per RS 422-485 con direzionalità settabile via software	*
	2-3	Driver di ricezione per RS 422-485 in ricezione	
P12	1-2	Collega linea di ricezione seriale B al driver RS 232	*
	2-3	Collega linea di ricezione seriale B al driver RS 422-485	
P13	nessuna	Non collega segnale di clock per comunicazioni sincrone su linea B	*
	1-2	Collega segnali di clock per comunicazioni sincrone su seriale B al relativo segnale di clock interno	
	1-2-3	Come connessione 1-2 con riporto del segnale di clock per comunicazioni sincrone all'esterno (su CN1)	

**Tabella 4-3: Tabella jumpers a 3 vie.**

L' \* indica la connessione di default, ovvero la connessione effettuata al momento del montaggio della scheda.

#### 4.7. Note:

Vengono riportate di seguito una serie di indicazioni con cui descrivere in modo piu' dettagliato quali sono le operazioni da eseguire per effettuare il giusto strippaggio ed utilizzo della scheda.

#### 4.7.1. Comunicazione seriale in RS 232 o RS 422-485

La scheda **GPC® 188** ha la possibilità di comunicare serialmente tramite due linee **RS 232** di cui una delle due può essere settata in **RS 422-485**. Dal punto di vista hardware è selezionabile il protocollo fisico per la linea seriale **B**, mentre dal punto di vista software è definibile il protocollo logico per entrambe le linee di comunicazione. Come già stato detto la parte software è completamente gestita dall' **SCC 85C30**, quindi per ulteriori informazioni si faccia riferimento agli appositi manuali. La parte hardware può invece essere illustrata come segue:

- Se P12 in connessione 1-2 -> linea seriale B in RS 232: deve essere montato il driver di IC 23
- Se P12 in connessione 2-3 -> linea seriale B in RS 422-485: devono essere montati i driver di IC 29 ed IC 30

Nel caso la linea seriale B sia settata in RS 422-485, con P9 e P7 è possibile selezionare se tale linea deve operare in Full Duplex o in Half Duplex. In particolare:

- Comunicazione in Full Duplex: P7 non connesso  
P9 in connessione 2-3
- Comunicazione in Half Duplex: P7 connesso  
P9 in connessione 1-2

Nel caso venga scelta la comunicazione in **Half Duplex**, la direzionalità della stessa linea viene automaticamente determinata dal segnale **RTSB** (handshake della linea seriale **B**). Anche in questo caso la comunicazione è completamente settata via software, infatti tale segnale può essere gestito tramite la programmazione dell' **UART**.

#### 4.7.2. Comunicazione seriale sincrona od asincrona

La **GPC® 188** dispone di due linee seriali che possono lavorare sia in modalità asincrona che sincrona (ad esempio tramite il protocollo logico **HDLC**). Questa selezione avviene tramite la programmazione e la gestione dell' **SCC 85C30**, mentre dal punto di vista hardware è selezionabile la gestione del clock di comunicazione. In particolare:

- Linea seriale A: Il Clock di ricezione e di trasmissione sono collegati direttamente ad un segnale di clock di sistema da 4.9152 MHz.
- Linea seriale B: Il Clock di ricezione e di trasmissione possono essere collegati a:
  - Nessun segnale -> Jumper P13 non connesso
  - Clock di sistema da 4.9152 MHz -> Jumper P13 in posizione 1-2
  - Clock di sistema da 4.9152 MHz -> Jumper P13 in posizione 1-2-3 portato anche sul pin 1 di CN1 tramite buffer RS 232 di IC 23

### 4.7.3. Compensazione termica

L' **A/D** converter montato sulla scheda **GPC® 188** e' in grado di generare una tensione proporzionale alla temperatura dello stesso componente. Quindi provvedendo a convertire tale tensione tramite uno dei **4** canali di cui l' **A/D** dispone si puo' effettuare via software una compensazione di quelle che sono eventuali derive termiche del sistema di controllo.

La predisposizione del **3** canale come lettore del trasduttore di temperatura avviene tramite lo strippaggio dei due jumpers **P10, P11**:

- **P10,P11 connessi** -> **CH3** dell' **A/D** come trasduttore di temperatura; in questo caso i pin **18** e **20** di **CN4** devono essere scollegati.
- **P10,P11 non connessi** -> **CH3** dell' **A/D** come ingresso da **CN4**.

### 4.7.4. Selezione memorie

La scheda **GPC® 188** puo' indirizzare fino a un massimo di **512K** di memoria di cui **256K RAM** e **256K EPROM**. In funzione del tipo di memorie che si utilizzano, la scheda deve essere strippata nella maniera corretta, affinche' le stesse memorie siano giustamente gestite. Al fine di non complicare la logica di gestione delle memorie sono stati selezionati dei limiti di capacita' sia per le **RAM** che per la **EPROM**, e in particolare:

<b>IC 15</b>	->	<b>EPROM</b>	<b>da 32K (27256)</b>	<b>a 256K (27200)</b>
<b>IC 16</b>	->	<b>RAM</b>	<b>da 32K</b>	<b>a 128K</b>
<b>IC 17</b>	->	<b>RAM</b>	<b>da 32K</b>	<b>a 128K</b>

quindi la scheda puo' indirizzare da un minimo di **96K** ad un massimo di **512K** di **RAM/EPROM**.

Per quanto riguarda le **RAM**, non e' necessario intervenire sullo strippaggio quando si varia la capacita' della\le memorie **RAM** montate, viceversa per la **EPROM** si deve configurare la scheda in funzione della capacita' di quest' ultima. Tale configurazione e' variabile tramite i jumpers **P2,P3** seguendo le indicazioni sotto riportate:

<b>EPROM</b>		<b>CONNESSIONE P2</b>	<b>CONNESSIONE P3</b>
<b>32K (27256)</b>	->	<b>1-2</b>	<b>1-2</b>
<b>64K (27512)</b>	->	<b>2-3</b>	<b>1-2</b>
<b>128K (27010)</b>	->	<b>2-3</b>	<b>1-2</b>
<b>256K (27200)</b>	->	<b>2-3</b>	<b>2-3</b>

#### 4.7.5. Gestione DMA

Il processore della scheda **GPC® 188** e' in grado di lavorare in **DMA** e per questo a bordo della scheda e' stata prevista la possibilita' di sfruttare questo potente metodo di gestione dati. In particolare con il jumper **P8** si seleziona quale periferica tra l' **UART** e l' **A/D** converter puo' lavorare con questo sistema. Da notare che la gestione di una periferica in **DMA** e' estremamente vantaggiosa in termini di tempo, infatti tutte le operazioni svolte dalla **CPU** vengono eliminate, fornendo alla stessa periferica la possibilita' di lavorare direttamente con la **RAM**.

#### 4.7.6. Protezione in scrittura della RAM

La **RAM** di **IC 16** puo' essere protetta in scrittura connettendo il jumper **P4**: tale protezione e' caratterizzata da una doppia scrittura affinche' il dato da salvare sia memorizzato. Delle due scritture che devono essere effettuate, la prima deve riguardare un particolare indirizzo di **I/O** (definito nel capitolo **6** dedicato al mappaggio della scheda), mentre la seconda coincide con una normale operazione di scrittura all' interno della **RAM**. Da software rimane quindi possibile scrivere nella **RAM**, ma contemporaneamente sono eliminati tutti i problemi di scrittura accidentale. Particolarmente efficiente e' anche la circuiteria di **Back Up** che interessa entrambe le **RAM** e che una volta collegata alla batteria al **Litio** e' in grado di mantenere il contenuto delle stesse **RAM** anche per lunghi periodi.

#### 4.7.7. Input di bordo.

Il jumper **P6** e' stato collegato alla linea di handshake **DCD** della linea seriale **A** dell'**UART**, in modo da fornire all'utente la possibilita' di effettuare via software un minimo di input logico direttamente dalla scheda. Le applicazioni piu' immediate possono essere quelle di variare delle condizioni di lavoro o selezionare una serie di parametri al firmware di bordo.

## 5. DESCRIZIONE SOFTWARE

Questa scheda ha la possibilità di usufruire di una serie di strutture software interne che consentono di utilizzarne al meglio le caratteristiche. In generale la scheda può sfruttare tutte le risorse software disponibili per il processore montato e la maggior parte di quelle sviluppate per l'**8086** e **8088**.

Particolarmente interessante è un pacchetto software che consente alla scheda di operare con un **Pascal** compilato molto evoluto in grado di generare un codice romabile. Con tale pacchetto diventa possibile, con l'aiuto di un generico **PC**, sviluppare, debuggare e provare il programma che l'utente deve realizzare. Il pacchetto è composto da un insieme di più programmi e in particolare:

- **Programma di monitor per la scheda GPC® 188.** Tale programma mette in grado l'utente di intervenire direttamente sulla scheda effettuando tutte le operazioni di **I/O**, di uso memoria e di esecuzione istruzioni da parte del processore. Infatti tale programma fornisce la possibilità di:
  - effettuare **I/O**
  - visualizzare, spostare, modificare un area di memoria
  - accettare un programma in mnemonico e quindi eseguirlo
  - accettare un programma in codici esadecimali ed eseguirlo
  - eseguire un programma istruzione per istruzione, con settaggio di break point o senza alcun controllo
  - Visualizzare lo stato dei registri interni del processore. Tale programma viene fornito memorizzato su **EPROM** che una volta montata su **IC 15** trasforma la scheda in un ottimo sistema di sviluppo dei programmi creati.
- **Programma di gestione scheda GPC® 188 in un PASCAL** compilatore molto evoluto. Tale programma viene fornito memorizzato su **EPROM**, anche in combinazione con il monitor descritto che una volta montata sullo zoccolo di **IC 15** trasforma la scheda in un potente controllore operante in **PASCAL**. Tale programma è caratterizzato da implementazioni di routine specifiche per la gestione delle periferiche di bordo della scheda come:
  - gestione prima linea seriale.
  - gestione seconda linea seriale.
  - gestione port parallelo del **PPI** come porta parallela **CENTRONICS** per stampante.
  - gestione **RTC** con utilizzo di data ed ora.
- **Programma di simulazione terminale per PC.** Tale programma una volta lanciato consente di comunicare con la scheda **GPC® 188** operante in **Monitor-Pascal**, soddisfacendo a tutte le richieste di memoria di massa da parte di quest'ultima.
- **Programma di trasformazione programma eseguibile generato dal PASCAL** in un file Hex con cui programmare una **EPROM**. Con tale programma una volta ottenuta la versione definitiva del programma utente si può facilmente generare una **EPROM** che, una volta montata su **IC 15**, porta la scheda ad eseguire lo stesso programma utente in autostart.

Per ulteriori informazioni riguardo il pacchetto software descritto, si faccia riferimento all'apposito manuale.

## 6. DESCRIZIONE HARDWARE

### 6.1. Introduzione.

In questo capitolo ci occuperemo di fornire tutte le informazioni necessarie sull' hardware della scheda, utili per un corretto sfruttamento della stessa.

### 6.2. Mappaggio delle risorse di bordo.

La gestione delle risorse della scheda e' condivisa tra la stessa CPU ed una logica combinatoria realizzata tramite GAL, che in coppia effettuano il mappaggio delle zone di RAM/EPROM, delle periferiche di bordo e delle risorse di I/O. La logica di controllo e' realizzata in modo da gestire separatamente il mappaggio delle memorie di bordo ed il mappaggio delle periferiche e del BUS.

In particolare le GAL di IC 11 ed IC 31 si occupano della gestione del BUS visto come I/O e di tutti i relativi segnali di controllo, mentre la stessa CPU di IC 7 si occupa della gestione delle memorie e delle periferiche di bordo. Per quest'ultima gestione e' stata utilizzata la possibilita' da parte dell' 80C188 di generare al suo interno 7 segnali di /CS in corrispondenza di determinati indirizzi fissati dall' utente in fase di programmazione dello stesso processore. Con questa possibilita', associata alla caratteristica dell' 80C188 di poter riconfigurare le memorie a cui e' collegato via software, il mappaggio della scheda diventa completamente relazionato alla programmazione della CPU. Per questo di seguito si riporta la descrizione dei collegamenti effettuati tra i vari dispositivi di bordo ed i segnali della CPU, in modo che con il semplice aiuto del manuale dell' 80C188 l'utente sia in grado di configurare correttamente la scheda.

DISPOSITIVO	ZOCOLO	PIN 80C188	INDIRIZZO
EPROM	IC 15	/UCS	
RAM	IC 16	/MCS1	
RAM	IC 17	/MCS0	
RETR. W.D.	IC 10	/PCS0	INDPCS0
EEPROM	IC 32	/PCS0	INDPCS0
SCC 85C30	IC 21	/PCS1	INDPCS1
ML 2200	IC 24	/PCS3	INDPCS3
PPI 82C55	IC 20	/PCS4	INDPCS4
RTC 72421	IC 19	/PCS5	INDPCS5
RAM PROT.	IC 12	/PCS6	INDPCS6

L' I/O su BUS e' visto in tutti i byte in cui l' 80C188 vede l' I/O (64K disponibili) e in cui non vede nessuna periferica di bordo. Gli indirizzi di tali byte sono quindi in relazione alla programmazione del processore, infatti a seconda di come sono mappati i 6 /CS dell' 80C188 varia di conseguenza lo spazio di indirizzamento che rimane a disposizione per il BUS.

La gestione delle periferiche di bordo avviene tramite opportuni registri allocati in altrettante locazioni di I/O. Viene di seguito riportato l'indirizzamento di tali registri sempre riferito alla programmazione fornita al microprocessore **80C188**:

PERIFERICA	REG.	INDIRIZZO	R/W	SIGNIFICATO
WATCH DOG	RWD	INDPCS0+00H	R	Retrigger Watch Dog
EEPROM	RE2	INDPCS0+00H	R/W	Accesso seriale ad E2
SCC 85C30	RSB	INDPCS1+00H	R/W	Stato linea seriale B
	RDB	INDPCS1+01H	R/W	Dati linea seriale B
	RSA	INDPCS1+02H	R/W	Stato linea seriale A
	RDA	INDPCS1+03H	R/W	Dati linea seriale A
A/D ML2200	WL	INDPCS3+00H	R/W	Copia byte low
	WH	INDPCS3+01H	R/W	Copia byte high
	IR	INDPCS3+02H	R/W	Registro indice
	CR	INDPCS3+03H	R/W	Registro di controllo
	SR	INDPCS3+04H	R	Registro di stato
	IAR	INDPCS3+04H	W	Reg. selezione int.
	SQR	INDPCS3+05H	R/W	Operazione in corso
PPI 82C55	PA	INDPCS4+00H	R/W	Reg. dati Port A
	PB	INDPCS4+01H	R/W	Reg. dati Port B
	PC	INDPCS4+02H	R/W	Reg. dati Port C
	RS	INDPCS4+03H	R/W	Registro di stato
RTC 72421	S1	INDPCS5+00H	R/W	Reg. unita' secondi
	S10	INDPCS5+01H	R/W	Reg. decine secondi
	MI1	INDPCS5+02H	R/W	Reg. unita' minuti
	MI10	INDPCS5+03H	R/W	Reg. decine minuti
	H1	INDPCS5+04H	R/W	Reg. unita' ore
	H10	INDPCS5+05H	R/W	Reg. decine ore;PM/AM
	D1	INDPCS5+06H	R/W	Reg. unita' giorno
	D10	INDPCS5+07H	R/W	Reg. decine giorno
	MO1	INDPCS5+08H	R/W	Reg. unita' mese
	MO10	INDPCS5+09H	R/W	Reg. decine mese
	Y1	INDPCS5+0AH	R/W	Reg. unita' anno
	Y10	INDPCS5+0BH	R/W	Reg. decine anno
	W	INDPCS5+0CH	R/W	Reg. giorno settimana
	REGD	INDPCS5+0DH	R/W	Reg. stato controllo D
REGE	INDPCS5+0EH	R/W	Reg. stato-controllo E	
REGF	INDPCS5+0FH	R/W	Reg. stato-controllo F	
RAM PROT.	WRP	INDPCS6+00H	W	Sprotezione scrittura

Tabella 6-1: Tabella indirizzi periferiche di bordo



## 7. DESCRIZIONE SOFTWARE DELLE PERIFERICHE DI BORDO

Viene di seguito riportata una breve descrizione software delle periferiche di bordo della **GPC® 188**. Per quanto riguarda l'indirizzamento dei registri delle varie periferiche, fare riferimento alla **tabella 6.1** di cui viene riutilizzata la nomenclatura dei registri.

### 7.1. WATCH DOG

La circuiteria di Watch Dog della **GPC® 188** e' di tipo astabile con tempo di intervento di **200 ms** (per maggiori informazioni si veda **par. 2.5**). Il retrigger della circuiteria di **Watch Dog** avviene tramite una semplice operazione di lettura nel registro **RWD** ed il dato letto e' privo di significato.

### 7.2. PROTEZIONE IN SCRITTURA

La **RAM** montata su **IC16** puo' essere gestita anche con protezione in scrittura. In questo caso ogni scrittura in **RAM** avviene effettuando due operazioni sequenziali:

- scrittura in I/O nel registro **WRP** in modo da **disabilitare la protezione**
- scrittura in memoria

Il dato da scrivere nel registro **WRP** e' privo di significato, infatti e' la sola operazione di scrittura in **I/O** che disarmata la protezione. La protezione viene comunque riarmata in corrispondenza della scrittura in memoria, in modo da avere lamassima garanzia contro scritture accidentali.

### 7.3. SCC 85C30

Questa periferica e' vista in 4 byte: due utilizzati per gestire e determinare lo stato della periferica: **RSA,RSB** (uno per ogni linea seriale) ed i rimanenti due per i dati della stessa: **RDA,RDB**. Sia i byte di stato che quelli per i dati possono essere utilizzati sia in operazioni di lettura ( dello stato della periferica o dei dati ricevuti ) che di scrittura ( per la programmazione della periferica o per il trasferimento dati da trasmettere). Ognuna delle due linee seriali puo' essere programmata indipendentemente dall'altra in uno dei tre modi possibili:

- Funzionamento asincrono
- Funzionamento sincrono
- Funzionamento SDLC/HDLC

Di seguito viene riportata la descrizione delle parole da utilizzare nella programmazione della periferica e di quelle acquisite per determinarne lo stato (sempre dal registro di stato), riportando il significato di tutti i bit che le compongono.

#### - Registro di scrittura 0 = WR0

Tale registro esegue operazioni di comando, di azzeramento di alcuni stati della periferica e permette di puntare ad altri registri:

Parola = CRC1 CRC0 CD2 CD1 CD0 P2 P1 P0

dove:	CRC1	CRC0		->	Selezionano uno dei seguenti comandi di reset
	0	0		->	Codice nullo
	0	1		->	Reset del controllore CRC del ricevitore
	1	0		->	Reset del controllore CRC del trasmettitore
	1	1		->	Reset memorizzazione mancanza dati in trasm.
	CD2	CD1	CD0	->	Seleziona uno dei seguenti comandi base
	0	0	0	->	Comando nullo
	0	0	1	->	Puntatore ai registri R/W 8-15
	0	1	0	->	Reset interruzioni di stato esterno
	0	1	1	->	Invio di Abort in modo SDLC
	1	0	0	->	Abilitazione interrupt sul successivo carattere in ricezione
	1	0	1	->	Reset interrupt di trasmissione in corso
	1	1	0	->	Reset errori
	1	1	1	->	Reset IUS
	P2	P1	P0	->	Determinano quale registro di stato deve essere interessato dalla prossima operazione di lettura/scrittura del byte di stato
	0	0	0	->	WR0/RD0 - WR8
	0	0	1	->	WR1/RD1 - WR9
	0	1	0	->	WR2/RD2 - WR10/RD10
	0	1	1	->	WR3/RD3 - WR11
	1	0	0	->	WR4 - WR12/RD12
	1	0	1	->	WR5 - WR13/RD13
	1	1	0	->	WR6 - WR14
	1	1	1	->	WR7 - WR15/RD15

Tramite questo registro si vanno quindi ad indirizzare tutti i **24** registri (**16** di scrittura e **8** di lettura) che permettono di gestire via software l' **UART**. Per quanto riguarda la descrizione di tali registri:

### - Registro di scrittura 1 = WR1

Tale registro contiene i bit di controllo per i vari modi di interruzione ed i modi di **Wait/Ready**:

Parola = AWR W/R R/T IM1 IM0 P AIT AIE

dove: AWR -> Abilitazione Wait/Ready: AWR=0 -> Disabilitato  
 W/R -> Funzione /Wait o Ready: W/R=0 -> /Wait  
 R/T -> Wait/Ready su ricezione o trasmissione: R/T=0 ->tra.  
 IM1 IM0 -> Selezionano tipo di interrupt in ricezione  
 0 0 -> Interrupt in ricezione disabilitate  
 0 1 -> Interrupt in ricezione solo su primo carattere  
 1 0 -> Interrupt su tutti i caratteri in ricezione  
 1 1 -> Interrupt su condizioni particolari di ricezione  
 P -> Se attivo la parita' costituisce una condizione particolare  
 AIT -> Abilitazione int. di trasmissione: AIT=1->abilitata  
 AIE -> Abilitazione int. esterna: AIE=1 -> abilitata

### - Registro di scrittura 2 = WR2

Tale registro e' utilizzato per definire il vettore di **Interrupt** per la periferica (tale vettore e' condiviso da entrambi i canali):

Parola = V7 V6 V5 V4 V3 V2 V1 V0

dove: Vi -> Bit i del vettore d' interrupt

### - Registro di scrittura 3 = WR3

Tale registro contiene i bit di controllo della logica del ricevitore ed altri parametri:

Parola = R1 R0 AA IF AR RI CS A

dove: R1 R0 -> Fissano il numero di bit per carattere in ricezione  
 0 0 -> 5 bit  
 0 1 -> 6 bit  
 1 0 -> 7 bit  
 1 1 -> 8 bit  
 AA -> Autoabilitazione tramite handshake: AA=1 -> autoab.  
 IF -> Introduce fase di ricerca: IF=1 -> fase introdotta  
 AR -> Abilitazione CRC del ricevitore: AR=1 -> abilitato  
 RI -> Modo ricerca indirizzi SDLC: RI=1 -> abilitato  
 CS -> Inibizione caricamento carattere di sincronizzazione:  
 CS=1 -> inibizione attiva  
 A -> Abilitazione ricevitore: A=1 -> abilitato

### - Registro di scrittura 4 = WR4

Tale registro contiene i bit di controllo che influenzano sia il ricevitore che il trasmettitore:

Parola= VC1 VC0 MS1 MS0 BS1 BS0 P/D P

dove: VC1 VC0 -> Selezionano la frequenza di comunicazione dati

0	0	-> Frequenza dati= frequenza clock
0	1	-> Frequenza dati= 1/16 frequenza clock
1	0	-> Frequenza dati= 1/32 frequenza clock
1	1	-> Frequenza dati= 1/64 frequenza clock

MS1 MS0 -> Selezionano tipo di sincronizzazione

0	0	-> Sincronismo programmato a 8 bit
0	1	-> Sincronismo programmato a 16 bit
1	0	-> Modo SDLC ( sequenza di flag 01111110 )
1	1	-> Modo sincronismo esterno

BS1 BS0 -> Selezionano il numero di bit di stop per comunicazioni asincrone

0	0	-> Modi sincroni
0	1	-> 1 bit di stop per carattere
1	0	-> 1+1/2 bit di stop per carattere
1	1	-> 2 bit di stop per carattere

P/D -> Parita' pari o dispari: P/D=1 -> parita' pari  
 P -> Abilitazione controllo di parita': P=1 -> abilitato

### -Registro di scrittura 5

Tale registro contiene i bit di controllo che influenzano le operazioni del trasmettitore (eccetto C/S che condiziona anche il ricevitore):

Parola= DTR BC1 BC0 IB AT C/S RTS A

dove: DTR -> Abilitazione pin /DTR: DTR=1 -> /DTR attivo (basso)

BC1 BC0 -> selezi. Numero di bits per carattere in trasmissione

0	0	-> 5 bit o meno
0	1	-> 7 bit
1	0	-> 6 bit
1	1	-> 8 bit

IB -> Invio di break su linea di trasmissione: IB=1->invio  
 AT -> Abilitazione trasmettitore: AT=1 -> abilitato  
 C/S -> Seleziona polinomio CRC: C/S=1 -> polinomio CRC 16  
           C/S=0 -> polinomio SDLC  
 RTS -> Abilitazione pin /RTS: RTS=1 -> /RTS attivo (basso)  
 A -> Abilitazione CRC di trasmissione: A=1 -> abilitato

### - Registro di scrittura 6 = WR6

Tale registro contiene parte delle informazioni necessarie per la sincronizzazione dei dati da trasmettere/ricevere:

Parola= S7 S6 S5 S4 S3 S2 S1 S0

dove:

S7	S6	S5	S4	S3	S2	S1	S0	-> Modo sincr.
SYNC7	SYNC6	SYNC5	SYNC4	SYNC3	SYNC2	SYNC1	SYNC0	-> MONOSYNC 8 BIT
SYNC1	SYNC0	SYNC5	SYNC4	SYNC3	SYNC2	SYNC1	SYNC0	-> MONOSYNC 6 BIT
SYNC7	SYNC6	SYNC5	SYNC4	SYNC3	SYNC2	SYNC1	SYNC0	-> BISYNC 16 BIT
SYNC3	SYNC2	SYNC1	SYNC0	1	1	1	1	-> BISINC 12 BIT
ADR7	ADR6	ADR5	ADR4	ADR3	ADR2	ADR1	ADR0	-> SDLC
ADR7	ADR6	ADR5	ADR4	X	X	X	X	-> SDLC

### - Registro di scrittura 7 = WR7

Tale registro contiene la seconda parte di informazioni necessarie per la sincronizzazione dei dati da trasmettere/ricevere

Parola= S15 S14 S13 S12 S11 S10 S9 S8

dove:

S15	S14	S13	S12	S11	S10	S9	S8	->	Modo sincr.
SYNC7	SYNC6	SYNC5	SYNC4	SYNC3	SYNC2	SYNC1	SYNC0	->	MONOSYNC 8 BIT
SYNC5	SYNC4	SYNC3	SYNC2	SYNC1	SYNC0	X	X	->	MONOSYNC 6 BIT
SYNC15	SYNC14	SYNC13	SYNC12	SYNC11	SYNC10	SYNC9	SYNC8	->	BISYNC 16 BIT
SYNC11	SYNC10	SYNC9	SYNC8	SYNC7	SYNC6	SYNC5	SYNC4	->	BISYNC 12 BIT
0	1	1	1	1	1	1	0	->	SDLC

### - Registro di scrittura 8 = WR8

Tale registro contiene il dato da trasmettere, infatti riporta il contenuto del buffer di trasmissione.

### - Registro di scrittura 9 = WR9

Tale registro consente di definire i bit di controllo dell' interrupt e di resettare i canali dell'UART:

Parola= R1 R0 0 S MIE DLC NV VIS

dove: R1 R0 -> Definiscono il reset dei canali dell' UART

0 0 -> Nessun canale resettato

0 1 -> Reset del canale B

1 0 -> Reset del canale A

1 1 -> Reset hardware di entrambi i canali

0 -> Bit a zero

S ->

MIE -> Abilitazione globale interrupts: MIE=1 -> interrupts abilitati

DLC -> Disattiva interrupts in catena con priorità inferiore: DLC=1 -> disattiva

NV -> Disattiva restituzione del vettore d'interrupt: NV=1 -> disattiva

VIS -> Attiva variazione vettore d'interrupt da stato: VIS=1 -> vettore variabile

### - Registro di scrittura 10

Tale registro contiene i bit che determinano il modo di funzionamento del canale dell'UART in uso:

Parola= CRC M1 M0 GP MFI AFU LM S

dove: CRC -> Abilita CRC sull' I/O: CRC=1 -> abilitato

M1 M0 -> Definiscono il modo di funzionamento

0 0 -> Modo NRZ

0 1 -> Modo NRZI

1 0 -> Modo FM1 ( transizione alta )

1 1 -> Modo FM0 ( transizione bassa )

GP -> Attivazione su POLL: GP=1 -> attivo

MFI -> Definisce un flag per Mark//Idle

AFU -> Definisce un flag per Abort//Underrun

LM -> Seleziona modo LOOP: LM=1 -> modo LOOP

S -> Seleziona bit di sincronismo: S=1 -> 6 bit

S=0 -> 8 bit

### - Registro di scrittura 11 = WR11

Tale registro consente di definire i segnali da cui prelevare il segnale di clock per la ricezione e la trasmissione:

Parola= XT RC1 RC0 TC1 TC0 TR TR1 TR0

dove: XT -> Se attivo (1) porta sul pin /RTxC il segnale XTAL

RC1 RC0 -> Selezionano la sorgente per il clock di ricezione

0 0 -> Clock = segnale presente sul pin /RTxC

0 1 -> Clock = segnale presente sul pin /TRxC

1 0 -> Clock = segnale in uscita dal baud rate generator interno

1 1 -> Clock = segnale in uscita dal DPLL

TC1 TC0 -> Selezionano la sorgente per il clock di trasmissione

0 0 -> Clock = segnale presente sul pin /RTxC

0 1 -> Clock = segnale presente sul pin /TRxC

1 0 -> Clock = segnale in uscita dal baud rate generator interno

1 1 -> Clock = segnale in uscita dal DPLL

TR -> Definisce direzionalita' per il pin /TRxC: 0->Input  
1->Output

TR1 TR0 -> Selezionano quale segnale portare sul piedino /TRxC

0 0 -> Segnale d' uscita XTAL

0 1 -> Segnale di clock del trasmettitore

1 0 -> Segnale in uscita dal baud rate generator

1 1 -> Segnale in uscita dal DPLL

### - Registri di scrittura 12 e 13 = WR12 e WR13

Tali registri contengono la costante di tempo attraverso la quale e' definibile la velocita' di comunicazione della linea seriale in questione. Da notare che il baud rate e' legato a questa costante dalla formula:

$$\text{Baud Rate} = 1/(2*(\text{COST}+2)*\text{BRPER})$$

dove **BRPER** coincide con il periodo del segnale di frequenza dati (si veda **WR4**) e **COST** coincide appunto con la costante a **16** bit da introdurre nei registri **WR12** e **WR13**. Da notare che dei **16** bit di cui e' composta la costante di tempo il registro **WR12** contiene gli **8** bit meno significativi e **WR13** contiene gli **8** bit piu' significativi.

### - Registro di scrittura 14 = WR14

Tale registro contiene una serie di bit con cui è possibile selezionare la sorgente per la temporizzazione della periferica e il modo di funzionamento della stessa:

Parola= C2 C1 C0 LL AE DTR BRS BRE

dove: C2 C1 C0 -> Definiscono particolari modi di funzionamento della periferica

- 0 0 0 -> Comando nullo
- 0 0 1 -> Seleziona modo ricerca
- 0 1 0 -> Azzeramento segnali di clock persi
- 0 1 1 -> Disabilita DPLL
- 1 0 0 -> Seleziona temporizzazione determinata dal baud rate generator interno
- 1 0 1 -> Seleziona temporizzazione determinata dal segnale applicato al piedino /RTxC
- 1 1 0 -> Seleziona modo FM
- 1 1 1 -> Seleziona modo NRZI

LL -> Seleziona loopback locale: LL=1 -> loopback selezionato

AE -> Seleziona funzionamento in auto echo:  
AE=1 -> auto echo selezionato

DTR -> Abilita funzionamento del /DTR: DTR=1 -> abilitato

BRS -> Seleziona temporizzazione determinata dal baud rate generator: BRS=1 -> selezionata

BRE -> Abilita baud rate generator interno

### - Registro di scrittura 15 = WR15

Tale registro è composto da una serie di 8 bit con cui si definiscono particolari condizioni di interrupt della periferica:

Parola= BA TU CTS SU DCD 0 ZC 0

dove: BA -> Genera interrupt in corrispondenza di break/abort

TU -> Genera interrupt in corrispondenza di un carattere non trasmesso

CTS -> Genera interrupt in corrispondenza del pin /CTS attivo

SU -> Genera interrupt in corrispondenza di sync/hunt

DCD -> Genera interrupt in corrispondenza del pin /DCD attivo

0 -> Pin allo stato logico zero

ZC -> Genera interrupt in corrispondenza di zero count

Tutte queste indicazioni sono riferite ad uno stato logico alto del corrispondente pin.

**- Registro di lettura 0 = RD0**

Tale registro contiene una serie di bit con cui si possono avere informazioni a riguardo dello stato dell' UART:

Parola= BA TU CTS SU DCD TBE ZC RCA

dove: BA -> Break/abort avvenuto: BA=1 -> avvenuto  
TU -> Carattere in trasmissione perso: TU=1 -> perso  
CTS -> Stato del corrispondente pin /CTS della periferica  
SU -> Sync/Hunt ???  
DCD -> Stato del corrispondente pin /DCD della periferica  
TBE -> Stato del buffer di trasmissione: TBE=1 -> vuoto  
ZC -> Zero Count  
RCA -> Carattere ricevuto: RCA=1 -> ricevuto

**- Registro di lettura 1 = RD1**

Tale registro contiene indicazioni a riguardo dello stato di ricezione della periferica:

Parola= EOF CRC ROE PE RC0 RC1 RC2 AS

dove: EOF -> Indica ricezione della fine del frame in modo SDLC  
CRC -> Indica presenza di un errore di CRC o di frame  
ROE -> Indica errore di overrun in ricezione  
PE -> Indica errore di parita' in ricezione  
RC0 -> Indica presenza codice residuo 0  
RC1 -> Indica presenza codice residuo 1  
RC2 -> Indica presenza codice residuo 2  
AS -> Indica ricezione avvenuta

Tutti questi stati descritti sono da associare allo stato logico **1** dei corrispondenti bit.

**- Registro di lettura 2 = WR2**

Tale registro contiene il dato programmato nel vettore d' interrupt della periferica:

Parola= V7 V6 V5 V4 V3 V2 V1 V0

dove Vi -> Bit i del vettore d' interrupt



### - Registro di lettura 3 = RD3

Tale registro contiene lo stato delle interrupt pendenti riguardanti entrambi i canali della periferica:

0 0 CAR CAT CAE CBR CBT CBE

dove: 0 -> Bit allo stato logico zero  
 CAR -> Int. pendente in ricezione su canale A  
 CAT -> Int. pendente in trasmissione su canale A  
 CAE -> Int. pendente dall' esterno su canale A  
 CBR -> Int. pendente in ricezione su canale B  
 CBT -> Int. pendente in trasmissione su canale B  
 CBE -> Int. pendente dall' esterno su canale B

Tutti gli stati riportati sono corrispondenti ad uno stato logico alto (1) del corrispondente bit.

### - Registro di lettura 10 = RD10

Tale registro contiene alcune informazioni generali sullo stato attuale della periferica:

Parola= 1CM 2CM 0 LS 0 0 OL 0

dove: 1CM -> Indica la perdita di un ciclo di clock  
 2CM -> Indica la perdita di due cicli di clock  
 0 -> Bit allo stato logico zero  
 LS -> Periferica in loop di trasmissione  
 OL -> Periferica in loop di lavoro

Tutte le indicazioni riportate sono relative ad uno stato logico alto (1) del corrispondente bit.

### - Registri di lettura 12 e 13 = RD12 e RD13

Tali registri riportano il valore della costante di tempo descritta in corrispondenza dei registri di scrittura **WR12** e **WR13** di cui costituiscono una semplice copia che puo' essere letta.

### - Registro di lettura 15 = RD15

Tale registro riporta le informazioni definite con il registro di scrittura **WR15**, ovvero le informazioni riguardanti la programmazione in interrupt della periferica. Quindi per conoscere il significato dei bit che compongono questo registro si faccia riferimento alla descrizione del registro **WR15**.

## 7.4. EEPROM

La **GPC® 188** puo' gestire una **EEPROM** da **512** byte con interfacciamento seriale. Per la gestione software del componente (**IC 32**) si utilizza un apposito registro di lettura/scrittura **RE2** con cui possono essere direttamente gestiti i segnali d'interfacciamento dell' **EEPROM**. In particolare:

**RE2 = NU NU NU NU NU NU C D**

dove: NU -> Non Utilizzato  
 C -> Segnale di Clock  
 D -> Segnale di Data

Per quanto riguarda la gestione di questi segnali nei confronti del dispositivo, con le relative sequenze da fornire e da interpretare, si faccia riferimento all'apposita documentazione della casa costruttrice.

## 7.5. PPI 82C55

Questa periferica e' vista in **4** registri: uno di stato e tre di dati con cui si effettua la programmazione ed il comando della stessa. I registri dati (**PA, PB, PC**) sono utilizzati sia per le operazioni di lettura (port in input) che per quelle di scrittura (port in output) ed ognuno di tali registri riporta i dati di **I/O** del corrispondente port. La periferica puo' operare in tre modi diversi:

**MODO 0** = Prevede **2** port bidirezionali da **8** bit (**A, B**) e due port bidirezionali da **4** bit (**CH, CL**); ingressi non latched ed uscite latched; nessun segnale di handshaking.

**MODO 1** = Prevede due port da **12** bit (**A+CL, B+CH**) dove gli **8** bit dei port **A** o **B** costituiscono le linee di **I/O** mentre i **4** del port **C** costituiscono le linee di handshaking. Gli ingressi e le uscite sono latched.

**MODO 2** = Prevede un port da **13** bit (**A+C3-7**) dove gli **8** bit del port **A** costituiscono le linee di **I/O**, mentre i rimanenti **5** bit del port **C** costituiscono le linee di controllo. Un port da **11** bit (**B+C0-2**) dove gli **8** bit del port **B** costituiscono le linee di **I/O** ed i rimanenti **3** bit del port **C** costituiscono le linee di controllo. Sia gli ingressi che le uscite sono latched.

La programmazione della periferica avviene scrivendo una parola a **8** bit nel registro di stato **RS**, quando:

**Parola= SF M M A CH M B CL**

dove

**SF** Se attivo (1) abilita il comando della periferica.

**M M**

**0 0** Selezione del modo 0.

**0 1** Selezione del modo 1.

**1 X** Selezione del modo 2.

**A** Se attivo (1) setta il port **A** in input e viceversa.

**CH** Se attivo (1) setta il nibble piu' significativo del port **C** in input e viceversa.

**M** Se attivo (1) seleziona modo 1, viceversa seleziona modo 0

**B** Se attivo (1) setta il port **B** in input e viceversa.

**CL** Se attivo (1) setta il nibble meno significativo del port **C** in input e viceversa.

### 7.6. ML 2200 A/D Converter

Questa periferica e' vista in 6 byte, tramite i quali avviene la gestione ed il comando della stessa. L'uso dell' A/D converter ML 2200 e' abbastanza articolato e caratterizzato da una serie di istruzioni da fornire piu' numerosa degli altri A/D converter, ma questa complessita' si traduce in una efficienza operativa sorprendente.

La periferica e' dotata di una propria intelligenza che la trasforma in un sistema che, una volta programmato, non richiede piu' l'intervento della CPU. Di conseguenza la complessita' di programmazione si traduce in una notevole semplificazione della gestione della scheda nella fase di lavoro. Tramite i 6 byte in cui e' vista la periferica, si puo' accedere indirettamente ad una zona di RAM interna, composta da 20 registri a 16 bit con cui vengono definite le istruzioni che l' A/D deve eseguire e da cui si possono prelevare i dati determinati dallo stesso convertitore. In particolare la struttura della logica di controllo e' la seguente:

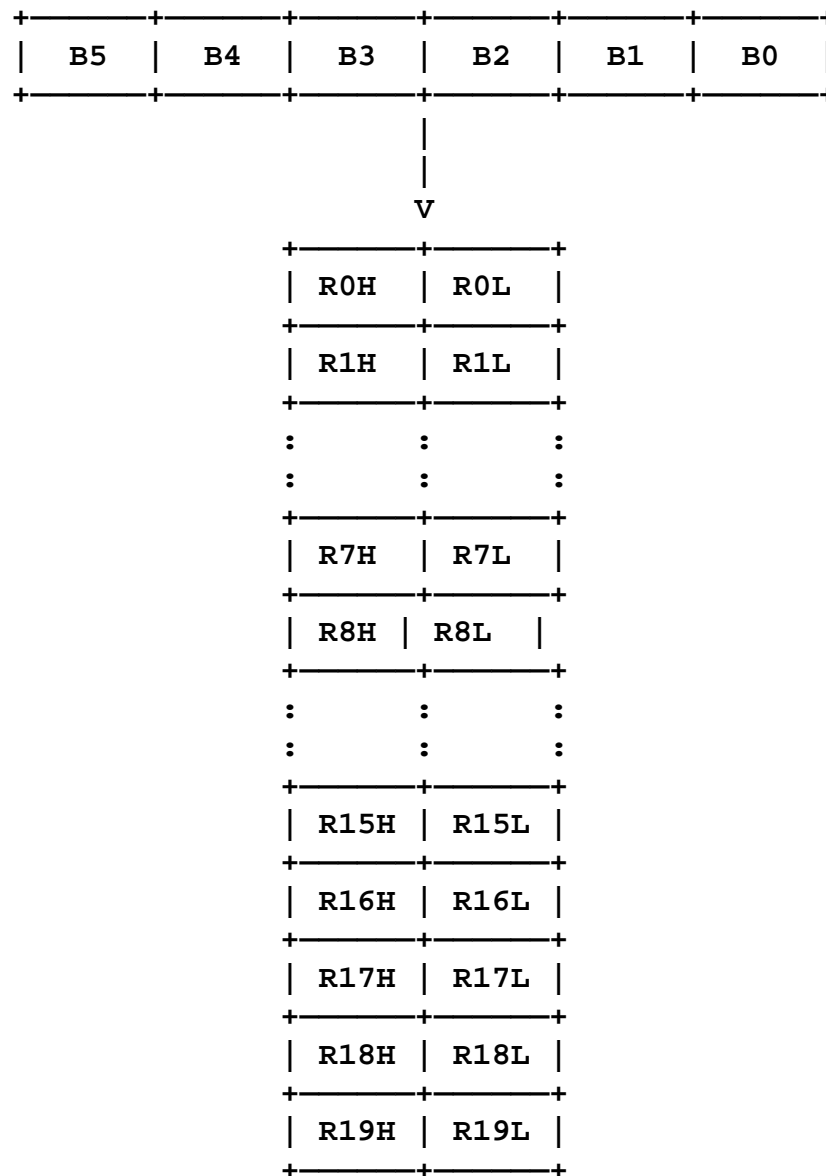


Fig. 7.1: Schema registri A/D ML 2200

Di questi registri, i primi **6 (B5-B0)** detti registri primari sono visti direttamente tramite semplici operazioni di lettura scrittura, mentre i rimanenti **40 (R0L-R19L, R0H-R19H)** detti registri secondari sono visti indirettamente tramite i registri primari.

Di seguito viene riportata la corrispondenza tra i bit di tali registri ed il loro significato:

**B0 : R/W -> WL = Window Low**

Tale registro viene utilizzato per l' indirizzamento indiretto della **RAM**, infatti contiene la copia della cella **RAM** low attualmente indirizzata (**R0L-R19L**).

**B1 : R/W -> WH = Window High**

Tale registro viene utilizzato per l' indirizzamento indiretto della **RAM**, infatti contiene la copia della cella **RAM** high attualmente indirizzata (**R0H-R19H**). Come per il registro precedente, in fase di lettura di questo byte viene prelevato il contenuto della cella **RAM** puntata, viceversa in fase di scrittura il dato scritto viene inserito nella cella **RAM** puntata.

**B2 : R/W -> IR = Index Register**

Tale registro viene utilizzato per l' indirizzamento indiretto della **RAM** interna ed in particolare per selezionare quale cella **RAM** deve essere puntata e quindi interessata dalla successiva operazione di **R/W** dei registri **B0** e **B1**. In particolare la parola contenuta in questo registro ha il seguente significato:

Parola= AI NU NU RS4 RS3 RS2 RS1 RS0

dove: AI -> Se attivo ( 1) seleziona un autoincremento del puntatore alla cella RAM dopo ogni operazione di accesso ai registri B1 e B0.

NU -> Non utilizzato

RS4 RS3 RS2 RS1 RS0 -> Costituiscono il puntatore alla coppia di celle RAM interne

0	0	0	0	0	-> R0L-ROH
0	0	0	0	1	-> R1L-R1H
0	0	0	1	0	-> R2L-R2H
:	:	:	:	:	:
:	:	:	:	:	:
1	0	0	1	0	-> R18L-R18H
1	0	0	1	1	-> R19L-R19H

**B3 : R/W -> CR = Control Register**

Tale registro contiene le informazioni necessarie per definire il funzionamento della periferica:

Parola= CAL RST ST CLK DMA LB M/S RUN

dove: CAL -> Provoca l' esecuzione della procedura di autocalibrazione del convertitore.  
 RST -> Provoca un reset software della periferica  
 ST -> Provoca l' esecuzione delle procedure di auto test della periferica  
 CLK -> Collega l' ingresso del timer interno al pin TCLK della periferica  
 DMA -> Seleziona il funzionamento della periferica in DMA  
 LB -> Determina nel caso di autoincremento del puntatore alla coppia di celle RAM un incremento in corrispondenza dell' avvenuto accesso a B1  
 M/S -> Seleziona il funzionamento della periferica come master o slave nei confronti di altre periferiche:  
 M/S=1 -> master; M/S=0 -> slave  
 RUN-> Provoca l' inizio dell' esecuzione delle istruzioni memorizzate in RAM

Tutte le indicazioni riportate sono relative ad uno stato logico alto (1) del corrispondente bit.

**B4 : R -> SR = Status Register**

Tale registro riporta le informazioni che consentono di stabilire lo stato della periferica:

Parola= INT CC RE ISQ OE LA OI DBR

dove: INT -> Coincide con lo stato logico del pin INT della periferica  
 CC -> Indica che la procedura di autocalibrazione del convertitore e' ultimata  
 RE -> Indica che e' avvenuto un errore in fase operativa della periferica  
 ISQ -> Indica che la periferica ha fermato l' esecuzione delle istruzioni in RAM  
 OE -> Indica che e' avvenuto un errore di overrun da parte del microprocessore nei confronti della periferica  
 LA -> Indica il riconoscimento da parte della periferica di un risultato di una conversione fuori range imposto dall' utente  
 OI -> Indica che un risultato delle conversioni effettuate e' in underflow o in overflow rispetto alla selezione effettuata  
 DBR -> Indica che la periferica ha completato l'intero ciclo di conversione programmato in RAM

utte le indicazioni riportate sono relative ad uno stato logico alto (1) del corrispondente pin.

#### B4 : W -> IAR = Interrupt Acknowledge Register

Tale registro consente di stabilire in corrispondenza di quali eventi deve essere attivata l'uscita di interrupt della periferica. In particolare gli eventi che possono generare un interrupt sono quelli che possono essere testati con il registro di stato e per questo si puo' notare che per questo registro vale la stessa corrispondenza del precedente.

Parola= NU CC RE ISQ OE LA OI DBR

dove: NU -> Non utilizzato  
 CC -> Genera interrupt in corrispondenza della fine della procedura di autocalibrazione della periferica  
 RE -> Genera interrupt se e' avvenuto un errore in fase operativa della periferica  
 ISQ -> Genera interrupt se la periferica ha fermato l' esecuzione delle istruzioni in RAM  
 OE -> Genera interrupt se e' avvenuto un errore di overrun da parte del microprocessore nei confronti della periferica  
 LA -> Genera interrupt in caso di riconoscimento da parte della periferica di un risultato di una conversione fuori range imposto dall' utente  
 OI -> Genera interrupt se un risultato delle conversioni effettuate e' in underflow o in overflow rispetto alla selezione effettuata  
 DBR -> Genera interrupt se la periferica ha completato l' intero ciclo di conversione programmato in RAM

Tutte le indicazioni riportate sono relative ad uno stato logico alto (1) del corrispondente pin.

#### B5 : R -> SQR = Sequence Register

Tale registro contiene l' indirizzo della coppia di celle RAM che contengono l' istruzione che e' in esecuzione.

Parola= NU NU NU NU NU SR2 SR1 SR0

dove: NU -> Non utilizzato  
 SR2 SR1 SR0 -> Puntatore alla coppia di celle RAM in esecuzione

0	0	0	-> R8L-R8H
0	0	1	-> R9L-R9H
0	1	0	-> R10L-R10H
0	1	1	-> R11L-R11H
1	0	0	-> R12L-R12H
1	0	1	-> R13L-R13H
1	1	0	-> R14L-R14H
1	1	1	-> R15L-R15H

### R0L-R7L, R0H-R7H : R/W -> Data RAM

Tali registri contengono tutti i dati che possono riguardare gli 8 canali di conversione analogica digitale (4 positivi + 4 negativi). Ad ogni canale n e' associato una coppia di registri **RnL** e **RnH** per un totale di **16** bit per canale. Tali registri come e' gia' stato detto sono indirizzabili indirettamente e possono avere due funzioni diverse:

- In fase di lettura riportano il dato determinato dall' **A/D** converter sul corrispondente canale nella forma complemento a 2.

- In fase di scrittura viene introdotto quello che e' il valore per l' autocalibrazione del corrispondente canale ( in questo caso valgono solo gli **8** bit meno significativi ).

### R8L-R15L, R8H-R15H : R/W -> Instruction RAM

Tali registri possono contenere fino ad **8** istruzioni per l'**A/D** converter della periferica. Tali istruzioni sono infatti costituite da una serie di **16** bit coincidente con una coppia di registri presenti allo stesso indirizzo. Per questo l' istruzione n deve essere memorizzata nella coppia di registri **R8+nL** e **R8+nH**. Per quanto riguarda il formato della singola istruzione e' il seguente:

Parola low= CS2 CS1 CS0 GS1 GS0 R2 R1 R0

dove: CS2 CS1 CS0 -> Selezionano il numero di bit da determinare con la conversione o l' operazione di calibratura da effettuare

0	0	0	-> Selezione di 16 bit
0	0	1	-> Selezione di 13 bit
0	1	0	-> Selezione di 8 bit
0	1	1	-> Selezione lettura codice di autocalibrazione
1	1	1	-> Selezione scrittura codice di autocalibrazione

GS1 GS0 -> Selezione valore di amplificazione del convertitore

0	0	-> Amplificazione = 1
0	1	-> Amplificazione = 2
1	0	-> Amplificazione = 4
1	1	-> Amplificazione = 8

R2 R1 R0 -> Selezionano il segnale di riferimento da considerare nella conversione

0	0	0	-> Vref. = canale 0
0	0	1	-> Vref. = canale 1
0	1	0	-> Vref. = canale 2
0	1	1	-> Vref. = canale 3
1	1	0	-> Vref. = Vref. interna

Parola high = L AE M2 M1 M0 CH2 CH1 CH0

dove: L -> Indica che l'istruzione di cui questo bit fa parte e' l'ultima della sequenza impostata. La periferica una volta riconosciuto questo bit riparte dall'esecuzione della prima istruzione in RAM

AE -> Abilita il controllo da parte della periferica del risultato della conversione nei confronti di costanti programmate

M2 M1 M0 -> Selezionano modo di funzionamento della periferica ed in particolare il tipo di temporizzazione da utilizzare

0 0 0 -> Esecuzione immediata dell'istruzione

0 0 1 -> Esecuzione dell'istruzione in ricezione di risposta all'interrupt ISQ

0 1 0 -> Esecuzione dell'istruzione in coincidenza dell'azzeramento del timer interno. Questo metodo puo' essere usato per variare il tempo di sample del convertitore

0 1 1 -> Esecuzione dell'istruzione al termine del conteggio da parte del timer interno di una costante prefissata nello stesso timer

1 0 0 -> Esecuzione dell'istruzione in ricezione di un impulso in salita tramite il pin SYNC e successivo fronte di salita del CLOCK

1 0 1 -> Esecuzione dell'istruzione per ricezione di un impulso positivo sul pin SYNC seguito da un fronte di salita del CLOCK, e successivo azzeramento del timer abilitato dallo stesso impulso

1 1 0 -> Esecuzione dell'istruzione per ricezione di un impulso positivo dal pin SYNC

1 1 1 -> Esecuzione dell'istruzione per ricezione di un impulso positivo sul pin SYNC e successivo azzeramento del timer abilitato dallo stesso impulso

CH2 CH1 CH0 -> Selezionano il canale d'ingresso su cui deve avvenire la conversione

0 0 0 -> Canale 0

0 0 1 -> Canale 1

0 1 0 -> Canale 2

0 1 1 -> Canale 3

R16L, R16H : R/W -> Timer Holding Register

Tale registro contiene la costante a cui deve essere inizializzato il timer interno. Quest'ultimo e' un contatore a 16 bit che viene decrementato di uno ad ogni periodo di clock. Anche questo registro e' indirizzato indirettamente ed in fase di lettura consente di esaminare il dato programmato nel timer tramite l'operazione di scrittura.



## R17L,R17H; R18L,R18H : R/W -> Alarm Register A e B

Tali registri contengono due combinazioni a **16 bit** che possono essere comparate in piu' modi con la combinazione d'uscita dall' **A/D** converter. Anche queste combinazioni, come i dati d'uscita sono scritte in complemento a 2.

## R19L,R19H : R/W -> Interrupt mask e Alarm Criteria Register

Il primo di tali registri (**R19L**) e' utilizzato per definire i controlli da effettuare tra combinazione in uscita dall' **A/D** converter e le combinazioni memorizzate nei due registri precedenti. Il secondo invece e' utilizzato per selezionare in corrispondenza di quali eventi deve essere attivato il piedino **INT** della periferica, quando gli eventi controllabili sono gli stessi presentati nel registro di stato. In particolare:

Parola low= NU NU NU ENB ENA AO B A

dove: NU -> Non utilizzato

ENB ENA AO B A -> Selezionano quale condizione debba essere verificata affinche' sia attivato il pin di allarme e l' eventuale interrupt associatogli

0	0	X	X	X	-> Nessuna condizione
0	1	X	X	0	-> D=<A
0	1	X	X	1	-> D>A
1	0	X	0	X	-> D=<B
1	0	X	1	X	-> D>B
1	1	0	0	0	-> D=<B OR D=<A
1	1	0	0	1	-> D=<B OR D>A
1	1	0	1	0	-> D>B OR D=<A
1	1	0	1	1	-> D>B OR D>A
1	1	1	0	0	-> D=<B AND D=<A
1	1	1	0	1	-> D=<B AND D>A
1	1	1	1	0	-> D>B AND D=<A
1	1	1	1	1	-> D>B AND D>A

X = valore indifferente

D = combinazione a 16 bit determinata dal convertitore

A = combinazione a 16 bit memorizzata nei registri R17L e R17H

B = combinazione a 16 bit memorizzata nei registri R18L e R18H

Parola = IA CC RE ISQ OE LA OI DBR

dove: IA -> Seleziona il tipo di attivazione del pin INT:  
IA = 1 -> INT attivo basso; IA=0 -> INT attivo alto  
CC -> Genera interrupt in corrispondenza della fine della  
procedura di autocalibrazione della periferica  
RE -> Genera interrupt se e' avvenuto un errore in fase  
operativa della periferica  
ISQ -> Genera interrupt se la periferica ha fermato  
l' esecuzione delle istruzioni in RAM  
OE -> Genera interrupt se e' avvenuto un errore di  
overrun da parte del microprocessore nei confronti  
della periferica  
LA -> Genera interrupt in caso di riconoscimento da parte  
della periferica di un risultato di una conversione  
fuori range imposto dall' utente  
OI -> Genera interrupt se un risultato delle conversioni  
effettuate e' in underflow o in overflow rispetto  
alla selezione effettuata  
DBR -> Genera interrupt se la periferica ha completato  
l' intero ciclo di conversione programmato in RAM

Tutte le indicazioni riportate sono relative ad uno stato logico alto (1) del corrispondente pin.

## 7.7. RTC SEIKO 72421

Questa periferica e' vista in **16** registri di cui **3** di stato ed i rimanenti **13** dei dati. I registri dati sono utilizzati sia per operazioni di lettura (dell' orario attuale) che per operazioni di scrittura (per l'inizializzazione dell' orologio) cosi' come i registri di stato che sono utilizzati in scrittura (per a programmazione del modo di funzionamento dell' orologio) ed in lettura (per determinare lo stato dell' orologio). Per quanto riguarda i registri dati vale la corrispondenza:

S1	- Unita' dei secondi	- 4 bit meno significativi	S1(3-0)
S10	- Decine dei secondi	- 3 bit meno significativi	S10(2-0)
MI1	- Unita' dei minuti	- 4 bit meno significativi	MI1(3-0)
MI10	- Decine dei minuti	- 3 bit meno significativi	MI10(2-0)
H1	- Unita' delle ore	- 4 bit meno significativi	H1(3-0)
H10	- Decine delle ore	- 2 bit meno significativi	H10(1-0)
Il terzo bit di tale registro H10(2) indica l' AM/PM			
D1	- Unita' del giorno	- 4 bit meno significativi	D1(3-0)
D10	- Decine del giorno	- 2 bit meno significativi	D10(1-0)
MO1	- Unita' del mese	- 4 bit meno significativi	MO1(3-0)
MO10	- Decine del mese	- 1 bit meno significativo	MO10(0)
Y1	- Unita' dell' anno	- 4 bit meno significativi	Y1(3-0)
Y10	- Decine dell' anno	- 4 bit meno significativi	Y10(3-0)
W	- Giorno della settimana	- 3 bit meno significativi	W(2-0)

Per quest' ultimo registro vale la corrispondenza:

W2	W1	W0	
0	0	0	-> Domenica
0	0	1	-> Lunedi'
0	1	0	-> Martedi'
0	1	1	-> Mercoledi'
1	0	0	-> Giovedi'
1	0	1	-> Venerdi'
1	1	0	-> Sabato

I tre registri di controllo sono invece utilizzati come segue:

REGD = NU NU NU NU 30S IF B H

dove:

NU -> Non usato

30S -> Se attivo (1) permette di effettuare una correzione di 30 secondi dell' orario.

IF -> Indica se il contatore interno e' attivato o se si e' verificata una interruzione: 1 -> interruzione e viceversa

B -> Indica se possono essere effettuate operazioni di R/W dei registri: 1 -> operazioni impossibili

H -> Se attivo (1) effettua la memorizzazione dell' orario fissato

REGE = NU NU NU NU T1 T0 I M

dove:

NU -> Non usato

T1 T0 -> Determinano la durata del ciclo di interrupt dei contatori interni

0 0 -> 1/64 secondo

0 1 -> 1 secondo

1 0 -> 1 minuto

1 1 -> 1 ora

I -> Se attivo (1) abilita la durata del ciclo di interruzione pari a quella selezionata con T1 e T0, altrimenti tale durata e' normalizzata internamente

M -> Se attivo (1) disabilita il pin 1 del RTC, ovvero il pin che riporta il segnale interno di conteggio

REGF = NU NU NU NU T 24/12 S R

dove:

NU -> Non utilizzato

T -> Stabilisce da quale contatore interno prelevare il segnale di conteggio: 1 -> contatore principale;  
0 -> 15' contatore

24/12 -> Stabilisce il modo di conteggio delle ore: 1 -> 1-24;  
0 -> 1-12 con AM/PM

S -> Se attivo (1) provoca l'arresto dell'avanzamento dell'orologio fino alla successiva abilitazione

R -> Se attivo (1) provoca il reset di tutti i contatori interni

**N.B.**

Per ulteriori informazioni a riguardo delle periferiche di bordo si fa' riferimento ai dati tecnici della casa costruttrice.

## 8. PERIFERICHE PER GPC® 188

La scheda **GPC® 188** ha la possibilità di accettare come periferiche tutte quelle presenti sul **BUS ABACO®** aumentando, così, la sua già notevole versatilità.

A titolo di esempio ne riportiamo un breve elenco:

### **CIO 01 ( Coupled Input Output )**

Formato Singola Europa, **BUS ABACO®**, 16 linee di input munite di filtro a Pi-Greco ed optoisolatori, visualizzazione tramite led dello stato di tutti e 16 gli input, 16 linee di output tramite rele', tutti i contatti dei rele' sono muniti di soppressori di disturbo, gli stati dei 16 output sono visualizzati da led, circuiteria per l'eliminazione del rimbalzo dei contatti all'accensione.

### **CIO 02 ( Coupled Input Output )**

Formato Singola Europa, **BUS ABACO®**, 16 linee di ingresso optoisolate e visualizzate tramite led con un filtro a Pi-Greco. Tensione nominale d'ingresso 24 Vcc. 16 uscite NPN in open collector da 40 Vcc 800 mA. optoisolate e visualizzate tramite led. **BUS** commutabile per gestione sia ad 8 che a 16 bit.

### **PCK 01 ( Peripheral Controller Key )**

Formato Singola Europa, **BUS ABACO®**, sezione di controllo intelligente per tastiera e display, 32 linee di I/O a livello TTL gestibili da software, dip switch ad 8 vie leggibile da software, watch dog per salvaguardare la sezione display, generatore di suono a 3 vie completo di amplificatore, 6 linee di Counter-Timer da 16 bit, 6 linee di generazione frequenza, D/A converter da 8 bit 800 ns. di setting time.

### **PCI 01 ( Peripheral Coupled Input )**

Formato Singola Europa, **BUS ABACO®**, 32 linee di ingresso optoisolate e visualizzate tramite led con un filtro a Pi-Greco di ingresso. La tensione nominale di pilotaggio e' di 24 Vcc. Connettore compatibile con CIO 01-02. **BUS** commutabile ad 8 o 16 bit che permette il comando sia in byte che in word.

### **PCO 01 (Peripheral Coupled Output )**

Formato Singola Europa, **BUS ABACO**<sup>®</sup>, 32 linee di uscita a transistor in open collector, optoisolate e visualizzate tramite led. Doppio connettore di uscita da 34 vie con pin out compatibile con CIO 01-02. Interfaccia al **BUS** commutabile ad 8 o 16 bit che ne permette il comando sia in byte che in word.

### **GDU 01 ( Graphic Display Unit )**

Formato Singola Europa, **BUS ABACO**<sup>®</sup>, Scheda grafica basata sul 7220 in B/W ed RGB con un massimo di 394K RAM Video. Rappresentazione grafica con definizione a partire da 512x512 punti per tre piani di lavoro, ad un massimo di 1024x1024 punti per tre piani di lavoro.

### **TVZ 01 ( Terminale Video Z80 )**

Formato Singola Europa., Terminale video intelligente con linea RS 232 C od in Current loop da 20 mA. nel classico formato Europa. Formato di rappresentazione settabile da software tra 80x24; 40x24; 40x12; 20x8. Svariati attributi ed emulazione del terminale video TVI 950.

### **LDA 01 ( Low cost D/A converter )**

Formato Singola Europa, **BUS ABACO**<sup>®</sup>, Scheda di conversione digitale analogica a basso costo. Comprende due D/A da 12 bit con uscita selezionabile tra 0-5; 0-10; +-5; +-10; +2.5 Vcc. Unica tensione di alimentazione a +5V. 8 uscite a transistor in open collector visualizzate ed optoisolate.

### **LAD 02 ( Low cost A/D converter )**

Formato Singola Europa, **BUS ABACO**<sup>®</sup>, 16 linee di A/D da 10 bit con tempo di conversione di 100 usec; doppio connettore da 20 vie compatibile LAD 01; interfaccia al **BUS ABACO**<sup>®</sup> commutabile ad 8 o 16 bit. Impedenza d' ingresso pari a quella del 7004 con sensibilita' +5Vcc.

### **JMS 01 ( Jumbo Multifunction Support )**

Formato Singola Europa, **BUS ABACO**<sup>®</sup>, Scheda di supporto particolarmente adatta a gestire le problematiche legate al controllo assi. Ha tre linee di acquisizione per encoder bidirezionali; 4 linee D/A converter da 8 bit +-10 Vdc, 8 linee di output optoisolate e bufferate in open collector ed 8 linee di input optoisolate e visualizzate.

### **UCC 01 ( Uart Comunication Card )**

Formato Singola Europa, **BUS ABACO®**, Scheda con 8 linee di comunicazione indipendenti con possibilita' di scegliere individualmente tra il protocollo RS 232 ed il RS 422/485. Baud rate settabile individualmente da software tra 18 valori compresi tra 50 e 38K Baud. Buffer di 4 caratteri per linea.

### **RBO 01 ( Rele' Block Output )**

Modulo della serie BLOCK in grado di interfacciarsi con i connettori normalizzati di I/O a 20 vie della serie **ABACO®**.

Otto uscite visualizzate con rele' da 5 A. Supporto isolante con attacco rapido per guide tipo DIN 46277-1 e DIN 46277-3.

### **OBI 01 e OBI 02 ( Opto Block Input NPN e PNP )**

Moduli della serie BLOCK in grado di interfacciarsi con i connettori normalizzati della serie **ABACO®**. Sedici ingressi optoisolati tipo NPN (01) o PNP (02). Supporto isolante con attacco rapido per guide tipo DIN 46277-1 e DIN 46277-3.

### **IBC 01 ( Interface Block Comunication )**

Modulo della serie BLOCK con varie combinazioni di interfacce. Dispone di due linee RS 232; una linea RS 422-485; una linea in fibra ottica; numerosi jumpers a cavaliere per la selezione dell' interfaccia. Supporto isolante con attacco rapido per guide tipo DIN 46277-1 e DIN 46277-3.

### **ABB 01 ( Abaco Block BUS )**

Modulo della serie BLOCK comprendente un Mother Board **ABACO®** da 3 slots, completo di guidaschede e relativo connettore normalizzato di alimentazione. Supporto isolante con attacco rapido per guide tipo DIN 46277-1 e DIN 46277-3.

### **MB8 01 - MB4 01 ( Mother Board )**

I Mother Board MB8 e MB4 mettono a disposizione rispettivamente 8 e 4 slots del **BUS ABACO®** con i relativi connettori di alimentazione, tasto di reset locale, tre led per la visualizzazione delle tre tensioni di alimentazione, foratura per l' aggancio ai Rack.

APPENDICE - A  
Descrizione dei JUMPERs





## DESCRIZIONE JUMPERS DELLA SCHEDA GPC® 188

Viene di seguito riportata una breve tabella che riporta l'elenco di tutti i jumpers presenti sulla scheda GPC® 188, con la relativa descrizione delle possibili connessioni degli stessi.

NOME	VIE	POS.	DESCRIZIONE	DEF.
P1	2	C.	Collega la circuiteria di Watch Dog al RESET della CPU	
		N.C.	La circuiteria di Watch Dog della scheda non e' collegata alla CPU.	*
P2	3	1-2	Seleziona EPROM su IC 15 < 27512	*
		2-3	Seleziona EPROM su IC 15 >= 27512	
P3	3	1-2	Seleziona EPROM su IC 15 <= 27010	*
		2-3	Seleziona EPROM su IC 15 > 27010	
P5	2	C.	Collega la batteria al Litio alla circuiteria di Back Up.	*
		N.C.	La circuiteria di Back Up non e' collegata alla batteria al Litio	
P6	2	C.	Collega handshake DCDA a massa.	*
		N.C.	Collega handshake DCDA a + 5Vcc	
P7	2	C.	Predisporre direzione del driver IC 30 per RS 422-485 tramite hand. RTSB dell' UART (Half Duplex)	*
		N.C.	Predisporre driver IC 30 per RS 422-485 in trasmissione (Full Duplex)	
P8	3	1-2	Predisporre l' UART IC 21 per operare in DMA.	
		2-3	Predisporre l' A/D converter IC 24 per operare in DMA.	
P9	3	1-2	Predisporre direzione del driver IC 29 per RS 422-485 tramite hand. RTSB dell' UART (Half Duplex)	
		2-3	Predisporre driver IC 30 per RS 422-485 in ricezione (Full Duplex)	
P10 P11	2	C.	Collegano canale 3 dell' A/D come regolatore locale delle variazioni di temperatura.	
N.C.		Collegano canale 3 dell' A/D al connettore CN4.		

P12	3	1-2	Linea RxDB collegata all' interf. RS 232 della scheda.	*
		2-3	Linea RxDB collegata all' interf. RS 422-485 della scheda.	
P13	3	1-2	Collega Clock per la comunicazione sincrona (HDLC) alla linea ser. B	
		1-3	Collega Clock per la comunicazione sincrona (HDLC) al CN1 con lo standard RS 232.	

**Note:**

- C. -> jumper a 2 vie connesso.  
 N.C. -> jumper a 2 vie non connesso.

Il jumper **P6** viene utilizzato dal **Sistema Operativo in EPROM** per determinare la velocità di comunicazione per la prima linea seriale della **GPC® 188**. In particolare:

- P6 Connesso** -> 19200 Baud.  
**P6 Non Connesso** -> 38400 Baud.

Per quanto riguarda la disposizione dei jumpers si faccia riferimento all' apposita serigrafia della scheda ed alla pianta componenti allegata a questa documentazione.

**UTILIZZO PERIFERICA PPI 82C55**

Vengono di seguito riportate tutte le informazioni necessarie al fine di utilizzare correttamente la periferica della **GPC® 188: PPI 82C55**. Per quanto riguarda la corrispondenza ed il significato dei bit dei 4 registri di tale dispositivo, si faccia riferimento alla apposita documentazione allegata. Le caratteristiche esclusive della **GPC® 188** sono invece di seguito riportate:

Indirizzamento registri interni:

La **GPC® 188** vede i 4 registri del **PPI 82C55** rispettivamente ai quattro indirizzi:

- 0F200H -> Registro dati del Port A  
 0F201H -> Registro dati del Port B  
 0F202H -> Registro dati del Port C  
 0F203H -> Registro di stato.

Il **Sistema Operativo** posto in **EPROM** effettua una inizializzazione del **PPI 82C55** all'atto del power on. Questo tipo di inizializzazione è quello utilizzato per gestire un port parallelo Centronics ed equivale a:

- Modo di funzionamento:** -> 0  
 Port A -> Output  
 Port B -> Input  
 Port C Low -> Output  
 Port C High -> Input

Questa inizializzazione la si ottiene scrivendo nel registro di stato la combinazione:

**10001010B = 8AH.**

# APPENDICE - B

## Mappaggio con MONITOR

## Mappaggio con Monitor.

Di seguito viene riportato l'elenco degli indirizzi in cui sono viste le risorse di bordo in corrispondenza della programmazione della CPU effettuata con il pacchetto software **Monitor-Pascal** già descritto nel capitolo precedente.

### Mappaggio periferiche di bordo

Tutti i registri delle periferiche di bordo sono visti nello spazio di I/O secondo la seguente corrispondenza:

RETRIGGER->F000H -> Registro di retrigger circuiteria di W.D.

SCC 85C30->F080H -> RSB = Registro di stato per la linea seriale B  
F081H -> RDB = Registro dati per la linea seriale B  
F082H -> RSA = Registro di stato per la linea seriale A  
F083H -> RDA = Registro dati per la linea seriale A

ML 2200 ->F180H -> WL = Registro di copia byte low in RAM  
F181H -> WH = Registro di copia byte high in RAM  
F182H -> IR = Registro indice  
F183H -> CR = Registro di controllo  
F184H -> SR = Registro di stato (lettura)  
F184H -> IAR = Registro selezione interrupt  
(scrittura)  
F185H -> SQR = Registro indicante operazione in corso  
F186H -> Non utilizzato  
F187H -> Non utilizzato

PPI 82C55->F200H -> RDA = Registro dati del port A  
F201H -> RDB = Registro dati del port B  
F202H -> RDC = Registro dati del port C  
F203H -> RS = Registro di stato

RTC 72421->F280H -> S1 = Registro dati: unita' secondi  
F281H -> S10 = Registro dati: decine secondi  
F282H -> MI1 = Registro dati: unita' minuti  
F283H -> MI10 = Registro dati: decine minuti  
F284H -> H1 = Registro dati: unita' ore  
F285H -> H10 = Registro dati: decine ore e PM/AM  
F286H -> D1 = Registro dati: unita' giorno  
F287H -> D10 = Registro dati: decine giorno  
F288H -> MO1 = Registro dati: unita' mese  
F289H -> MO10 = Registro dati: decine mese  
F28AH -> Y1 = Registro dati: unita' anno  
F28BH -> Y10 = Registro dati: decine anno  
F28CH -> W = Registro dati: giorno della settimana  
F28DH -> REGD = Registro di stato-controllo D

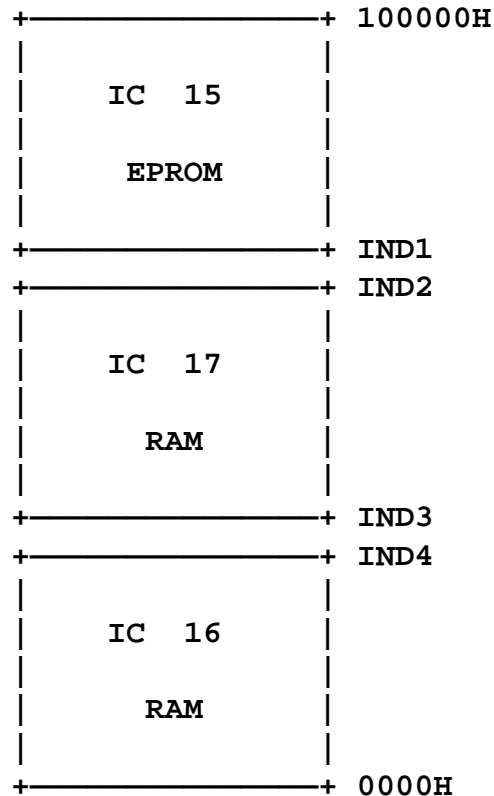
F28EH -> REGE = Registro di stato-controllo E

F28FH -> REGF = Registro di stato-controllo F

SPRO. RAM->F300H -> Registro per l'eliminazione della protezione  
in scrittura della RAM di IC 16

## Mappaggio memorie di bordo

Le memorie che possono essere montate sulla **GPC® 188** sono state indirizzate secondo lo schema seguente:



Schema Mappaggio Memorie

dove:

IND1 = 100000H-<capacita' EPROM su IC 15>

IND4 = 0000H+<capacita' RAM su IC 16>

IND3 = IND4 a meno che RAM su IC 16=32K oppure RAM su IC 16  
protetta in scrittura. In questi ultimi casi IND3=2000H

IND2 = IND3+<capacita' RAM su IC 17>

## Mappaggio I/O su BUS

Come specificato nel capitolo precedente l'I/O su **BUS** e' visto in tutti gli indirizzi di I/O dell'**80C188** (da **0000H** a **FFFFH** per un totale di **64K**) in cui non sono viste le periferiche di bordo tramite i /CS dello stesso microprocessore. In questo caso quindi, siccome le periferiche di bordo occupano lo spazio da **00H** a **400H** (i /CS /PCS2 e /PCS7 sono utilizzati a bordo scheda), l'I/O sul **BUS ABACO®** e' visto a partire da **400H** fino a **FFFFH**.

# APPENDICE - C

## GLOSSARIO



## APPENDICE C

## Glossario dei termini:

**C****Clock, 3****Compensazione termica, 26 Comunicazione seriale, 5****comunicazione sincrona - asincrona, 25 selezione RS 232 - RS 422-485, 25****Connettori, 9****CN1, 11****CN2, 9****CN3, 18****CN4, 12****CN5, 13****CN6, 15****CNA, 16****D****Dma, 27****E****EEPROM, 39****H****Hardware, 29****I****Input di bordo, 27****Installazione scheda, 9****Interrupt, 19**

## J

**Jumpers, 21**

2 vie, 23

3 vie, 24

## M

**Mappaggio, 29**

**Mappaggio periferiche di bordo, 30 Memoria, 3**

**Memorie, 26**

**ML 2200, 41**

## P

**Periferiche di bordo**

hardware, 5

software, 31

**PPI 82C55, 40**

**Processore di bordo, 3**

**Protezione in scrittura, 31**

## R

**Ram protetta, 27**

**RTC SEIKO 72421, 49**

## S

**SCC 85C30, 32**

**Schede periferiche, 51**

**Segnalazioni visive, 19**

**Software, 28**

**Specifiche tecniche, 7**



## T

Tensioni di alimentazione, 19

## W

Watch Dog, 5, 31