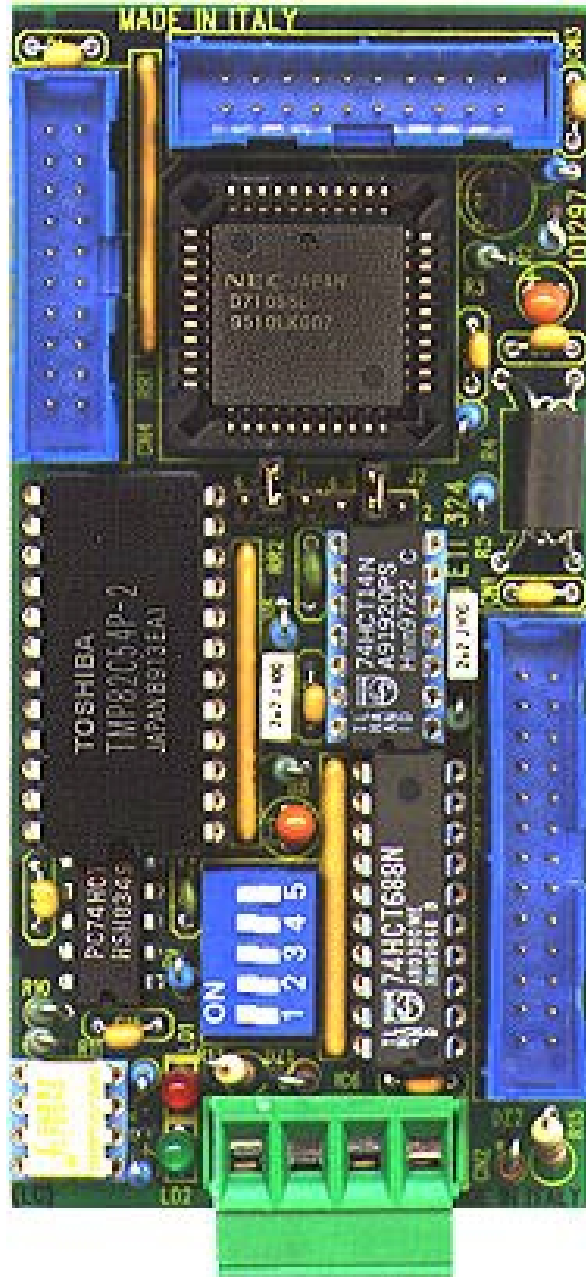
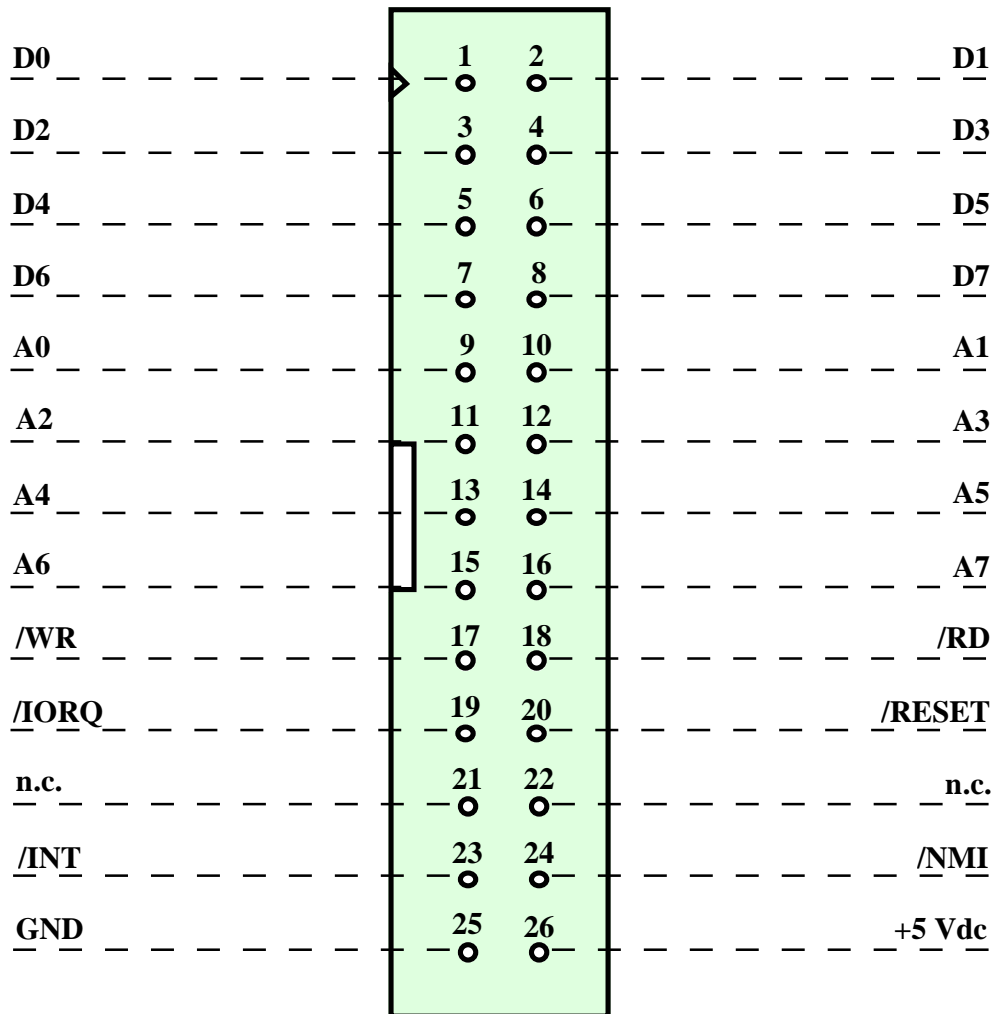


PRELIMINARE ETI 324



CN1 - CONNETTORE PER ABACO® I/O BUS

CN1 è un connettore a scatolino verticale con passo 2.54 mm a 26 piedini. Tramite CN1 si effettua la connessione tra la scheda, **ETI 324**, e la serie di **GPC®** esterne, da utilizzare per il controllo dell'applicazione. Tale collegamento è effettuato tramite l'**ABACO® I/O BUS** di cui questo connettore riporta tutti i segnali a livello TTL.



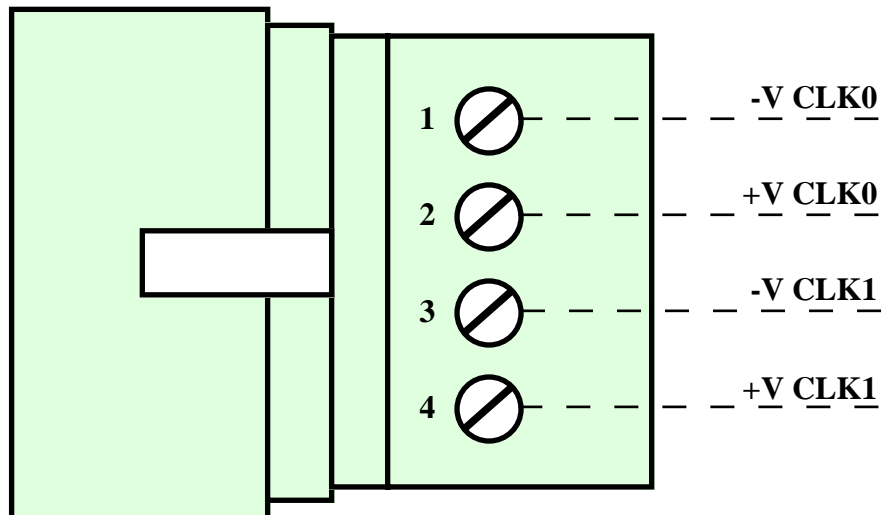
CN1 - CONNETTORE PER ABACO® I/O BUS

Legenda:

A0-A7	= I	- Address BUS: BUS degli indirizzi.
D0-D7	= I/O	- Data BUS: BUS dei dati.
/INT	= O	- Interrupt request: richiesta d'interrupt.
/NMI	= O	- Non Mascable Interrupt: richiesta d'interrupt non mascherabile.
/IORQ	= I	- Input Output Request: richiesta di operazione in Input Output su I/O BUS.
/RD	= I	- Read cycle status: richiesta di lettura.
/WR	= I	- Write cycle status: richiesta di scrittura.
/RESET	= I	- Reset: azzeramento.
+5 Vdc	= I	- Linea di alimentazione a +5 Vdc.
GND	=	- Linea di massa.
n.c.	=	- Non connesso

CN2 - CONNETTORE PER INGRESSI OPTOISOLATI DEL TMER/COUNTER

CN2 é un connettore a morsettiera per rapida estrazione, composto da 4 contatti. Tramite CN2 possono essere collegati i 2 ingressi optoisolati, connessi alle linee di conteggio del COUNTER di bordo. Sul connettore sono presenti gli ingressi optoisolati dove per ognuno va collegato un segnale di 12Vdc.

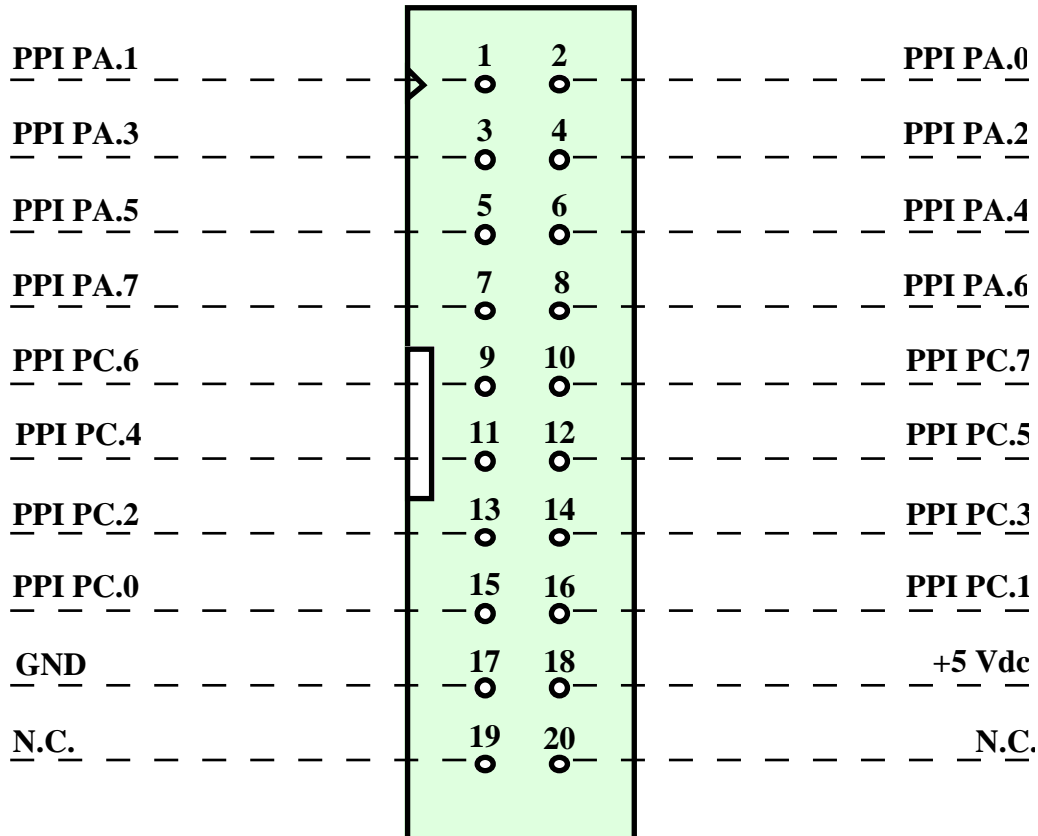
**CN2 - CONNETTORE PER INGRESSI OPTOISOLATI DEL TIMER/COUNTER**

Legenda:

$\underline{+V\ CLKn}$ = I - Ingresso positivo del CLK del canale n.
 $\underline{-V\ CLKn}$ = - Ingresso negativo del CLK del canale n.

CN3 - CONNETTORE PER I/O DEL PPI 82C55 DA PORT A E C

CN3 è un connettore a scatolino verticale con passo 2.54 mm a 20 piedini. Tramite CN3 si effettua la connessione tra l'interfaccia periferica programmabile PPI 82C55 e l'ambiente esterno, utilizzando due dei tre port paralleli ad 8 bit. I segnali presenti su questo connettore coincidono con segnali logici a livello TTL.



CN3 - CONNETTORE PER I/O DEL PPI 82C55 DA PORT A E C

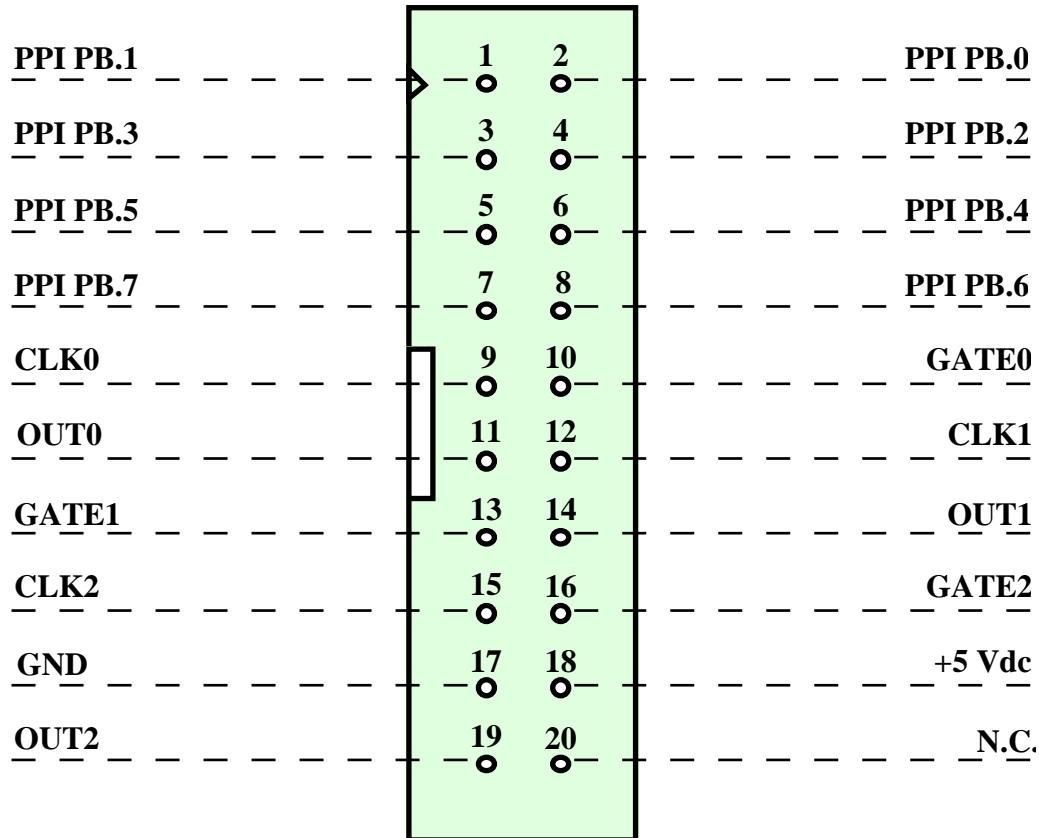
Legenda:

- PPI PA.n = I/O - Linea digitale n del port A del PPI 82C55.
- PPI PC.n = I/O - Linea digitale n del port C del PPI 82C55.
- GND = - Linea di massa.
- +5 Vdc = O - Linea di alimentazione a +5 Vcc.
- N.C. = - Non Collegato.

CN4 - CONNETTORE PER I/O DEL PPI 82C55 DEL PORT B, E TIMER/COUNTER

CN4 è un connettore a scatola verticale con passo 2.54 mm a 20 piedini. Tramite CN4 si effettua la connessione tra l'interfaccia periferica programmabile PPI 82C55 e l'ambiente esterno, utilizzando uno dei tre port paralleli ad 8 bit. I segnali presenti su questo connettore coincidono con segnali logici a livello TTL.

CN4 effettua la connessione tra i 3 contatori programmabili messi a disposizione dal 8254.



CN4- CONNETTORE PER I/O DEL PPI 82C55 DEL PORT B, E TIMER/COUNTER

Legenda:

- PPI PB.n = I/O - Linea digitale n del port B del PPI 82C55.
- CLKn = I - Linea digitale del Counter Clock Input del contatore n.
- OUTn = O - Linea digitale del Counter Output del contatore n.
- GATEn = I - Linea digitale del Counter Gate Input del contatore n.
- GND = - Linea di massa.
- +5 Vdc = O - Linea di alimentazione a +5 Vcc.
- N.C. = - Non Collegato.

JUMPERS

La scheda dispone di due jumpers e sono J1 e J2, di seguito viene descritta la loro funzione:

J1	pos.1-2	Collega l'ingresso CLK 0 alla sezione galvanicamente isolata su CN2
	pos.1-3	Collega l'ingresso CLK 0 al discriminatore di direzione per encoder su CN2
	pos.1-4	Collega l'ingresso CLK 0 al connettore CN4
J2	pos.1-2	Collega l'ingresso CLK 1 al connettore CN4
	pos.1-3	Collega l'ingresso CLK 1 al discriminatore di direzione per encoder su CN2
	pos.1-4	Collega l'ingresso CLK 1 alla sezione galvanicamente isolata su CN2

SEGNALAZIONI VISIVE

La scheda possiede due LED di visualizzazione LD1 e LD2, il primo di colore rosso indica lo stato dell'ingresso del counter 0, mentre l'altro di colore verde indica lo stato del counter 1.

MAPPAGGIO DELLA SCHEDA

La **ETI 324** occupa un indirizzamento in I/O di **8 bytes**, questo può essere allocato a partire da un indirizzo di base diverso a seconda di come viene mappata la scheda. Questa prerogativa consente di poter utilizzare più schede **ETI 324** sullo stesso **ABACO® I/O BUS**, oppure di montare la scheda su di un BUS in cui sono presenti altri moduli periferici ottenendo così una struttura espandibile senza difficoltà e senza alcuna modifica al software già realizzato.

L'indirizzo di mappaggio, che definiamo <indbase> é settabile tramite l'apposita circuiteria di interfaccia al BUS presente sulla scheda stessa; questa circuiteria utilizza il dip-switch **DSW1** da cui preleva lo stesso indirizzo di mappaggio impostato dall'utente. Di seguito viene riportata la corrispondenza dei jumpers e le modalità di gestione dello spazio di indirizzamento.

DSW1.1	->	Indirizzo A3
DSW1.2	->	Indirizzo A4
DSW1.3	->	Indirizzo A5
DSW1.4	->	Indirizzo A6
DSW1.5	->	Indirizzo A7

Tali DIP sono collegati in logica negata, quindi se **ON** generano uno **zero logico**, mentre se **OFF** generano un **uno logico**.

A titolo di esempio viene riportati di seguito un esempio di mappaggio: dovendo mappare la **ETI 324** all'indirizzo di mappaggio 080H, la scheda deve essere configurata come segue:

DSW1.1 -> ON
DSW1.2 -> ON
DSW1.3 -> ON
DSW1.4 -> ON
DSW1.5 -> OFF

Gli 8 registri con cui gestire via software le periferiche di bordo sono invece allocate a partire dall'indirizzo di mappaggio <indbase>, come descritto nella seguente tabella:

REGISTRO	INDIRIZZO	R/W	SIGNIFICATO
PDA	<indbase>+00	R/W	Registro dati PORT A del PPI 8255.
PDB	<indbase>+01	R/W	Registro dati PORT B del PPI 8255.
PDC	<indbase>+02	R/W	Registro dati PORT C del PPI 8255.
CNT	<indbase>+03	R/W	Registro di comando e controllo del PPI 8255.
COUNTER0	<indbase>+04	R/W	Registro del counter 0 del PIT 8254.
COUNTER1	<indbase>+05	R/W	Registro del counter 1 del PIT 8254.
COUNTER2	<indbase>+06	R/W	Registro del counter 2 del PIT 8254.
CONTROLLO	<indbase>+07	R/W	Registro di comando e controllo del PIT 8254.

DESCRIZIONE SOFTWARE DELLE PERIFERICHE DI BORDO

Nel paragrafo precedente sono stati riportati gli indirizzi di allocazione di tutte le periferiche e di seguito viene riportata una descrizione dettagliata della funzione e del significato dei relativi registri (al fine di comprendere le successive informazioni. Qualora la documentazione riportata fosse insufficiente fare riferimento direttamente alla documentazione tecnica della casa costruttrice del componente.

PPI 82C55

Questa periferica è vista in 4 registri: uno di stato (CNT) e tre dei dati (PDA, PDB, PDC) con cui si effettua la programmazione ed il comando della stessa. I registri dati sono utilizzati sia per operazioni di input (acquisizione linee dei port) che per quelle di output (settaggio linee dei port) ed ognuno di tali registri riporta i dati di I/O del corrispondente port. La periferica può operare in tre modi diversi:

MODO 0 = Prevede due port bidirezionali da 8 bit (A,B) e due port bidirezionali da 4 bit (C LOW, C HIGH); gli ingressi non sono latched, mentre le uscite lo sono; nessun segnale di handshaking.

MODO 1 = Prevede due port da 12 bit (A+C LOW, B+C HIGH) dove gli 8 bit dei port A e B costituiscono le linee di I/O, mentre i 4 bit del port C costituiscono le linee di handshaking. Gli ingressi e le uscite sono latched.

MODO 2 = Prevede un port da 13 bit (A+C3-7) dove gli 8 bit del port A costituiscono le linee di I/O, mentre i rimanenti 5 bit del port C costituiscono le linee di controllo. Un port da 11 bit (B+ C0-2) dove gli 8 bit del port B costituiscono le linee di I/O ed i rimanenti 3 bit del port C costituiscono le linee di controllo. Sia gli ingressi che le uscite sono latched.

La programmazione della periferica avviene scrivendo una parola a 8 bit nel registro di controllo CNT, quando:

CNT = SF M1 M2 A CH M3 B CL

dove

SF = Se attivo (1) abilita il comando della periferica

M1 M2 = Selezionano il modo di funzionamento

0 0 = Selezione del modo 0

0 1 = Selezione del modo 1

1 X = Selezione del modo 2

A = Se attivo (1) setta il port A in input e viceversa

CH = Se attivo setta il nibble più significativo del port C in input e viceversa

M3 = Se attivo (1) seleziona modo 1, viceversa seleziona modo 0

B = Se attivo setta il port B in input e viceversa

CL = Se attivo setta il nibble meno significativo del port C in input e viceversa.

Dopo una fase di Reset o di power on il PPI 82C55 viene settato in modo 0 con tutti i port settati in input.

TIMER/COUNTER 8254

Questa periferica è vista in 4 registri, di cui uno di stato e tre dei dati, con cui si effettua la programmazione ed il comando della stessa. I registri dati sono utilizzati sia per operazioni di scrittura (caricamento della combinazione di conteggio nei contatori) che di lettura (della combinazione raggiunta durante il conteggio). Ogni registro dati, riporta la combinazione del corrispondente contatore a cui è associato. La periferica può operare in 5 modi diversi:

MODO 0 = L'uscita è normalmente bassa; dopo una operazione di scrittura nel registro dati del dato n, l'uscita continua a rimanere bassa per n periodi di CLK per poi portarsi alta. L'ingresso GATE può prolungare il periodo in cui l'uscita rimane bassa dopo l'operazione di scrittura.

MODO 1 = L'uscita è normalmente alta; dopo una operazione di scrittura nel registro dati del dato n, al primo impulso di GATE l'uscita si porta bassa per n periodi di CLK, dopodiché si riporta alta. Successivi impulsi di GATE azzerano il conteggio del numero di periodi di CLK trascorsi.

MODO 2 = L'uscita è normalmente alta; dopo una operazione di scrittura nel registro dati del valore n, l'uscita si porta periodicamente bassa per un periodo di CLK. Da notare che il periodo che intercorre tra due abbassamenti dell'uscita coincide con n periodi di CLK. L'ingresso GATE può prolungare il periodo che intercorre tra due successivi abbassamenti dell'uscita.

MODO 3 = L'uscita è normalmente alta; dopo una operazione di scrittura nel registro dati del valore n, l'uscita si porta bassa per n/2 periodi di CLK per poi riportarsi alta per i rimanenti n/2 periodi e continuare con questa sequenza. Nel caso n sia dispari la durata del periodo in cui l'uscita è alta sarà maggiore di quella in cui l'uscita è bassa, di un periodo di CLK. L'ingresso GATE può prolungare entrambi i periodi.

MODO 4 = L'uscita è normalmente alta; effettuata una operazione di scrittura nel registro dati del valore n, l'uscita continua ad essere alta per n periodi di CLK, dopodiché si porta bassa per un solo periodo di CLK. L'ingresso GATE può prolungare il periodo in cui l'uscita è alta dopo l'operazione di scrittura.

MODO 5 = L'uscita è normalmente alta; dopo una operazione di scrittura nel registro dati del valore n, al primo impulso di GATE l'uscita rimane ancora alta per n periodi di CLK, dopodiché si porta bassa per un solo periodo di CLK. Successivi impulsi di GATE azzerano il conteggio del numero di periodi di CLK trascorsi.

La programmazione della periferica avviene scrivendo una parola di 8 bit nel registro di stato e controllo, dove:

CONTROLLO = S1 S0 R1 R0 M2 M1 M0 BCD

S1 S0

0 0	Selezione del contatore interno 0
0 1	Selezione del contatore interno 1
1 0	Selezione del contatore interno 2

R1 R0

0 0	Operazioni di R/W sui contatori latched
0 1	Operazioni di R/W solo sul M.S.Byte
1 0	Operazioni di R/W solo sul L.S.Byte
1 1	Operazioni di R/W prima sul L.S.Byte, poi sul M.S.Byte

Questi comandi sono necessari in quanto i tre contatori sono a 16 bit, mentre i rispettivi registri dati sono a 8 bit.

M2 M1 M0

0 0 0	Selezione del Modo 0
0 0 1	Selezione del Modo 1
X 1 0	Selezione del Modo 2
X 1 1	Selezione del Modo 3
1 0 0	Selezione del Modo 4
1 0 1	Selezione del Modo 5

BCD

Se attivo (1) i contatori contano in BCD a 4 cifre, viceversa contano in binario puro.