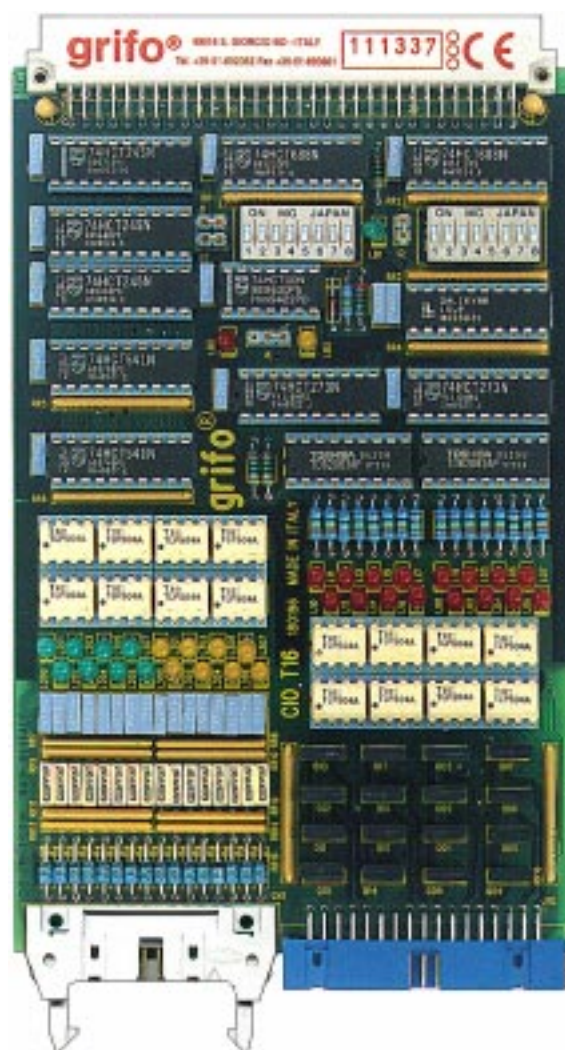


# CI/O T16

Coupled Input Output NPN Transistors

## MANUALE TECNICO



**grifo**<sup>®</sup>

ITALIAN TECHNOLOGY

Via dell' Artigiano, 8/6  
40016 San Giorgio di Piano  
(Bologna) ITALY

E-mail: [grifo@grifo.it](mailto:grifo@grifo.it)

<http://www.grifo.it>

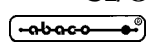
<http://www.grifo.com>

Tel. +39 051 892.052 (r.a.) FAX: +39 051 893.661



CI/O T16

Edizione 3.00 Rel. 11 Luglio 2000

, GPC<sup>®</sup>, grifo<sup>®</sup>, sono marchi registrati della ditta grifo<sup>®</sup>



# CI/O T16

Coupled Input Output NPN Transistors

## MANUALE TECNICO

Formato singola Europa 100x160 mm; interfaccia al BUS Industriale **ABACO**<sup>®</sup>; 16 linee di uscita digitali optoisolate con Darlington NPN open-collector, da 4A, 45Vdc, senza radiatore; 16 LEDs di segnalazione dello stato dei transistors; circuiteria anti attivazione delle uscite durante la fase di accensione; 16 linee di ingresso digitali optoisolate NPN con filtro  $\pi$  su tutti gli ingressi; 16 LEDs di segnalazione dello stato logico di ciascun ingresso optoisolato; selezione del mappaggio nello spazio di I/O tramite due dip-switches di bordo; spazio di indirizzamento occupato pari a soli 2 bytes contigui; gestione di un BUS dati ed indirizzi ad 8 o 16 bits, selezionabili tramite jumpers; 3 LEDs di visualizzazione configurazione dell'interfaccia al BUS; possibilità di collegare o scollegare il segnale di /RESET proveniente dal BUS; connettore standard di ingresso da 20 vie; connettore standard di uscita da 34 vie; interfacciamento diretto ai moduli da campo tipo **FBC 34**, **FBC L34**, ecc.; unica tensione di alimentazione della logica della scheda a +5Vdc; tensione di alimentazione degli optoisolatori d'ingresso di 12÷24Vdc

**grifo**<sup>®</sup>

ITALIAN TECHNOLOGY

Via dell' Artigiano, 8/6  
40016 San Giorgio di Piano  
(Bologna) ITALY

E-mail: [grifo@grifo.it](mailto:grifo@grifo.it)

<http://www.grifo.it>

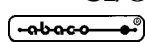
<http://www.grifo.com>

Tel. +39 051 892.052 (r.a.) FAX: +39 051 893.661



CI/O T16

Edizione 3.00 Rel. 11 Luglio 2000

, GPC<sup>®</sup>, grifo<sup>®</sup>, sono marchi registrati della ditta grifo<sup>®</sup>

## Vincoli sulla documentazione grifo® Tutti i Diritti Riservati

Nessuna parte del presente manuale può essere riprodotta, trasmessa, trascritta, memorizzata in un archivio o tradotta in altre lingue, con qualunque forma o mezzo, sia esso elettronico, meccanico, magnetico ottico, chimico, manuale, senza il permesso scritto della **grifo®**.

### IMPORTANTE

Tutte le informazioni contenute nel presente manuale sono state accuratamente verificate, ciononostante **grifo®** non si assume nessuna responsabilità per danni, diretti o indiretti, a cose e/o persone derivanti da errori, omissioni o dall'uso del presente manuale, del software o dell' hardware ad esso associato.

**grifo®** altresì si riserva il diritto di modificare il contenuto e la veste di questo manuale senza alcun preavviso, con l' intento di offrire un prodotto sempre migliore, senza che questo rappresenti un obbligo per **grifo®**.

Per le informazioni specifiche dei componenti utilizzati sui nostri prodotti, l'utente deve fare riferimento agli specifici Data Book delle case costruttrici o delle seconde sorgenti.

### LEGENDA SIMBOLI

Nel presente manuale possono comparire i seguenti simboli:

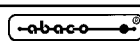


Attenzione: Pericolo generico



Attenzione: Pericolo di alta tensione

### Marchi Registrati

 , GPC®, **grifo®** : sono marchi registrati della **grifo®**.

Altre marche o nomi di prodotti sono marchi registrati dei rispettivi proprietari.

# INDICE GENERALE

|  |     |
|--|-----|
| INTRODUZIONE .....   | 1   |
| VERSIONE SCHEDA .....  | 1   |
| DESCRIZIONE GENERALE .....                                   | 2   |
| SEZIONE DI INTERFACCIA ED INDIRIZZAMENTO .....               | 4   |
| LOGICA DI CONTROLLO .....                                    | 4   |
| SEZIONE DI OUTPUT .....                                      | 4   |
| SEZIONE DI INPUT .....                                       | 4   |
| SPECIFICHE TECNICHE .....                                    | 6   |
| CARATTERISTICHE GENERALI .....                               | 6   |
| CARATTERISTICHE ELETTRICHE .....                             | 6   |
| CARATTERISTICHE FISICHE .....                                | 7   |
| INSTALLAZIONE .....  | 8   |
| CONNESSIONI CON IL MONDO ESTERNO .....                       | 8   |
| CN1 - CONNETTORE PER INGRESSI OPTOISOLATI .....              | 8   |
| CN2 - CONNETTORE PER USCITE A TRANSISTOR .....               | 10  |
| K1 - CONNETTORE PER ABACO® BUS .....                         | 12  |
| SEGNALAZIONI VISIVE .....                                    | 14  |
| TENSIONI DI ALIMENTAZIONE .....                              | 14  |
| JUMPERS .....  | 16  |
| JUMPERS A 2 VIE .....  | 16  |
| JUMPERS A 3 VIE .....  | 17  |
| CONFIGURAZIONE DELLA CIRCUITERIA DI RESET .....              | 18  |
| INTERFACCIAMENTO DEGLI I/O CON IL CAMPO .....                | 18  |
| DESCRIZIONE HARDWARE .....                                   | 19  |
| MAPPAGGIO DELLA SCHEDA .....                                 | 19  |
| INDIRIZZAMENTO REGISTRI INTERNI .....                        | 22  |
| INDIRIZZAMENTO REGISTRI INTERNI CON BUS DATI AD 8 BITS ..... | 22  |
| INDIRIZZAMENTO REGISTRI INTERNI CON BUS DATI A 16 BITS ..... | 22  |
| DESCRIZIONE SOFTWARE .....                                   | 23  |
| USCITE A TRANSISTOR .....                                    | 23  |
| INGRESSI OPTOISOLATI .....                                   | 24  |
| SCHEDE ESTERNE .....   | 25  |
| BIBLIOGRAFIA .....   | 30  |
| APPENDICE A: INDICE ANALITICO .....                          | A-1 |

# INDICE DELLE FIGURE

|  |    |
|--|----|
| FIGURA 1: SCHEMA A BLOCCHI .....   | 3  |
| FIGURA 2: PIANTA COMPONENTI .....  | 5  |
| FIGURA 3: CN1 - CONNETTORE PER INGRESSI OPTOISOLATI .....                      | 8  |
| FIGURA 4: SCHEMA A BLOCCHI DEGLI INGRESSI OPTOISOLATI .....                    | 9  |
| FIGURA 5: CN2 - CONNETTORE PER USCITE A TRANSISTOR .....                       | 10 |
| FIGURA 6: SCHEMA A BLOCCHI DELLE USCITE A TRANSISTOR .....                     | 11 |
| FIGURA 7: K1 - CONNETTORE PER ABACO® BUS .....                                 | 12 |
| FIGURA 8: TABELLA DELLE SEGNALAZIONI VISIVE .....                              | 14 |
| FIGURA 9: DISPOSIZIONE CONNETTORI, DIP SWITCHES, LEDs E JUMPERS .....          | 15 |
| FIGURA 10: TABELLA RIASSUNTIVA DEI JUMPERS .....                               | 16 |
| FIGURA 11: TABELLA DEI JUMPERS A 2 VIE .....                                   | 16 |
| FIGURA 12: FOTO .....  | 17 |
| FIGURA 13: TABELLA DEI JUMPERS A 3 VIE .....                                   | 18 |
| FIGURA 14: TABELLA INDIRIZZI DEI REGISTRI INTERNI CON BUS DATI AD 8 BITS ..... | 22 |
| FIGURA 15: TABELLA INDIRIZZI DEI REGISTRI INTERNI CON BUS DATI A 16 BITS ..... | 22 |
| FIGURA 16: SCHEMA DELLE POSSIBILI CONNESSIONI .....                            | 27 |

## INTRODUZIONE

L'uso di questi dispositivi é rivolto - **IN VIA ESCLUSIVA** - a personale specializzato.

Scopo di questo manuale é la trasmissione delle informazioni necessarie all'uso competente e sicuro dei prodotti. Esse sono il frutto di un'elaborazione continua e sistematica di dati e prove tecniche registrate e validate dal Costruttore, in attuazione alle procedure interne di sicurezza e qualità dell'informazione.

I dati di seguito riportati sono destinati - **IN VIA ESCLUSIVA** - ad un utenza specializzata, in grado di interagire con i prodotti in condizioni di sicurezza per le persone, per la macchina e per l'ambiente, interpretando un'elementare diagnostica dei guasti e delle condizioni di funzionamento anomale e compiendo semplici operazioni di verifica funzionale, nel pieno rispetto delle norme di sicurezza e salute vigenti.

Le informazioni riguardanti installazione, montaggio, smontaggio, manutenzione, aggiustaggio, riparazione ed installazione di eventuali accessori, dispositivi ed attrezzature, sono destinate - e quindi eseguibili - sempre ed in via esclusiva da personale specializzato avvertito ed istruito, o direttamente dall'**ASSISTENZA TECNICA AUTORIZZATA**, nel pieno rispetto delle raccomandazioni trasmesse dal costruttore e delle norme di sicurezza e salute vigenti.

Particolare attenzione deve essere prestata dall'utenza nella fase di installazione ed eventuale manutenzione dei moduli, in particolare per quanto riguarda gli accorgimenti relativi alla presenza di una eventuale tensione di rete.

I dispositivi non possono essere utilizzati all'aperto. Si deve sempre provvedere ad inserire i moduli all'interno di un contenitore a norme di sicurezza che rispetti le vigenti normative. La protezione di questo contenitore non si deve limitare ai soli agenti atmosferici, bensì anche a quelli meccanici, elettrici, magnetici, ecc.

Per un corretto rapporto coi prodotti, é necessario garantire leggibilità e conservazione del manuale, anche per futuri riferimenti. In caso di deterioramento o più semplicemente per ragioni di approfondimento tecnico ed operativo, consultare direttamente l'Assistenza Tecnica autorizzata.

Al fine di non incontrare problemi nell'uso di tali dispositivi, é conveniente che l'utente - **PRIMA DI COMINCIARE AD OPERARE** - legga con attenzione tutte le informazioni contenute in questo manuale. In una seconda fase, per rintracciare più facilmente le informazioni necessarie, si può fare riferimento all'indice generale e all'indice analitico, posti rispettivamente all'inizio ed alla fine del manuale.

## VERSIONE SCHEDA

Il presente manuale è riferito alla scheda **CI/O T16** versione **290398** e successive. La validità delle informazioni riportate é quindi subordinata al numero di versione della scheda in uso e l'utente deve quindi sempre verificare la giusta corrispondenza tra le due indicazioni. Sulla scheda il numero di versione é riportato in più punti sia a livello di serigrafia che di stampato (ad esempio in al centro fra gli optoisolatori nel lato componenti).

## DESCRIZIONE GENERALE

La **CI/O T16** (**Coupled Input Output 16 Transistors e 16 ingressi NPN**) é un potente modulo di I/O digitale che concentra su di una sola scheda quanto solitamente viene offerto in due. Questa estrema compattezza, che contraddistingue le schede della **grifo®**, consente di ottimizzare gli spazi ed i costi delle applicazioni finali. La scheda occupa solo due Bytes nel campo di indirizzamento, discriminando con delle operazioni di Lettura o di Scrittura le due distinte sezioni. Non é richiesta nessuna operazione di inizializzazione software per utilizzare la scheda. All'atto del **Power-On** o dopo un **Reset** (se non disattivato tramite un jumper) la **CI/O T16**, tramite un'apposita circuiteria, disattiva le uscite garantendo l'assenza di ogni tipo di incertezza sullo stato iniziale.

I transistors di uscita, del tipo Darlington NPN in open collector, sono provvisti di LED di segnalazione per avere un'indicazione visiva sullo stato attivo o disattivo.

Le sedici linee, galvanicamente isolate e di tipo NPN, sono provviste di un filtro a  $\pi$  e di un LED di segnalazione dello stato per ogni singola linea di ingresso. Questa soluzione consente un'alta immunità ai disturbi ed un immediato controllo visivo dello stato degli ingressi.

Il collegamento con il mondo esterno é effettuato tramite due comodi connettori standardizzati di I/O posti sulla parte anteriore della scheda. Un connettore é specializzato per gli ingressi ed il secondo per le uscite. Questa separazione consente di aumentare la sicurezza di funzionamento della scheda. Per facilitare il lavoro di collegamento dei vari segnali con il campo, sono disponibili una serie di moduli BLOCK della serie FBC che consentono di dipanare i collegamenti provenienti dai due Flat-Cable portandoli su delle comode morsettiere a rapida estrazione. Le più indicate sono la **FBC 34, FBC 20, FBC 120, FBC L34 e FBC L20**. Le ultime due FBC, la **L34** e la **L20**, consentono di visualizzare lo stato degli ingressi optoisolati, tramite una serie di LEDs, facilitando il lavoro di controllo di una corretta cablatura anche quando le schede sono inserite nei Rack.

Una caratteristica importante della **CI/O T16** é quella di poter operare sia su BUS ad 8 o 16 Bits di dati ed 8 o 16 Bits di indirizzi. La selezione della modalità operativa in Byte o Word e del range di indirizzamento é effettuata da comodi jumpers ed é inoltre visualizzata da appositi LEDs.

- Formato Singola Europa 100x160 mm
- Interfaccia al **BUS Industriale ABACO®**
- **16** linee di uscita digitali optoisolate con **Darlington NPN** open-collector, da **4A, 45Vdc**, senza radiatore
- **16** LEDs di segnalazione dello stato dei transistors
- Circuiteria anti attivazione delle uscite durante la fase di accensione
- **16** linee di ingresso **Digitali Optoisolate NPN** con **Filtro  $\pi$**  su tutti gli ingressi
- **16** LEDs di segnalazione dello stato logico di ciascun ingresso optoisolato
- Selezione del mappagio nello spazio di I/O tramite **due dip-switches** di bordo
- Spazio di indirizzamento occupato pari a soli 2 bytes contigui
- Gestione di un BUS dati ed indirizzi ad **8 o 16** Bits, selezionabili tramite jumpers
- **3 LEDs** di visualizzazione configurazione dell'interfaccia al BUS
- Possibilità di collegare o scollegare il segnale di /RESET proveniente dal BUS
- Connettore standard di ingresso da **20 vie**
- Connettore standard di uscita da **34 vie**
- Interfacciamento diretto ai moduli da campo tipo **FBC 34, FBC L34**, ecc.
- Unica tensione di alimentazione della logica della scheda a **+5Vdc**
- Tensione di alimentazione degli optoisolatori d'ingresso di **12÷24Vdc**



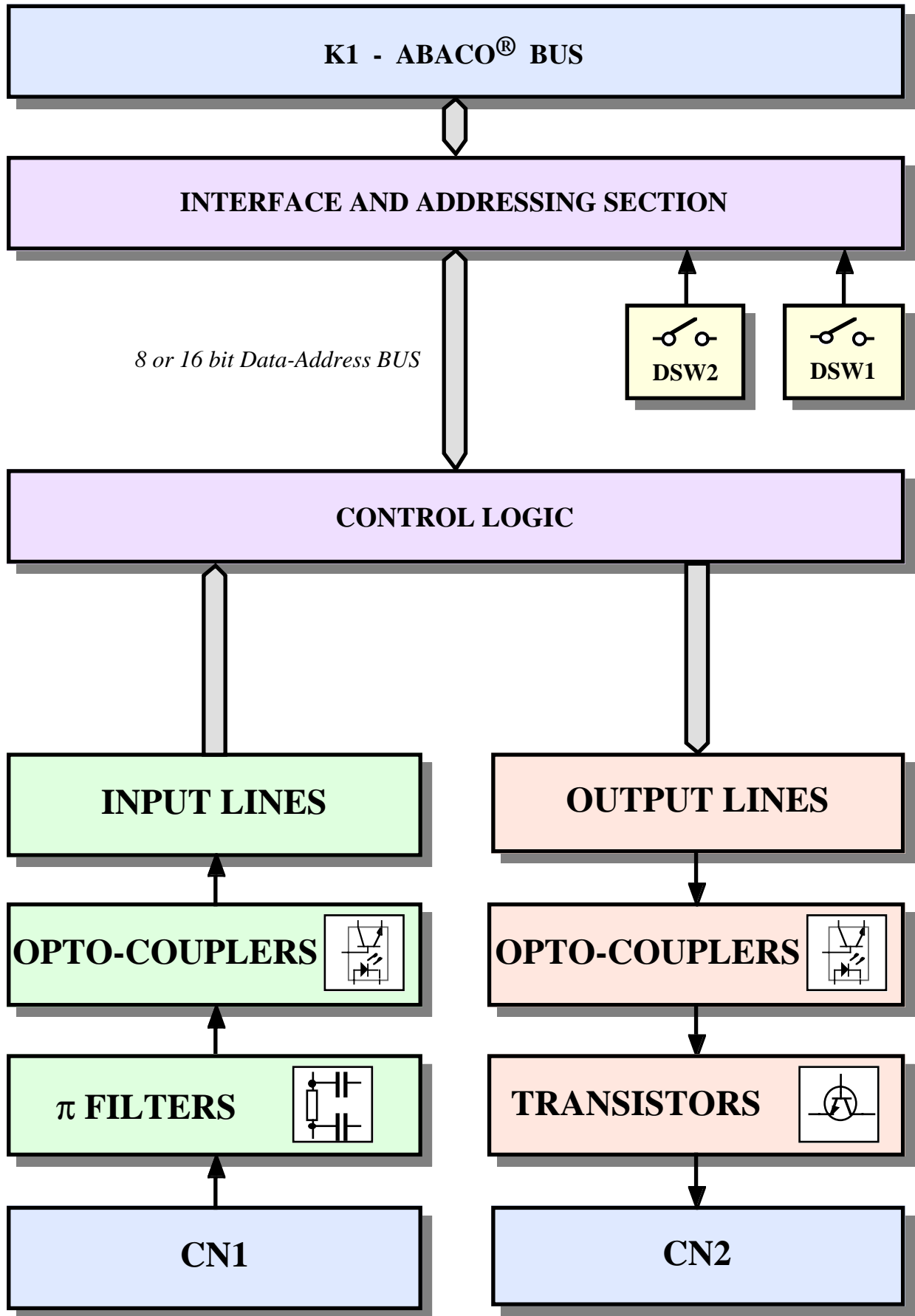


FIGURA 1: SCHEMA A BLOCCHI

Viene di seguito riportata una descrizione dei blocchi funzionali della scheda **CI/O T16**, con indicate le operazioni effettuate da ciascuno di essi. Per una più facile individuazione di tali blocchi e per una verifica delle loro connessioni, fare riferimento alle figura 1.

## **SEZIONE DI INTERFACCIA ED INDIRIZZAMENTO**

Questa sezione gestisce il colloquio tra la logica di controllo e la scheda di comando, tramite l'**ABACO® BUS**. In particolare tutti i vari dati scritti o letti, passano attraverso questa sezione che, inoltre, provvede a gestire il mappaggio della scheda in I/O, tramite l'opportuno settaggio dei dip-switches denominati **DSW1** e **DSW2**. Da notare che questa sezione può essere configurata per indirizzare la **CI/O T16** in uno spazio fisico di 256 o 64 Kbytes.

L'interfacciamento al BUS industriale **ABACO®** supporta sia la gestione con dati ad 8 bits che quella con dati a 16 bits.

Per ulteriori informazioni si vedano i capitoli dedicati alle descrizioni hardware e software.

## **LOGICA DI CONTROLLO**

Questa sezione provvede a generare tutti i vari chip-select necessari per accedere alle periferiche di bordo della scheda. Tramite questa sezione il programmatore può interagire con tutte le sezioni della scheda, verificandone il loro stato, leggendo delle combinazioni digitali, settando delle linee di output, ecc.

Il tutto tramite una semplice gestione software basata sull'**ABACO® BUS**, a cui la logica di controllo si collega tramite la sezione di interfaccia ed indirizzamento. Per ulteriori informazioni si veda il capitolo dedicato alla descrizione software della scheda.

## **SEZIONE DI OUTPUT**

Questa sezione è basata su 16 linee di uscita pilotate tramite latch. Tali componenti vengono gestiti da appositi registri di scrittura, secondo le indicazioni dei capitoli dedicati alla descrizione hardware e software della scheda. Ogni linea di output, galvanicamente isolata e visualizzata tramite un apposito LED, va a comandare un transistor Darlington NPN da 4A (non continuativi), 45 Vdc, collegato in open collector.

La tensione di alimentazione della sezione di output è la stessa di +5 Vdc che alimenta anche la logica di bordo; questa soluzione consente di avere un'unica tensione stabilizzata per alimentare tutto il sistema.

## **SEZIONE DI INPUT**

Questa sezione è basata su 16 linee di ingresso, acquisite tramite dei buffer di Input. Tali componenti sono gestiti tramite degli appositi registri di lettura, secondo le indicazioni dei capitoli dedicati alle descrizioni hardware e software della scheda. Ogni linea di input è galvanicamente isolata, di tipo NPN e viene visualizzata tramite un apposito LED. Gli optoisolatori di tale sezione vengono alimentati da una tensione compresa tra +12 Vdc e +24 Vdc, che deve essere fornita tramite un apposito connettore. Tutte le linee sono dotate di filtro a  $\pi$ , che garantisce un'elevata immunità ai disturbi provenienti dal campo.

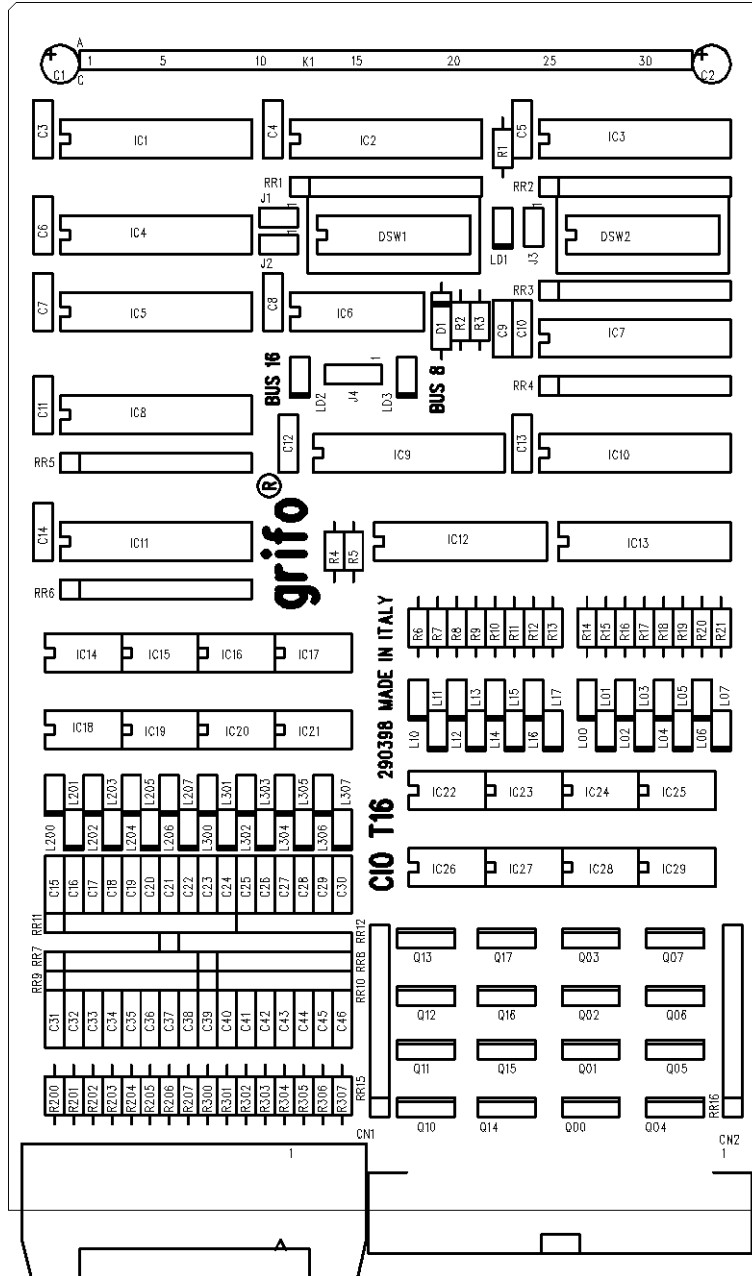


FIGURA 2: PIANTA COMPONENTI

## SPECIFICHE TECNICHE

### CARATTERISTICHE GENERALI

|                                     |  |
|-------------------------------------|--|
| <b>Risorse di bordo:</b>            | 16 Input optoisolati NPN<br>16 Output a transistor Darlington NPN in O.C.<br>2 Dip-switches a 8 vie per settaggio indirizzo in I/O |
| <b>Tipo di BUS:</b>                 | Industriale <b>ABACO</b> ®<br>Gestibile con dati ad 8 o 16 bits.   |
| <b>N.ro byte di indirizzamento:</b> | Selezionabile tra 256 bytes e 64 Kbytes  |
| <b>N.ro byte / word occupati:</b>   | 2 / 1  |

### CARATTERISTICHE ELETTRICHE

|  |  |
|--|--|
| <b>Tensioni di alimentazione:</b>              | +5 Vdc (logica e transistors)<br>+12÷24 Vdc (Vopto: ingressi optoisolati)                            |
| <b>Correnti assorbite:</b>                     | 420 mA (+5 Vdc)<br>192 mA (con Vopto = +24 Vdc)  |
| <b>Corrente massima sul transistor:</b>        | 4 A non continuativi (*)<br>600 mA continuativi, con un carico (*)<br>resistivo alimentato a +24 Vdc |
| <b>Tensione massima sul transistor:</b>        | 45 Vdc (*)   |
| <b>Potenza massima sul transistor:</b>         | 1,25 W (*)   |
| <b>Filtro antidisturbo sugli ingressi NPN:</b> | Del tipo a $\pi$   |
| <b>Corrente minima per ingressi NPN:</b>       | 1,6 mA   |

(\*) I valori sono riferiti ad una temperatura di lavoro di 20 °C

**CARATTERISTICHE FISICHE**

|                              |   |
|------------------------------|---|
| <b>Dimensioni:</b>           | Formato standard EUROPA da 100x160 mm   |
| <b>Peso:</b>                 | 170 g   |
| <b>Connettori:</b>           | K1: DIN 4161264 vie M 90 gradi A+C corpo C<br>CN1: Scatolino 20 vie M 90 gradi con estrattore<br>CN2: Scatolino 34 vie M 90 gradi |
| <b>Range di temperatura:</b> | da 0 a 70 gradi centigradi  |
| <b>Umidità relativa:</b>     | 20% fino a 90% (senza condensa)   |

## INSTALLAZIONE

Di seguito saranno illustrate tutte le operazioni da effettuare per il corretto utilizzo della scheda. A questo scopo viene riportata l'ubicazione e la funzione dei connettori, dei jumpers e dei LEDs presenti sulla **CI/O T16**.

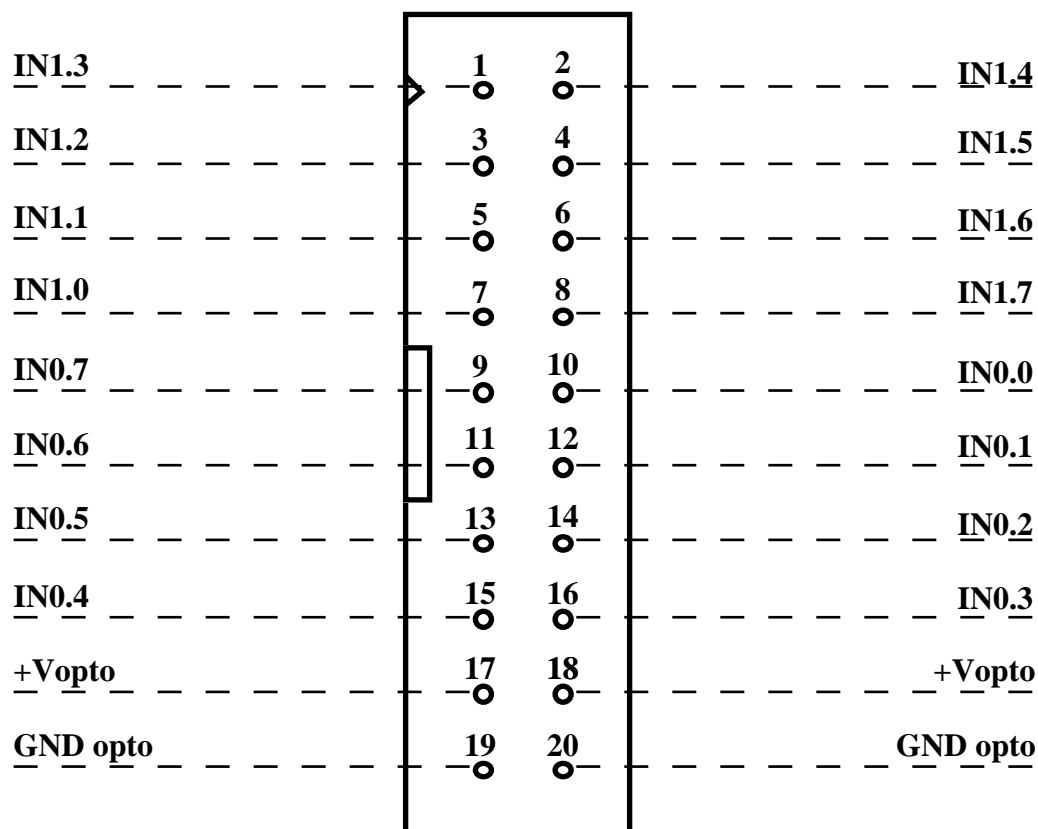
### CONNESSIONI CON IL MONDO ESTERNO

La **CI/O T16** é provvista di 3 connettori con cui vengono effettuate tutte le connessioni con il campo e con le altre schede del sistema di controllo da realizzare. Di seguito viene riportato il loro pin out ed il significato dei segnali collegati; per una facile individuazione di tali connettori, si faccia riferimento alla figura 9, mentre per ulteriori informazioni a riguardo del tipo di connessione, fare riferimento alle figure successive, che illustrano il tipo di collegamento effettuato a bordo scheda.

#### **CN1 - CONNETTORE PER INGRESSI OPTOISOLATI**

Il connettore per il collegamento agli ingressi optoisolati NPN, denominato CN1 sulla scheda, é del tipo a scatolino con passo 2.54 mm, a 90 gradi, a 20 piedini.

Sul connettore sono presenti i 16 ingressi della **CI/O T16** ed anche le linee per fornire alimentazione agli optoisolatori di bordo.



**FIGURA 3: CN1 - CONNETTORE PER INGRESSI OPTOISOLATI**

Legenda:

|                 |   |  |
|-----------------|---|--|
| <b>IN0.n</b>    | = | I - Ingresso optoisolato NPN n della sezione IN0.  |
| <b>IN1.n</b>    | = | I - Ingresso optoisolato NPN n della sezione IN1.  |
| <b>+V opto</b>  | = | I - Tensione di alimentazione di +12÷24 Vdc, per gli optoisolatori delle sezioni IN0 ed IN1. |
| <b>GND opto</b> | = | - Comune di alimentazione degli optoisolatori delle sezioni IN0 ed IN1.                      |

Le linee di input disponibili sulla **CI/O T16**, sono del tipo optoisolato NPN e dotate di filtro anti-disturbo a  $\pi$ , in modo da garantire un'elevata protezione dell'elettronica interna, rispetto ai possibili disturbi provenienti dall'esterno. Ogni linea comprende un diodo LED con funzione di feedback visivo (il LED si accenderà tutte le volte in cui l'ingresso risulterà collegato alla GND opto); gli ingressi supporteranno, quindi, contatti normalmente aperti. In particolare tali linee sono adatte a driver del tipo NPN. Nel caso si debbano collegare a driver del tipo PNP si deve interporre un modulo della serie Block tipo **PBI 01**.

La circuiteria della sezione di input, composta da 16 linee, é rappresentata nel seguente schema. Per quanto riguarda la tensione di alimentazione degli optoisolatori, questa deve essere compresa nel range di +12÷24 Vdc e deve essere fornita tramite gli appositi pin di CN1.

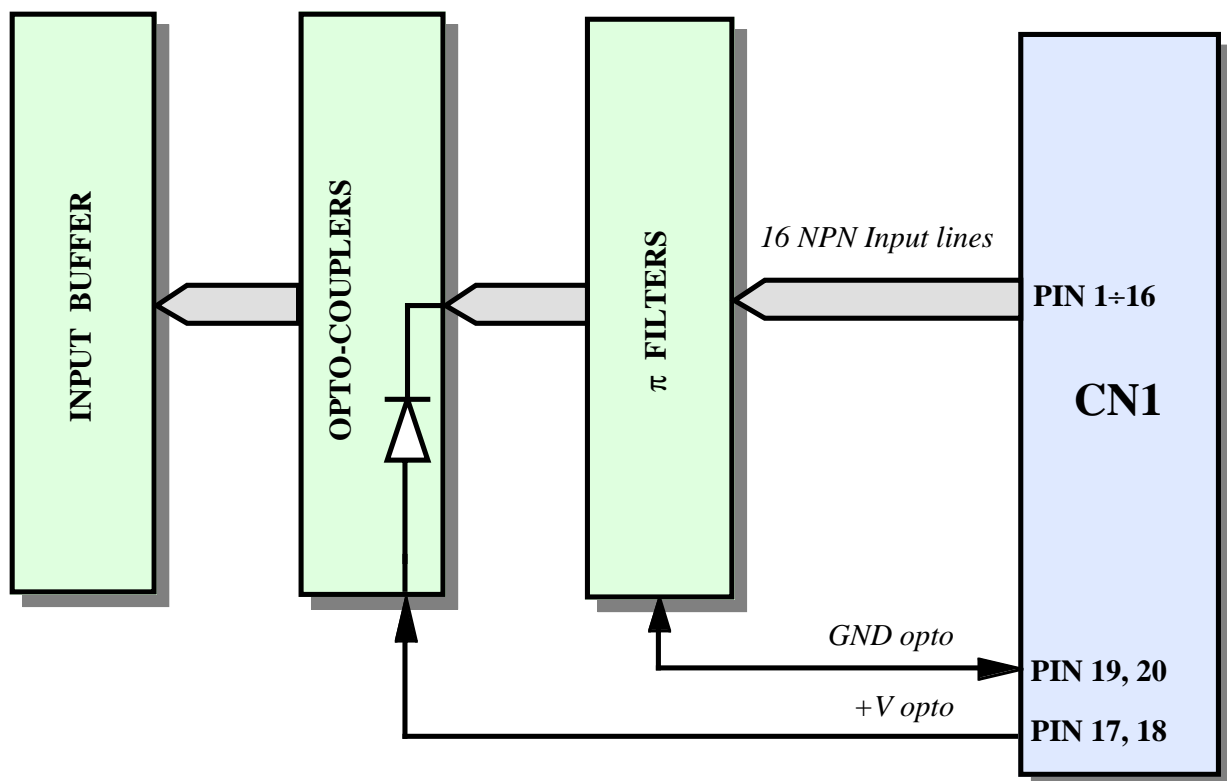


FIGURA 4: SCHEMA A BLOCCHI DEGLI INGRESSI OPTOISOLATI

## CN2 - CONNETTORE PER USCITE A TRANSISTOR

Il connettore per il collegamento alle uscite a transistor NPN, denominato CN2 sulla scheda, é del tipo a scatolino con passo 2.54 mm, a 90 gradi, a 34 piedini.

Sul connettore sono presenti i segnali in open collector di ogni uscita e due comuni (emitter) relativi ai transistors delle sezioni OUT0 ed OUT1. In fase di collegamento si deve ricordare che il carico massimo sopportato da ogni linea è di 4 A non continuativi, con una tensione massima di +45 Vdc.

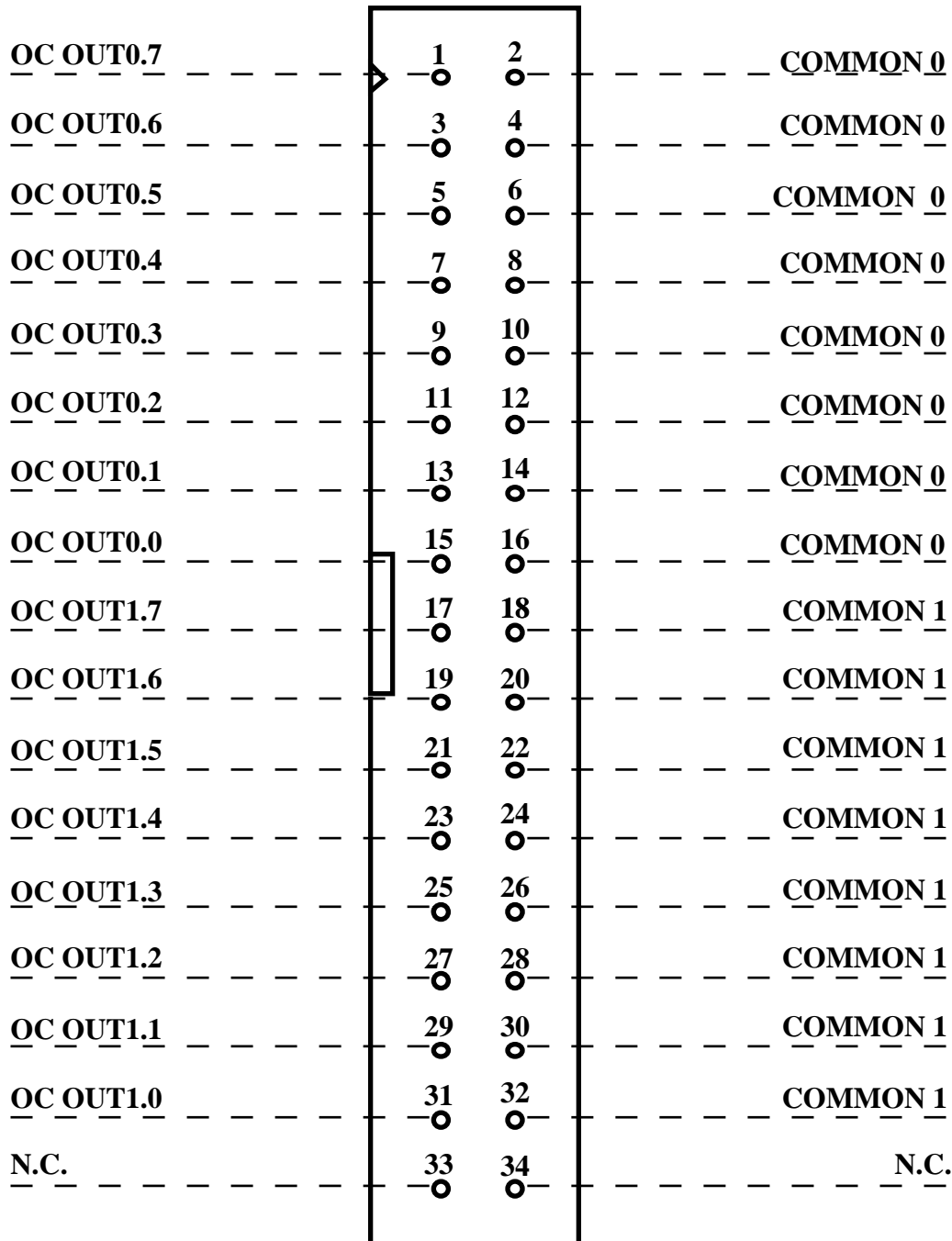


FIGURA 5: CN2 - CONNETTORE PER USCITE A TRANSISTOR



Legenda:

|                  |     |   |
|------------------|-----|---|
| <b>OC OUT0.n</b> | = O | - Segnale in open collector dell'uscita n della sezione OUT0. |
| <b>COMMON 0</b>  | =   | - Emitter comune degli 8 transistors della sezione OUT0.      |
| <b>OC OUT1.n</b> | = O | - Segnale in open collector dell'uscita n della sezione OUT1. |
| <b>COMMON 1</b>  | =   | - Emitter comune degli 8 transistors della sezione OUT1.      |
| <b>N.C.</b>      | =   | - Non collegato.  |

Le linee di output a transistor, disponibili sulla **CI/O T16**, comprendono un diodo LED con funzione di feed-back visivo (il LED si accenderà tutte le volte in cui il transistor risulterà in conduzione); esse inoltre sono optoisolate, in modo da garantire una netta separazione galvanica tra l'elettronica interna ed il mondo esterno.

Lo stadio finale di tali uscite é caratterizzato da un transistor Darlington **NPN** in Open Collector, in grado di sopportare una corrente massima di **4A non continuativi**, con una tensione che può arrivare fino a **+45 Vdc**.

Da notare che tale componente, essendo privo di radiatore, é in grado di pilotare in maniera continuativa, un carico resistivo che, alimentato a **24 Vdc**, assorbe una corrente massima di **600 mA**, questo a condizione che la temperatura di lavoro rimanga a 20 gradi centigradi.

La circuiteria di una sezione di output a transistor, composta da 16 linee, é rappresentata nel seguente schema.

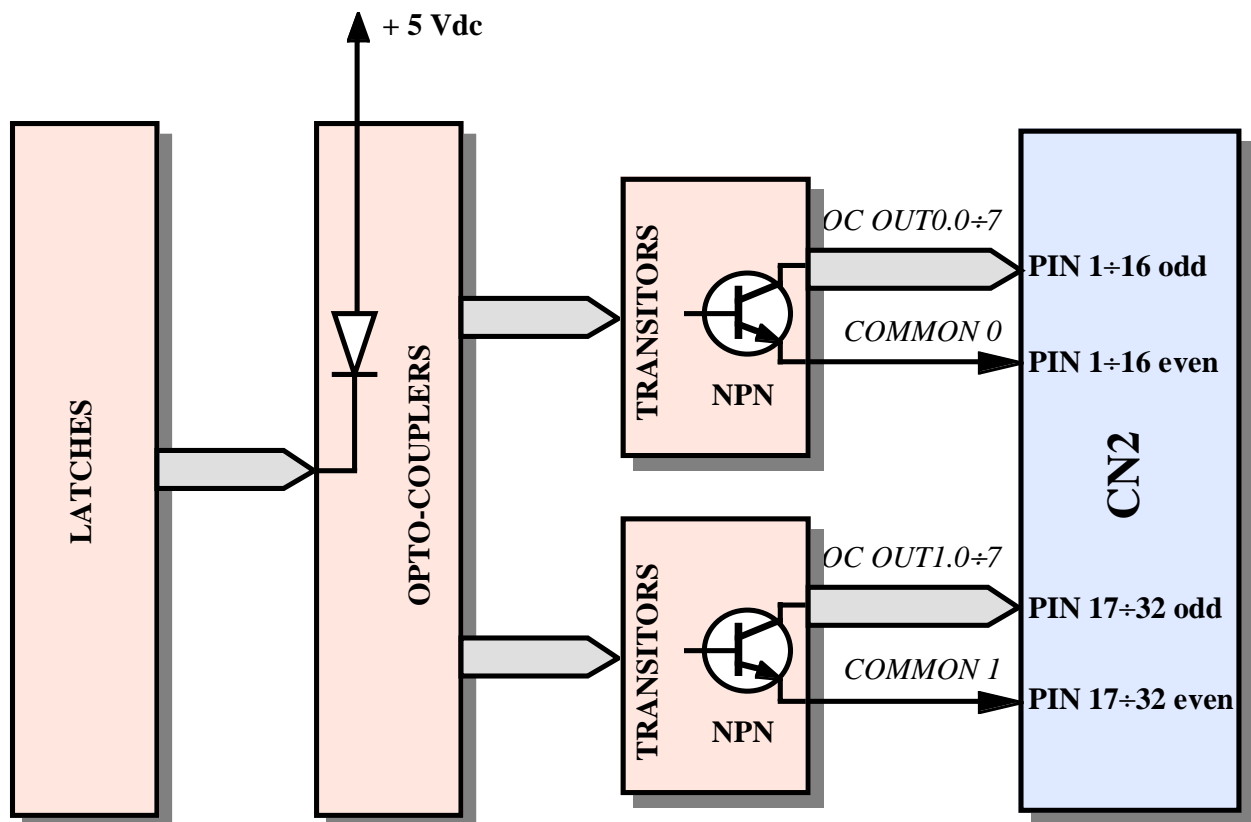


FIGURA 6: SCHEMA A BLOCCHI DELLE USCITE A TRANSISTOR

## K1 - CONNETTORE PER ABACO® BUS

Il connettore per il collegamento al **BUS industriale ABACO®**, denominato K1 sulla scheda, é del tipo DIN 41612, maschio a 90 gradi, corpo C, A+C.

Di seguito é riportato i pin-out del connettore presente sulla **CI/O T16**, ed anche quelli agli standard dell'**ABACO® BUS** a 8 e 16 bit.

Si ricorda che tutti i segnali presenti, escluse le tensioni di alimentazione, sono del tipo TTL.

| <b>A</b><br><b>BUS a 16 bit</b> | <b>A</b><br><b>BUS a 8 bit</b> | <b>A</b><br><b>CI/O T16</b> | <b>PIN</b> | <b>C</b><br><b>CI/O T16</b> | <b>C</b><br><b>BUS a 8 bit</b> | <b>C</b><br><b>BUS a 16 bit</b> |
|---------------------------------|--------------------------------|-----------------------------|------------|-----------------------------|--------------------------------|---------------------------------|
| GND                             | GND                            | GND                         | 1          | GND                         | GND                            | GND                             |
| +5 Vdc                          | +5 Vdc                         | +5 Vdc                      | 2          | +5 Vdc                      | +5 Vdc                         | +5 Vdc                          |
| D0                              | D0                             | D0                          | 3          | D8                          |                                | D8                              |
| D1                              | D1                             | D1                          | 4          | D9                          |                                | D9                              |
| D2                              | D2                             | D2                          | 5          | D10                         |                                | D10                             |
| D3                              | D3                             | D3                          | 6          | N.C.                        | /INT                           | /INT                            |
| D4                              | D4                             | D4                          | 7          | N.C.                        | /NMI                           | /NMI                            |
| D5                              | D5                             | D5                          | 8          | D11                         | /HALT                          | D11                             |
| D6                              | D6                             | D6                          | 9          | N.C.                        | /MREQ                          | /MREQ                           |
| D7                              | D7                             | D7                          | 10         | /IORQ                       | /IORQ                          | /IORQ                           |
| A0                              | A0                             | A0                          | 11         | /RD                         | /RD                            | /RD LDS                         |
| A1                              | A1                             | A1                          | 12         | /WR                         | /WR                            | /WR LDS                         |
| A2                              | A2                             | A2                          | 13         | D12                         | /BUSAK                         | D12                             |
| A3                              | A3                             | A3                          | 14         | N.C.                        | /WAIT                          | /WAIT                           |
| A4                              | A4                             | A4                          | 15         | D13                         | /BUSRQ                         | D13                             |
| A5                              | A5                             | A5                          | 16         | /RESET                      | /RESET                         | /RESET                          |
| A6                              | A6                             | A6                          | 17         | /M1                         | /M1                            | /IACK                           |
| A7                              | A7                             | A7                          | 18         | D14                         | /RFSH                          | D14                             |
| A8                              | A8                             | A8                          | 19         | N.C.                        | /MEMDIS                        | /MEMDIS                         |
| A9                              | A9                             | A9                          | 20         | N.C.                        | VDUSEL                         | A22                             |
| A10                             | A10                            | A10                         | 21         | D15                         | /EI                            | D15                             |
| A11                             | A11                            | A11                         | 22         | N.C.                        |                                |                                 |
| A12                             | A12                            | A12                         | 23         | N.C.                        | CLK                            | CLK                             |
| A13                             | A13                            | A13                         | 24         | /RDUDS                      |                                | /RDUDS                          |
| A14                             | A14                            | A14                         | 25         | /WRUDS                      |                                | /WRUDS                          |
| A15                             | A15                            | A15                         | 26         | N.C.                        |                                | A21                             |
| A16                             |                                | N.C.                        | 27         | N.C.                        |                                | A20                             |
| A17                             |                                | N.C.                        | 28         | N.C.                        |                                | A19                             |
| A18                             |                                | N.C.                        | 29         | N.C.                        | /R.T.                          | /R.T.                           |
| +12 Vdc                         | +12 Vdc                        | N.C.                        | 30         | N.C.                        | -12 Vdc                        | -12 Vdc                         |
| +5 Vdc                          | +5 Vdc                         | +5 Vdc                      | 31         | +5 Vdc                      | +5 Vdc                         | +5 Vdc                          |
| GND                             | GND                            | GND                         | 32         | GND                         | GND                            | GND                             |

FIGURA 7: K1 - CONNETTORE PER ABACO® BUS

Legenda:

CPU a 8 bit

|                |   |
|----------------|---|
| <b>A0-A15</b>  | = O - Address BUS: BUS degli indirizzi.   |
| <b>D0-D7</b>   | = I/O - Data BUS: BUS dei dati.   |
| <b>/INT</b>    | = I - Interrupt request: richiesta d'interrupt.   |
| <b>/NMI</b>    | = I - Non Mascherabile Interrupt: richiesta d'interrupt non mascherabile.                     |
| <b>/HALT</b>   | = O - Halt state: stato di Halt.  |
| <b>/MREQ</b>   | = O - Memory Request: richiesta di operazione in memoria.                                     |
| <b>/IORQ</b>   | = O - Input Output Request: richiesta di operazione in Input Output.                          |
| <b>/RD</b>     | = O - Read cycle status: richiesta di lettura.  |
| <b>/WR</b>     | = O - Write cycle status: richiesta di scrittura.   |
| <b>/BUSAK</b>  | = O - BUS Acknowledge: riconoscimento della richiesta di utilizzo del BUS.                    |
| <b>/WAIT</b>   | = I - Wait: Attesa.   |
| <b>/BUSRQ</b>  | = I - BUS Request: richiesta di utilizzo del BUS.   |
| <b>/RESET</b>  | = O - Reset: azzeramento.   |
| <b>/M1</b>     | = O - Machine cycle one: primo ciclo macchina.  |
| <b>/RFSH</b>   | = O - Refresh: rinfresco per memorie dinamiche.   |
| <b>/MEMDIS</b> | = I - Memory Display: segnale emesso dal dispositivo periferico mappato in memoria.           |
| <b>VDUSEL</b>  | = O - VDU Selection: abilitazione per il dispositivo periferico ad essere mappato in memoria. |
| <b>/IEI</b>    | = I - Interrupt Enable Input: abilitazione interrupt da BUS in catene di priorità.            |
| <b>CLK</b>     | = O - Clock: clock di sistema.  |
| <b>/R.T.</b>   | = I - Reset Tast: tasto di reset.   |
| <b>+5 Vdc</b>  | = I - Linea di alimentazione a +5 Vcc.  |
| <b>+12 Vdc</b> | = O - Linea di alimentazione a +12 Vcc.   |
| <b>-12 Vdc</b> | = O - Linea di alimentazione a -12 Vcc.   |
| <b>GND</b>     | = - Linea di massa per tutti i segnali del BUS.   |
| <b>N.C.</b>    | = - Non collegato   |

CPU a 16 bit

|                |   |
|----------------|---|
| <b>A0-A22</b>  | = O - Address BUS: BUS degli indirizzi.   |
| <b>D0-D15</b>  | = I/O - Data BUS: BUS dei dati.   |
| <b>/RD UDS</b> | = O - Read Upper Data Strobe: lettura del byte superiore sul BUS dati.                      |
| <b>/WR UDS</b> | = O - Write Upper Data Strobe: scrittura del byte superiore sul BUS dati.                   |
| <b>/IACK</b>   | = O - Interrupt Acknowledge: riconoscimento della richiesta d'interrupt da parte della CPU. |
| <b>/RD LDS</b> | = O - Read Lower Data Strobe: lettura del byte inferiore sul BUS dati.                      |
| <b>/WR LDS</b> | = O - Write Lower Data Strobe: scrittura del byte inferiore sul BUS dati.                   |

**N.B.**

Le indicazioni di direzionalità sopra riportate sono riferite ad una scheda di comando (serie **GPC**®) e sono state mantenute inalterate in modo da non avere ambiguità d'interpretazione nel caso di sistemi composti da più schede.

## SEGNALAZIONI VISIVE

Le scheda **CI/O T16** é dotata di una serie di LEDs con cui vengono segnalate alcune condizioni di stato, come descritto nella seguente tabella:

| LED       | COLORE | FUNZIONE  |
|-----------|--------|---|
| LD1       | Verde  | Se attivo, indica la selezione della modalit  d'indirizzamento estesa a 64 Kbytes.  |
| LD2       | Rosso  | Se attivo, indica la selezione del BUS dati a 16 bit.   |
| LD3       | Giallo | Se attivo, indica la selezione del BUS dati ad 8 bit.   |
| L00÷L07   | Rossi  | Visualizzano lo stato delle otto uscite della sezione OUT0, rispettivamente OUT0.0÷OUT0.7. Il LED attivo corrisponde all'uscita attiva (transistor O.C. in conduzione). |
| L10÷L17   | Rossi  | Visualizzano lo stato delle otto uscite della sezione OUT1, rispettivamente OUT1.0÷OUT1.7. Il LED attivo corrisponde all'uscita attiva (transistor O.C. in conduzione). |
| L200÷L207 | Verdi  | Visualizzano lo stato delle otto linee d'ingresso optoisolate sezione IN0, rispettivamente IN0.0÷IN0.7. Il LED attivo corrisponde al contatto d'ingresso chiuso.        |
| L300÷L307 | Gialli | Visualizzano lo stato delle otto linee d'ingresso optoisolate sezione IN1, rispettivamente IN1.0÷IN1.7. Il LED attivo corrisponde al contatto d'ingresso chiuso.        |

**FIGURA 8: TABELLA DELLE SEGNALAZIONI VISIVE**

La funzione principale di questi LEDs é quella di fornire un'indicazione visiva dello stato della scheda, facilitando quindi le operazioni di debug e di verifica di funzionamento di tutto il sistema. Per una pi  facile individuazione di tali segnalazione visive, si faccia riferimento alla figura 9.

## TENSIONI DI ALIMENTAZIONE

La **CI/O T16** dispone di una efficiente circuiteria che si presta a risolvere in modo comodo ed efficace il problema dell'alimentazione della scheda, in qualsiasi condizione di utilizzo.

Di seguito vengono riportate le tensioni necessarie, in funzione delle varie versioni della scheda:

**V opto:** Fornisce alimentazione agli optoisolatori della sezione di ingresso della scheda; deve essere compresa nel range +12÷24 Vdc e deve essere fornita tramite i pin 17-18 e 19-20 di CN1.

**+5 Vdc:** Fornisce alimentazione alla logica di controllo ed ai rel  della scheda; deve essere di +5 Vdc  $\pm$  5% e deve essere fornita tramite gli appositi pin del connettore K1 (**ABACO**<sup>®</sup> BUS).

Per garantire la massima immunit  ai disturbi e quindi un corretto funzionamento della scheda, é necessario che la tensione **V opto** sia galvanicamente isolata dall'altra.

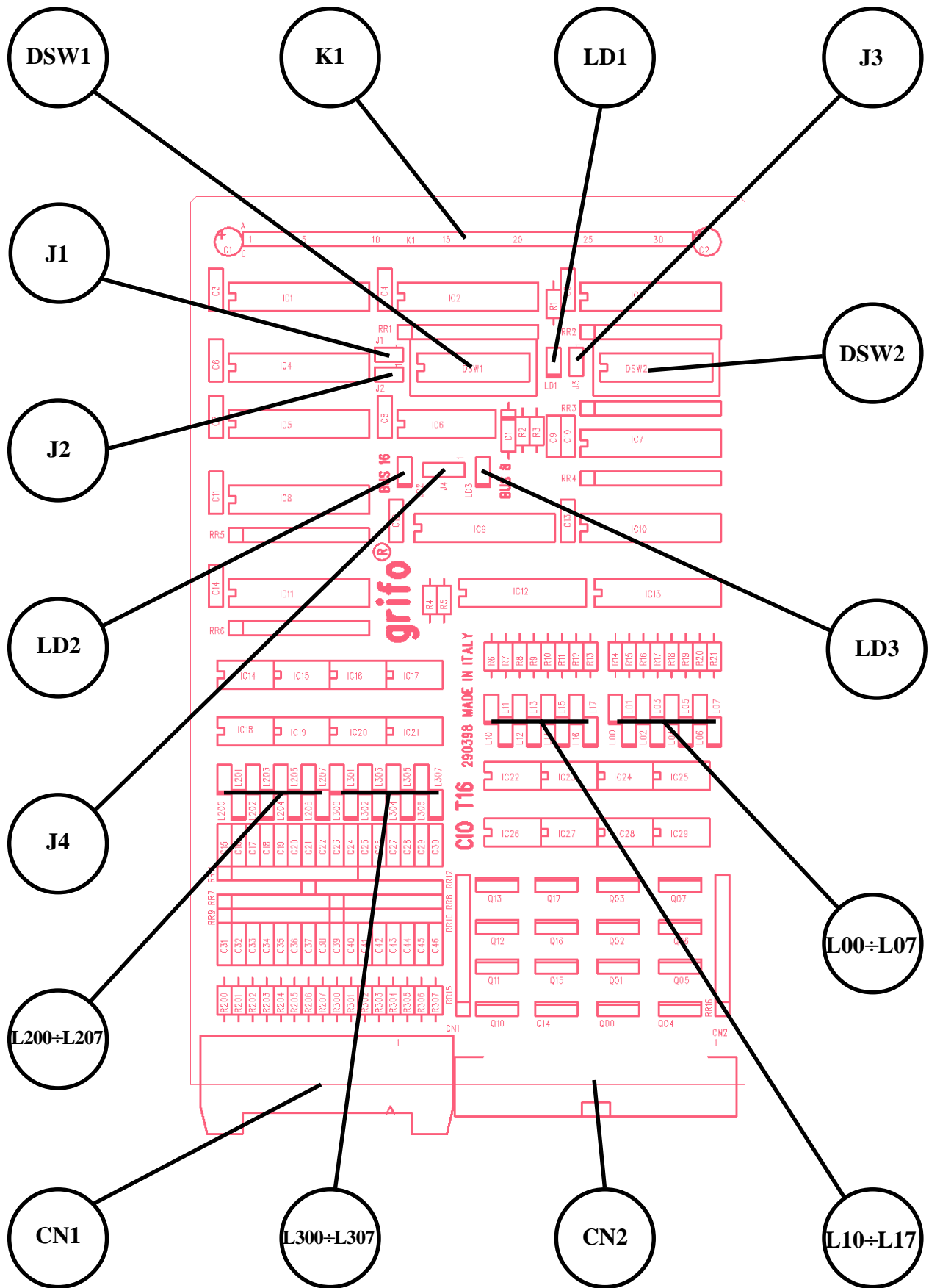


FIGURA 9: DISPOSIZIONE CONNETTORI, DIP SWITCHES, LEDs E JUMPERS

## JUMPERS

Esistono a bordo della **CI/O T16**, 4 jumpers con cui é possibile effettuare alcune selezioni che riguardano il modo di funzionamento della stessa. Di seguito ne é riportato l'elenco e la loro funzione nelle varie modalit  di connessione.

| JUMPERS | N. VIE | UTILIZZO  |
|---------|--------|---|
| J1      | 2      | Seleziona la connessione del segnale /M1 proveniente dall' <b>ABACO</b> <sup>®</sup> BUS nei confronti della scheda.    |
| J2      | 2      | Seleziona la connessione del segnale /RESET proveniente dall' <b>ABACO</b> <sup>®</sup> BUS nei confronti della scheda. |
| J3      | 2      | Seleziona la modalit  d'indirizzamento normale a 256 bytes od estesa a 64 Kbytes.                                       |
| J4      | 3      | Seleziona il BUS dati ad 8 o 16 bits.   |

**FIGURA 10: TABELLA RIASSUNTIVA DEI JUMPERS**

Di seguito é riportata una descrizione tabellare delle possibili connessioni dei 4 jumpers con la loro relativa funzione. Per riconoscere tali connessioni sulla scheda si faccia riferimento alla serigrafia della stessa o alla figura 2 di questo manuale, dove viene riportata la numerazione dei pin dei jumpers, che coincide con quella utilizzata nella seguente descrizione. Per l'individuazione dei jumpers a bordo della scheda, si utilizzi invece la figura 9.

In tutte le seguenti tabelle l'\* indica la connessione di default, ovvero quella impostata in fase di collaudo, con cui la scheda viene fornita.

### JUMPERS A 2 VIE

| JUMPER | CONNESSIONE  | UTILIZZO  | DEF. |
|--------|--------------|---|------|
| J1     | non connesso | L' interfaccia parallela non gestisce il segnale /M1 proveniente dall' <b>ABACO</b> <sup>®</sup> BUS.                                 |      |
|        | connesso     | L' interfaccia parallela gestisce il segnale /M1 proveniente dall' <b>ABACO</b> <sup>®</sup> BUS.                                     | *    |
| J2     | non connesso | Non collega il segnale di /RESET, proveniente dall' <b>ABACO</b> <sup>®</sup> BUS, alla relativa circuiteria presente a bordo scheda. |      |
|        | connesso     | Collega il segnale di /RESET, proveniente dall' <b>ABACO</b> <sup>®</sup> BUS, alla relativa circuiteria presente a bordo scheda.     | *    |
| J3     | non connesso | Seleziona la modalit  d'indirizzamento normale a 256 bytes.   | *    |
|        | connesso     | Seleziona la modalit  d'indirizzamento estesa a 64 Kbytes.  |      |

**FIGURA 11: TABELLA DEI JUMPERS A 2 VIE**



## JUMPERS A 3 VIE

| JUMPER | CONNESSIONE   | UTILIZZO  | DEF. |
|--------|---------------|---|------|
| J4     | posizione 1-2 | Configura la scheda per essere gestita tramite un BUS dati ad 8 bits. | *    |
|        | posizione 2-3 | Configura la scheda per essere gestita tramite un BUS dati a 16 bits. |      |

FIGURA 13: TABELLA DEI JUMPERS A 3 VIE

### CONFIGURAZIONE DELLA CIRCUITERIA DI RESET

Con il jumper **J2**, come descritto nel precedente paragrafo, si seleziona se connettere o meno il segnale di /RESET proveniente dall'**ABACO**<sup>®</sup> BUS, alla relativa circuiteria di bordo della **CI/O T16**; se tale jumper é connesso, in corrispondenza dell'attivazione del /RESET le uscite della scheda vengono disabilitate. Viceversa se **J2** non é connesso, il segnale /RESET non modifica lo stato delle uscite, che sono comunque disabilitate in corrispondenza del Power-On di tutto il sistema. Questa caratteristica é di fondamentale importanza quando, ad esempio, lo stato delle uscite non deve essere modificato da un Reset della scheda di controllo, dovuto, ad esempio, all'intervento della sua circuiteria di Watch-Dog.

### INTERFACCIAMENTO DEGLI I/O CON IL CAMPO

Al fine di evitare eventuali problemi di collegamento della scheda con tutta l'elettronica del campo a cui la **CI/O T16** si deve interfacciare, si devono seguire le informazioni riportate nei precenti paragrafi e le relative figura che illustano le modalit  interne di connessione.

- Per i segnali optoisolati d'ingresso, all'esterno devono essere collegati i soli contatti da acquisire. Tali contatti (rel , fine-corsa, interruttori, ecc.) devono collegare o meno il segnale d'ingresso INx.y alla GND opto. Per quanto riguarda la corrispondenza dei segnali logici, il contatto aperto genera un **1** logico, mentre il contatto chiuso genera uno **0** logico, secondo la normativa NPN.
- I segnali di uscita a transistor Darlington NPN, devono essere collegati al carico da pilotare (elettrovalvole, rel  di potenza, teleruttori, ecc.). La scheda fornisce la linea di output in Open Collector OC OUTx.y, in grado di sopportare una corrente massima di **4A non continuativi**, con una tensione che pu  arrivare fino a **+45 Vdc**.  
I transistors, essendo privi di radiatore, sono in grado di pilotare in maniera continuativa, un carico resistivo che, alimentato a **24 Vdc**, assorbe una corrente massima di **600 mA**, questo a condizione che la temperatura di lavoro rimanga a 20 gradi centigradi.  
Per fornire la possibilit  di pilotare anche carichi diversi, con alimentazioni distinte, sono previsti due diversi COMUNI relativi ad altrettanti gruppi di 8 transistors.
- Tutti i segnali a livello TTL possono essere collegati a linee dello stesso tipo riferite alla massa digitale della scheda. Per quanto riguarda la corrispondenza con i relativi segnali logici, uno 0 logico corrisponde all'uscita TTL a 0 Vdc, mentre uno stato logico 1 corrisponde a +5 Vdc.



## DESCRIZIONE HARDWARE

In questo capitolo ci occuperemo di fornire tutte le informazioni relative all'utilizzo della scheda **CI/O T16**, dal punto di vista hardware. Tra queste si trovano le informazioni riguardanti il mappaggio della scheda in I/O e l'indirizzamento delle varie periferiche di bordo.

### MAPPAGGIO DELLA SCHEDA

La scheda **CI/O T16** occupa uno spazio d'indirizzamento in I/O di soli 2 bytes consecutivi (oppure una word nel caso di gestione con BUS dati a 16 bits), che possono essere allocati a partire da un indirizzo di base diverso a seconda di come viene mappata la scheda. Questa prerogativa consente di poter utilizzare più schede **CI/O T16** sullo stesso **ABACO® BUS**, oppure di montare la scheda su di un BUS in cui sono presenti altri moduli periferici ottenendo così una struttura espandibile senza difficoltà e senza alcuna modifica al software già realizzato.

L'indirizzo di mappaggio é definibile tramite l'apposita circuiteria di interfaccia al BUS presente sulla scheda stessa; questa utilizza i due dip switches ad 8 vie, denominati DSW1 e DSW2, da cui preleva lo stesso indirizzo di mappaggio impostato dall'utente.

Di seguito viene riportata la corrispondenza dei jumpers e le modalità di gestione dello spazio di indirizzamento.

|        |    |                     |  |
|--------|----|---------------------|--|
| DSW1.1 | -> | <i>Indifferente</i> | <u><i>BUS dati ad 8 bits (J4 in 1-2)</i></u> |
|        |    | <i>Indirizzo A0</i> | <u><i>BUS dati a 16 bits (J4 in 2-3)</i></u> |
| DSW1.2 | -> | Indirizzo A1        |  |
| DSW1.3 | -> | Indirizzo A2        |  |
| DSW1.4 | -> | Indirizzo A3        |  |
| DSW1.5 | -> | Indirizzo A4        |  |
| DSW1.6 | -> | Indirizzo A5        |  |
| DSW1.7 | -> | Indirizzo A6        |  |
| DSW1.8 | -> | Indirizzo A7        |  |
| DSW2.1 | -> | Indirizzo A8        |  |
| DSW2.2 | -> | Indirizzo A9        |  |
| DSW2.3 | -> | Indirizzo A10       |  |
| DSW2.4 | -> | Indirizzo A11       |  |
| DSW2.5 | -> | Indirizzo A12       |  |
| DSW2.6 | -> | Indirizzo A13       |  |
| DSW2.7 | -> | Indirizzo A14       |  |
| DSW2.8 | -> | Indirizzo A15       |  |

Tali dip switches sono collegati in logica negata, quindi se posto in **ON** genera uno **zero logico**, mentre se posto in **OFF** genera un **uno logico**.

Con il jumper J3 descritto nel capitolo precedente, si seleziona, invece, il numero di byte d'indirizzamento su cui può essere scelto l'indirizzo di allocazione. Se viene selezionato uno spazio d'indirizzamento di 256 byte (da 00H a FFH), per il mappaggio della scheda, viene usato il solo DSW1 (la posizione dei dip di DSW2 é indifferente); se invece viene selezionato uno spazio di indirizzamento di 64 Kbyte (da 00H a FFFFH), allora devono essere settati correttamente sia il DSW1 che il DSW2.

Anche il jumper J1, descritto nel capitolo precedente, influisce sulla logica d'indirizzamento e deve essere settato a seconda del tipo di scheda di controllo (serie **GPC**®) utilizzata. In particolare se la scheda di controllo é provvista del segnale /M1 sul connettore per l'**ABACO**® BUS, allora il jumper J1 deve essere connesso e viceversa.

**N.B.**

In fase di impostazione dell'indirizzo di mappaggio delle schede, fare attenzione a non allocare più schede agli stessi indirizzi (considerare per questo indirizzo di mappaggio anche il numero di byte occupati). Nel caso questa condizione non venga rispettata si viene a creare una conflittualità sul BUS che pregiudica il funzionamento di tutto il sistema e delle stesse schede.

A titolo di esempio vengono riportati di seguito alcuni possibili mappaggi.

- 1) Indirizzo di mappaggio della **C/IO T16**: 04AH con spazio d'indirizzamento di 256 bytes.  
Scheda di controllo utilizzata: bus dati ed indirizzi ad 8 bits;  
provvista del segnale /M1.

J1 -> Connesso  
J3 -> Non connesso  
J4 -> Posizione 1-2

DSW1.1 -> Indifferente  
DSW1.2 -> OFF  
DSW1.3 -> ON  
DSW1.4 -> OFF  
DSW1.5 -> ON  
DSW1.6 -> ON  
DSW1.7 -> OFF  
DSW1.8 -> ON

DSW2 -> Indifferente

- 2) Indirizzo di mappaggio della **C/IO T16**: 14F8H con spazio d'indirizzamento di 64 Kbytes.  
Scheda di controllo utilizzata: bus dati ad 8 bits;  
bus indirizzi a 16 bits;  
Non provvista del segnale /M1.

J1 -> Non connesso  
J3 -> Connesso  
J4 -> Posizione 1-2

DSW1.1 -> Indifferente  
DSW1.2 -> ON  
DSW1.3 -> ON  
DSW1.4 -> OFF  
DSW1.5 -> OFF  
DSW1.6 -> OFF  
DSW1.7 -> OFF  
DSW1.8 -> OFF

|        |    |     |
|--------|----|-----|
| DSW2.1 | -> | ON  |
| DSW2.2 | -> | ON  |
| DSW2.3 | -> | OFF |
| DSW2.4 | -> | ON  |
| DSW2.5 | -> | OFF |
| DSW2.6 | -> | ON  |
| DSW2.7 | -> | ON  |
| DSW2.8 | -> | ON  |

- 3) Indirizzo di mappaggio della **C/O T16**: F680H con spazio d'indirizzamento di 64 Kbytes.  
Scheda di controllo utilizzata: bus dati ed indirizzi a 16 bits;  
Non provvista del segnale /M1.

|    |    |               |
|----|----|---------------|
| J1 | -> | Non connesso  |
| J3 | -> | Connesso      |
| J4 | -> | Posizione 2-3 |

|        |    |     |
|--------|----|-----|
| DSW1.1 | -> | ON  |
| DSW1.2 | -> | ON  |
| DSW1.3 | -> | ON  |
| DSW1.4 | -> | ON  |
| DSW1.5 | -> | ON  |
| DSW1.6 | -> | ON  |
| DSW1.7 | -> | ON  |
| DSW1.8 | -> | OFF |

|        |    |     |
|--------|----|-----|
| DSW2.1 | -> | ON  |
| DSW2.2 | -> | OFF |
| DSW2.3 | -> | OFF |
| DSW2.4 | -> | ON  |
| DSW2.5 | -> | OFF |
| DSW2.6 | -> | OFF |
| DSW2.7 | -> | OFF |
| DSW2.8 | -> | OFF |

Per quanto riguarda l'individuazione a bordo scheda dei componenti qui menzionati, si faccia riferimento alle figure 2 e 9, riportate nelle pagine precedenti.

## INDIRIZZAMENTO REGISTRI INTERNI

Indicando con **<indbase>** l'indirizzo di mappaggio della scheda, ovvero l'indirizzo impostato tramite i dip switched DSW1 e DSW2, come indicato nel paragrafo precedente, i registri interni della **CI/O T16**, sono visti agli indirizzi riportati nelle due seguenti tabelle, relative rispettivamente ad una gestione con BUS ad 8 e 16 bits di dati.

### INDIRIZZAMENTO REGISTRI INTERNI CON BUS DATI AD 8 BITS

| DISP.           | REG. | INDIRIZZO     | R/W | SIGNIFICATO  |
|-----------------|------|---------------|-----|--|
| <b>OUTPUT 0</b> | OUT0 | <indbase>+00H | W   | Registro di settaggio delle 8 uscite a transistor della sezione OUT0.          |
| <b>OUTPUT 1</b> | OUT1 | <indbase>+01H | W   | Registro di settaggio delle 8 uscite a transistor della sezione OUT1.          |
| <b>INPUT 0</b>  | IN0  | <indbase>+00H | R   | Registro di acquisizione delle 8 linee di input optoisolate della sezione IN0. |
| <b>INPUT 1</b>  | IN1  | <indbase>+01H | R   | Registro di acquisizione delle 8 linee di input optoisolate della sezione IN1. |

**FIGURA 14: TABELLA INDIRIZZI DEI REGISTRI INTERNI CON BUS DATI AD 8 BITS**

### INDIRIZZAMENTO REGISTRI INTERNI CON BUS DATI A 16 BITS

| DISP.         | REG. | INDIRIZZO     | R/W | SIGNIFICATO  |
|---------------|------|---------------|-----|--|
| <b>OUTPUT</b> | OUT  | <indbase>+00H | W   | Registro di settaggio delle 16 uscite a transistor delle sezioni OUT0 ed OUT1.         |
| <b>INPUT</b>  | IN   | <indbase>+00H | R   | Registro di acquisizione delle 16 linee di input optoisolate delle sezioni IN0 ed IN1. |

**FIGURA 15: TABELLA INDIRIZZI DEI REGISTRI INTERNI CON BUS DATI A 16 BITS**

## DESCRIZIONE SOFTWARE

Nel paragrafo precedente precedente sono stati riportati gli indirizzi di allocazione di tutte le periferiche e di seguito viene riportata una descrizione dettagliata della funzione e del significato dei relativi registri (al fine di comprendere le successive informazioni, fare sempre riferimento alla tabella di mappaggio delle periferiche). Qualora la documentazione riportata fosse insufficiente fare riferimento direttamente alla documentazione tecnica della casa costruttrice del componente. Nei paragrafi successivi si usano le indicazioni D0÷D7 o D0÷D15 per fare riferimento ai bits della combinazione utilizzata nelle operazioni di I/O.

### USCITE A TRANSISTOR

La gestione delle 16 uscite a transistor presenti sulla scheda **CI/O T16** è effettuata tramite i registri di output denominati OUT1 ed OUT2 nel caso di BUS ad 8 bit, oppure OUT se il BUS dati é a 16 bit. I bit che compongono tali registri hanno la seguente corrispondenza:

| <i>BUS dati ad 8 bits</i> |              | <i>BUS dati a 16 bits</i> |              |
|---------------------------|--------------|---------------------------|--------------|
| OUT1.D7                   | -> OC OUT1.7 | OUT.D15                   | -> OC OUT1.7 |
| OUT1.D6                   | -> OC OUT1.6 | OUT.D14                   | -> OC OUT1.6 |
| OUT1.D5                   | -> OC OUT1.5 | OUT.D13                   | -> OC OUT1.5 |
| OUT1.D4                   | -> OC OUT1.4 | OUT.D12                   | -> OC OUT1.4 |
| OUT1.D3                   | -> OC OUT1.3 | OUT.D11                   | -> OC OUT1.3 |
| OUT1.D2                   | -> OC OUT1.2 | OUT.D10                   | -> OC OUT1.2 |
| OUT1.D1                   | -> OC OUT1.1 | OUT.D9                    | -> OC OUT1.1 |
| OUT1.D0                   | -> OC OUT1.0 | OUT.D8                    | -> OC OUT1.0 |
|                           |              |                           |              |
| OUT0.D7                   | -> OC OUT0.7 | OUT.D7                    | -> OC OUT0.7 |
| OUT0.D6                   | -> OC OUT0.6 | OUT.D6                    | -> OC OUT0.6 |
| OUT0.D5                   | -> OC OUT0.5 | OUT.D5                    | -> OC OUT0.5 |
| OUT0.D4                   | -> OC OUT0.4 | OUT.D4                    | -> OC OUT0.4 |
| OUT0.D3                   | -> OC OUT0.3 | OUT.D3                    | -> OC OUT0.3 |
| OUT0.D2                   | -> OC OUT0.2 | OUT.D2                    | -> OC OUT0.2 |
| OUT0.D1                   | -> OC OUT0.1 | OUT.D1                    | -> OC OUT0.1 |
| OUT0.D0                   | -> OC OUT0.0 | OUT.D0                    | -> OC OUT0.0 |

Con l'indicazione **OC OUTn.?** si intendono le sezioni OUT0 ed OUT1, le cui linee di uscita sono disponibili sul connettore CN2.

Effettuando una operazione di output all'indirizzo di allocazione dei registri OUT1, OUT2 oppure OUT, vengono settate le relative uscite nello stato fissato dal dato fornito in uscita.

La corrispondenza tra lo stato logico dei bit e quello delle uscite è la seguente:

|                |    |                  |   |
|----------------|----|------------------|---|
| Bit a 0 logico | -> | Uscita disattiva | = Transistor open collector disattivo     |
| Bit a 1 logico | -> | Uscita attiva    | = Transistor open collector in conduzione |

Tutti i registri sono azzerati (tutti i bits a 0) in fase di power on e di Reset se **J2** é in posizione ON, di conseguenza in seguito ad una di queste fasi tutte le uscite sono disattive con tutti i segnali in open collector disattivati.

## INGRESSI OPTOISOLATI

La gestione degli ingressi optoisolati presenti sulla scheda **CI/O T16**, é effettuata tramite i registri di lettura denominati IN1 ed IN2 nel caso di BUS ad 8 bit, oppure IN se il BUS dati é a 16 bit.

I bit che compongono tali registri hanno la seguente corrispondenza con gli ingressi :

| <i>BUS dati ad 8 bits</i> |    | <i>BUS dati a 16 bits</i> |    |       |
|---------------------------|----|---------------------------|----|-------|
| IN1.D7                    | -> | IN1.7                     |    |       |
| IN1.D6                    | -> | IN1.6                     |    |       |
| IN1.D5                    | -> | IN1.5                     |    |       |
| IN1.D4                    | -> | IN1.4                     |    |       |
| IN1.D3                    | -> | IN1.3                     |    |       |
| IN1.D2                    | -> | IN1.2                     |    |       |
| IN1.D1                    | -> | IN1.1                     |    |       |
| IN1.D0                    | -> | IN1.0                     |    |       |
|                           |    |                           |    |       |
| IN0.D7                    | -> | IN0.7                     |    |       |
| IN0.D6                    | -> | IN0.6                     |    |       |
| IN0.D5                    | -> | IN0.5                     |    |       |
| IN0.D4                    | -> | IN0.4                     |    |       |
| IN0.D3                    | -> | IN0.3                     |    |       |
| IN0.D2                    | -> | IN0.2                     |    |       |
| IN0.D1                    | -> | IN0.1                     |    |       |
| IN0.D0                    | -> | IN0.0                     |    |       |
|                           |    |                           |    |       |
|                           |    | IN.D15                    | -> | IN1.7 |
|                           |    | IN.D14                    | -> | IN1.6 |
|                           |    | IN.D13                    | -> | IN1.5 |
|                           |    | IN.D12                    | -> | IN1.4 |
|                           |    | IN.D11                    | -> | IN1.3 |
|                           |    | IN.D10                    | -> | IN1.2 |
|                           |    | IN.D9                     | -> | IN1.1 |
|                           |    | IN.D8                     | -> | IN1.0 |
|                           |    |                           |    |       |
|                           |    | IN.D7                     | -> | IN0.7 |
|                           |    | IN.D6                     | -> | IN0.6 |
|                           |    | IN.D5                     | -> | IN0.5 |
|                           |    | IN.D4                     | -> | IN0.4 |
|                           |    | IN.D3                     | -> | IN0.3 |
|                           |    | IN.D2                     | -> | IN0.2 |
|                           |    | IN.D1                     | -> | IN0.1 |
|                           |    | IN.D0                     | -> | IN0.0 |

Con l'indicazione **INn.?** si intendono le sezioni IN1 ed IN2, le cui linee di ingresso sono disponibile sul connettore CN1.

Effettuando una operazione di lettura all'indirizzo di allocazione dei registri IN1, IN2 oppure IN vengono acquisiti gli stati degli ingressi optoisolati.

La corrispondenza tra lo stato logico dei bit e quello del relativo ingresso é la seguente:

|                |    |                    |   |                            |
|----------------|----|--------------------|---|----------------------------|
| Bit a 0 logico | -> | Ingresso attivo    | = | Contatto d'ingresso chiuso |
| Bit a 1 logico | -> | Ingresso disattivo | = | Contatto d'ingresso aperto |

## SCHEDE ESTERNE

La scheda **CI/O T16** ha possibilità di accettare come unità master di controllo, tutte le schede di CPU del carteggio **grifo®** (serie **GPC®**), aumentando così la sua notevole versatilità.

Per quel che riguarda il collegamento ai connettori bi bordo, sono inoltre disponibili una serie di moduli che rendono più agevoli queste operazioni.

A titolo di esempio viene riportato di seguito una breve descrizione di alcune di queste schede.

### **MB3 01-MB4 01-MB8 01**

Mother Board 3, 4, 8 slots

Motherboard con 3, 4 od 8 slots del BUS industriale **ABACO®**; passo 4 TE; connettori normalizzati di alimentazione; LEDs per feed-back visivo delle alimentazioni; foratura per aggancio ai rack.

### **SPB 04-SPB 08**

Switch Power BUS 4-8 slots

Motherboard con 4-8 slots del BUS industriale **ABACO®**; passo 4 TE; connettori normalizzati di alimentazione; resistenze di terminazione; connettore corpo F per alimentatore **SPC xxx**; foratura per aggancio ai rack.

### **ABB 03**

**Abaco®** Block BUS 3 slots

Mother-board **ABACO®** da 3 slots; passo 4 TE; guidaschede; connettori normalizzati di alimentazione; tasto di reset; LEDs per alimentazioni; interfaccia **ABACO®** I/O BUS. Attacco rapido per guide  $\Omega$ .

### **ABB 05**

**ABACO®** Block BUS 5 slots

Mother board **ABACO®** da 5 slots; passo 4 TE; guidaschede; connettori normalizzati di alimentazione; tasto di reset; LEDs per alimentazioni; interfaccia **ABACO®** I/O BUS; sezione alimentatrice per +5 Vdc; sezione alimentatrice per +V Opto; sezioni alimentatrici galvanicamente isolate; tre tipi di alimentazione: da rete, bassa tensione o stabilizzata. Attacco rapido per guide  $\Omega$ .

### **SBP 02**

Switch BLOCK Power 2,5A

Alimentatore switching a basso costo in grado di fornire una tensione fino a +24 Vdc con carico di 2,5 A; ingresso 12÷24 Vac; connettori a morsettiera a rapida estrazione. Attacco rapido per guide  $\Omega$ .

### **SPC 03.5S**

Switch Power Card +5 Vdc

Alimentatore switching in formato Europa in grado di fornire una tensione di +5 Vdc con carico di 4 A; ingresso 12÷24 Vac; power-failure; ingresso per batteria di back-up; connettore standard per mother board **SPB 0x**.

### **SPC 512**

Switch Power Card +5 Vdc +12 Vdc

Alimentatore switching in formato Europa in grado di fornire le tensioni di +5 Vdc 5A e +12 Vdc 2,5 A; ingresso 12÷24 Vac; power-failure; ingresso per batteria di back-up; connettore standard per mother board **SPB 0x**.

### GPC® 51

General Purpose Controller fam. 51

Microprocessore famiglia 51 INTEL compreso il tipo mascherato BASIC; comprende: 16 linee di I/O TTL; dip switch; 3 timer/counter; linea RS 232; 4 linee di A/D da 11 bit; buzzer; EPROM programmer a bordo; RTC e 32K RAM con back up al litio; controllore display e tastiera.

### GPC® 188F

General Purpose Controller 80C188

Microprocessore 80C188 INTEL. 1 linea RS 232 ed 1 RS 232, 422-485 o current loop; 24 linee di I/O TTL; 256K EPROM e 256K RAM tamponate con batteria al litio; RTC; 3 timer counter; 8 linee di A/D da 12 bit; watch dog; write protect; EEPROM; 2 LEDs di attività; dip switch.

### GPC® 15A

General Purpose Controller 84C15

Microprocessore Z80 a 10 MHz; completa implementazione CMOS; 512K EPROM o 256K FLASH; RAM tamponata+RTC da 2K o 8K; 128K RAM; 1 linea RS 232 + 1 RS 232 o RS 422-485 o current loop; 32 I/O TTL; 4 counter; 2 watch dog; dip switch; buzzer; EEPROM.

### GPC® 150

General Purpose Controller 84C15

Microprocessore Z80 a 16 MHz. completa implementazione CMOS; 512K EPROM o FLASH; 512K RAM; RTC; Back-Up con batteria al litio esterna; 4M FLASH seriale; 1 linea RS 232 + 1 RS 232 o RS 422-485 o current loop; 40 I/O TTL; 2 timer/counter; 2 watch dog; dip switch; EEPROM linee di A/D da 12 bit; LED di attività.

### GPC® 15R

General Purpose Controller 84C15

Microprocessore Z80 a 10 MHz. completa CMOS. 512K EPROM o FLASH; RAM tamponata+RTC da 2K o 8K RTC ; 512K RAM tamponata da batteria esterna; EEPROM; 1 linea RS 232 + 1 RS 232 o RS 422-485 o current loop; 24 I/O TTL; 4 timer/counter; 2 watch dog; dip switch; buzzer; 8 output a relé 3A; 16 input optoisolati NPN; alimentatore di bordo anche per I/O, galvanicamente isolato; power failure; alimentazione da rete 220 Vac; interfaccia per **ABACO**® I/O BUS; attacco rapido per guide DIN 46277-1 e 3.

### GPC® 323

General Purpose Controller 80C32, 80C320

2 possibili microprocessori ad 8 con frequenze da 14 a 29 MHz. Completa implementazione CMOS. 32K EPROM; 32 K RAM; 32 K EEPROM o RAM; RTC; EEPROM; 1 linea RS 232 + 1 RS 232 o RS 422-485 o current loop; 24 I/O TTL; Timer/Counter da 16 bits; Watch Dog; Dip Switch; 11 linee di A/D da 12 bit; Alimentazione in DC o AC; interfaccia per **ABACO**® I/O BUS; attacco rapido per guide DIN 46277-1 e 3.

### GPC® 553

General Purpose Controller 80C552

Microprocessore 80C552 a 22 o 30 MHz. completa implementazione CMOS; 32K EPROM; 32 K RAM; 32 K EEPROM o RAM; RTC; EEPROM; 1 linea RS 232 + 1 RS 232 o RS 422-485 o current loop; 16 I/O TTL; 2 linee di PWM; timer/counter da 16 bits; watch dog; dip switch; 8 linee di A/D da 12 bit; alimentazione in DC o AC; interfaccia per **ABACO**® I/O BUS; attacco rapido per guide DIN 46277-1 e 3.



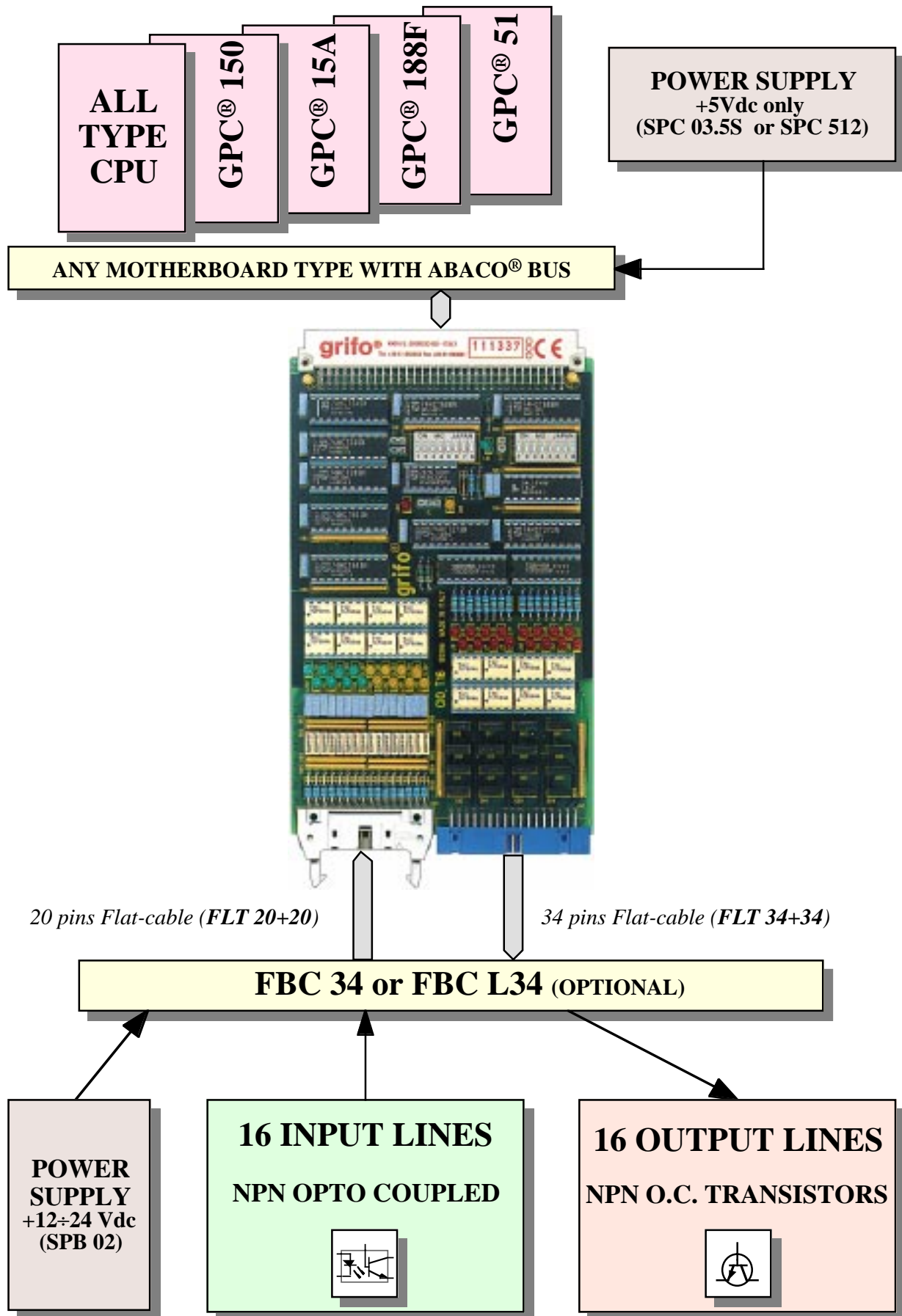


FIGURA 16: SCHEMA DELLE POSSIBILI CONNESSIONI

### GPC® 153

#### General Purpose Controller 84C15

Microprocessore Z80 a 10 MHz. Completa implementazione CMOS; 512K EPROM o FLASH; 512K RAM; RTC; Back-Up con batteria al litio esterna; 1 linea RS 232 + 1 RS 232 o RS 422-485 o current loop; 16 I/O TTL; 2 timer/counter; 2 watch dog; dip switch; buzzer; EEPROM; 8 linee di A/D da 12 bit; alimentazione in DC o AC; interfaccia per **ABACO®** I/O BUS; attacco rapido per guide DIN 46277-1 e 3.

### GPC® 183

#### General Purpose Controller Z8s180

Microprocessore Z8s180 a 22 MHz. Completa implementazione CMOS. 512K EPROM o FLASH; 512K RAM; Back-Up con batteria al litio interna o esterna; 1 linea RS 232 + 1 RS 232 o RS 422-485 o current loop; 24 I/O TTL; 2 counter; Watch Dog; Dip Switch; Buzzer; LEDs di attività; EEPROM; 11 linee di A/D da 12 bit; Alimentazione in DC o AC; interfaccia per **ABACO®** I/O BUS; attacco rapido per guide DIN 46277-1 e 3.

### GPC® 324

#### General Purpose Controller 80C32, 80C320, 89C51Rx2

3 possibili microprocessori ad 8 bit con frequenze da 14 a 22 MHz. Completa implementazione CMOS. 32K EPROM; 32K RAM tamponata con batteria al litio; 32 K EEPROM o RAM; EEPROM; RTC; 1 linea RS 232 + 1 RS 232 o RS 422-485 o current loop; 5 I/O TTL; Timer/Counter da 16 bits; Watch Dog; interfaccia per **ABACO®** I/O BUS.

### GPC® 554

#### General Purpose Controller 80C552

Microprocessore 80C552 a 22 MHz. Completa implementazione CMOS. 32K EPROM; 32 K RAM; 32 K EEPROM o RAM; EEPROM; 2 linee RS 232; 16 I/O TTL; 2 linee di PWM; Timer/Counter da 16 bits; Watch Dog; 6 linee di A/D da 10 bit; interfaccia per **ABACO®** I/O BUS.

### GPC® 154

#### General Purpose Controller 84C15

Microprocessore Z80 a 10 MHz. Completa implementazione CMOS. 512K EPROM o FLASH; 512K RAM; Back-Up con batteria al litio esterna; 1 linea RS 232 + 1 RS 232 o RS 422-485; 16 I/O TTL; 2 counter; Watch Dog; Real Time Clock; EEPROM; interfaccia per **ABACO®** I/O BUS.

### GPC® 884

#### General Purpose Controller Am188ES

Microprocessore AMD Am188ES fino a 40 MHz. Completa implementazione CMOS; formato serie 4; 512K EPROM o FLASH; 512K RAM tamponata con batteria al litio; RTC; 1 linea RS 232 + 1 RS 232 o RS 422-485 o current loop; 16 I/O TTL; 3 timer/counter; watch dog; EEPROM; 11 linee di A/D da 12 bit; interfaccia per **ABACO®** I/O BUS.

### GPC® 114

#### General Purpose Controller 68HC11

Microprocessore 68HC11A1 a 8 MHz. Completa implementazione CMOS; formato serie 4; 32K EPROM; 32K RAM tamponata con batteria al litio; 32K EPROM, RAM, EEPROM; RTC; 1 linea RS 232 o RS 422-485; 10 I/O TTL; 3 timer/counter; watch dog; 8 linee di A/D da 8 bit; 1 linea seriale sincrona; bassissimo assorbimento; ; interfaccia per **ABACO®** I/O BUS.

**PBI 01**

## PNP BLOCK Input

Interfaccia per driver PNP nei confronti di ingressi NPN; 16 ingressi per driver PNP, visualizzati a LED; 16 uscite di tipo NPN su connettore normalizzato di Input **ABACO**®; Attacco rapido per guide DIN 46277-1 e 3.

**FBC 20-120**

## Flat Block Contact 20 vie

Interfaccia per 2 o 1 connettori a perforazione di isolante (scatolino da 20 vie maschi) e la filatura da campo (morsettiere a rapida estarzione); Attacco rapido per guide DIN 46277-1 e 3.

**FBC 34**

## Flat Block Contact 34 vie

Interfaccia per 2 connettori a perforazione di isolante (scatolino da 34 vie maschi) e la filatura da campo (morsettiere a rapida estarzione); Attacco rapido per guide DIN 46277-1 e 3.

**FBC L20**

## Flat Block Contact LED 20 vie

Interfaccia per 1 connettore a perforazione di isolante (scatolino da 20 vie maschio), con pin out standard di Input **ABACO**®, e la filatura da campo (morsettiere a rapida estarzione); Tutte le linee sono visualizzate a LED; Attacco rapido per guide DIN 46277-1 e 3.

**FBC L34**

## Flat Block Contact LED 34 vie

Interfaccia per 2 connettori a perforazione di isolante (scatolino da 34 e 20 vie maschi), e la filatura da campo (morsettiere a rapida estarzione); I due connettori hanno rispettivamente pin out standard di Output **ABACO**® e pin out standard di Input **ABACO**®; Tutte le linee sono visualizzate a LED Attacco rapido per guide DIN 46277-1 e 3.

## BIBLIOGRAFIA

E' riportato di seguito, un elenco di manuali e note tecniche, a cui l'utente può fare riferimento per avere maggiori informazioni, sui vari componenti montati a bordo della scheda **CI/O T16**.

Manuale SGS-THOMSON: *Industrial and Computer Peripheral ICs - Data Book*

Manuale SGS-THOMSON: *Programmable logic manual - GAL Products*

Manuale TEXAS INSTRUMENTS: *The TTL data Book - SN54/74 Families*

Manuale TOSHIBA: *Photo Couplers - Data Book*

Manuale MOTOROLA: *Bipolar Power Transistor Data*

Per avere tutti gli aggiornamenti di tali manuali e di tutti i data-sheets fare riferimento anche ai siti INTERNET delle case costruttrici.

## APPENDICE A: INDICE ANALITICO

**A**

**ABACO® BUS 4, 6, 12, 18, 19, 27**  
**ALIMENTAZIONE 6, 14**

**B**

**BIBLIOGRAFIA 30**

**C**

**CARATTERISTICHE ELETTRICHE 6**  
**CARATTERISTICHE FISICHE 7**  
**CARATTERISTICHE GENERALI 6**  
**CONNETTORI 7, 8, 15**  
    **CN1 8**  
    **CN2 10**  
    **K1 12**

**D**

**DESCRIZIONE GENERALE 2**  
**DESCRIZIONE HARDWARE 19**  
**DESCRIZIONE SOFTWARE 23**  
**DIMENSIONI 7**  
**DIP SWITCHES 15, 19**

**F**

**FOTO 17**

**I**

**INDIRIZZAMENTO REGISTRI INTERNI 22**  
**INGRESSI OPTOISOLATI 4, 6, 8, 18, 24**  
**INSTALLAZIONE 8**  
**INTERFACCIA ED INDIRIZZAMENTO 4, 12, 19**  
**INTERFACCIAMENTO DEGLI I/O CON IL CAMPO 18**  
**INTRODUZIONE 1**

**J**

**JUMPERS 15, 16**  
    **2 VIE 16**  
    **3 VIE 18**

**L**

**LEDS 14, 15**  
**LOGICA DI CONTROLLO 4**

**M**

MAPPAGGIO DELLA SCHEDA 19

**P**

PESO 7

PIANTA COMPONENTI 5

**R**

RESET 18

**S**

SCHEDE ESTERNE 25

SCHEMA A BLOCCHI 3

SCHEMA DELLE POSSIBILI CONNESSIONI 27

SEGNALAZIONI VISIVE 14

SPECIFICHE TECNICHE 6

**T**

TEMPERATURA 7

TENSIONI DI ALIMENTAZIONE 6, 14

TRANSISTORS 4, 6, 10, 18, 23

**U**

UMIDITÀ 7

USCITE A TRANSISTOR 4, 6, 10, 18, 23

**V**

VERSIONE SCHEDA 1