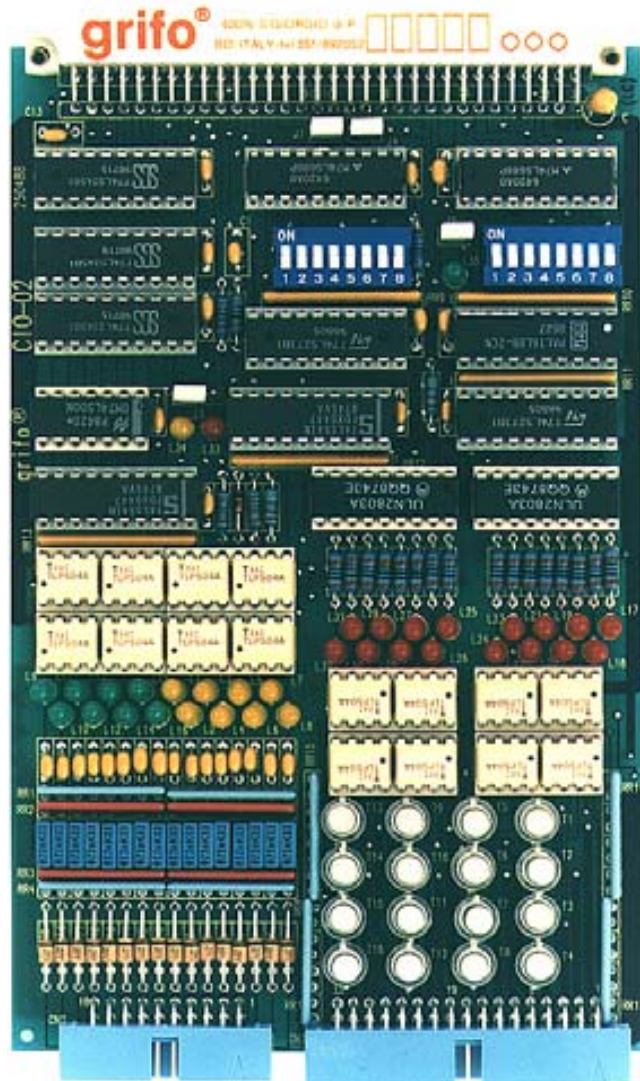


CI/O 02

Coupled Input/Output 02

MANUALE TECNICO



grifo[®]
ITALIAN TECHNOLOGY

Via dell' Artigiano, 8/6
40016 San Giorgio di Piano
(Bologna) ITALY
E-mail: grifo@grifo.it



<http://www.grifo.it>

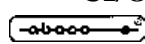
<http://www.grifo.com>

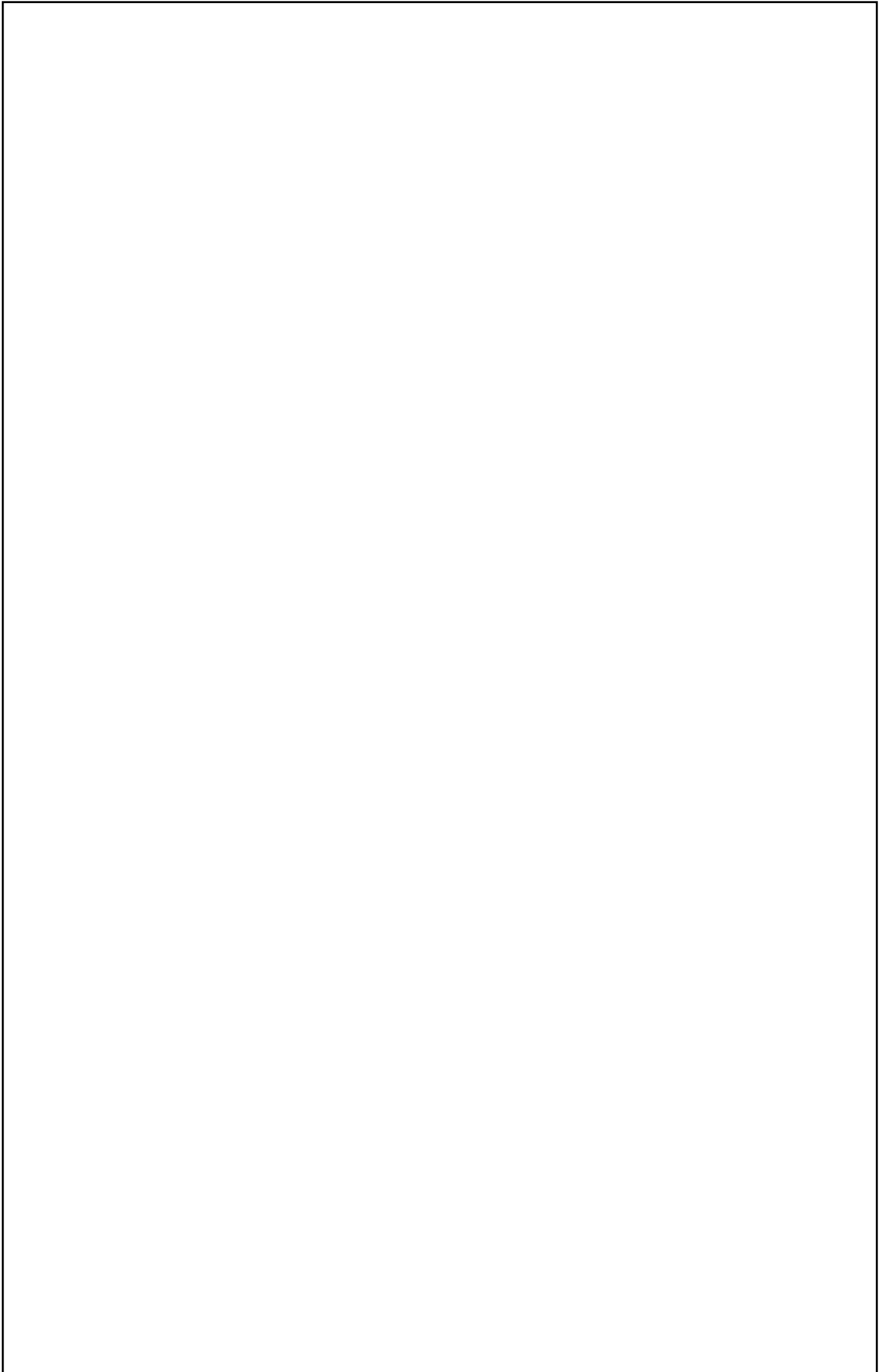
Tel. +39 051 892.052 (r.a.) FAX: +39 051 893.661

CI/O 02

Rel. 1.10

Edizione 15 Dicembre 1988

, GPC[®], grifo[®], sono marchi registrati della ditta grifo[®]



CI/O 02

Coupled Input/Output 02

MANUALE TECNICO

16 linee di ingresso optoisolate e visualizzate tramite **LED** con un filtro a **Pi-Greco**. Tensione nominale di ingresso **24 Vdc**. **16** uscite **NPN** in **Open-Collector** da **40 Vdc 800 mA** Optoisolate e visualizzate tramite **LED**. **BUS** commutabile per gestione sia ad **8** che a **16 bit**.

grifo[®]
ITALIAN TECHNOLOGY

Via dell' Artigiano, 8/6
40016 San Giorgio di Piano
(Bologna) ITALY
E-mail: grifo@grifo.it



<http://www.grifo.it>

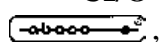
<http://www.grifo.com>

Tel. +39 051 892.052 (r.a.) FAX: +39 051 893.661

CI/O 02

Rel. 1.10

Edizione 15 Dicembre 1988



, GPC[®], grifo[®], sono marchi registrati della ditta grifo[®]

Nessuna parte del presente manuale può essere riprodotta, trasmessa, trascritta, memorizzata in un archivio o tradotta in altre lingue, con qualunque forma o mezzo, sia esso elettronico, meccanico, magnetico ottico, chimico, manuale, senza il permesso scritto della **grifo**[®].

IMPORTANTE

Tutte le informazioni contenute sul presente manuale sono state accuratamente verificate, ciononostante **grifo**[®] non si assume nessuna responsabilità per danni, diretti o indiretti, a cose e/o persone derivanti da errori, omissioni o dall'uso del presente manuale, del software o dell' hardware ad esso associato.

grifo[®] altresì si riserva il diritto di modificare il contenuto e la veste di questo manuale senza alcun preavviso, con l' intento di offrire un prodotto sempre migliore, senza che questo rappresenti un obbligo per **grifo**[®].

Per le informazioni specifiche dei componenti utilizzati sui nostri prodotti, l'utente deve fare riferimento agli specifici Data Book delle case costruttrici o delle seconde sorgenti.

LEGENDA SIMBOLI

Nel presente manuale possono comparire i seguenti simboli:



Attenzione: Pericolo generico

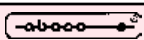


Attenzione: Pericolo di alta tensione



Attenzione: Dispositivo sensibile alle cariche elettrostatiche

Marchi Registrati



, GPC[®], **grifo**[®] : sono marchi registrati della **grifo**[®].

Altre marche o nomi di prodotti sono marchi registrati dei rispettivi proprietari.

INDICE GENERALE

1. INTRODUZIONE.....	1
2. CARATTERISTICHE GENERALI DELLA SCHEDA.....	1
3. SPECIFICHE TECNICHE DELLA SCHEDA CI/O-02.....	3
3.1. Caratteristiche generali.....	3
3.2. Caratteristiche fisiche.....	3
3.3. Caratteristiche elettriche.....	3
4. LINEE DI I/O.....	3
4.1. Input.....	3
4.2. Output.....	7
5. INSTALLAZIONE DELLA SCHEDA.....	8
5.1. Introduzione.....	8
5.2. Connessioni con il mondo esterno.....	8
5.2.1. K3 (Connettore di Input).....	8
5.2.2. K2 (Connettore di Output).....	11
5.2.3. K1 CONNETTORE DEL BUS ABACO®.....	12
5.3. Jumpers.....	15
5.4. Segnalazioni visive.....	16
5.4.1. LED di Input/Output.....	16
5.4.2. LED di Diagnostica e di Stato.....	18
6. MAPPAGGIO DELLA SCHEDA C/IO 02.....	19
6.1. Gestione delle modalita' di indirizzamento.....	21

APPENDICE - A

GLOSSARIO DEI TERMINI.....24



INDICE DELLE FIGURE

2-1: Schema a blocchi.....	2
3-1: Pianta Componenti.....	4
4-1: Schema di Input.....	5
4-2: Schema di Output Byte A.....	6
4-3: Schema di Output Byte B.....	9
5-1: K3 - Connettore Input	8
5-2: Schema di alimentazione Optoisolatori.....	9
5-3: Foto scheda CI/O 02.....	10
5-4: K2 - Connettore Output a Transistors.....	11
5-5: K1 - Connessione con BUS ABACO®.....	12
5-6: Disposizione Jumper.....	14



INTRODUZIONE

L'uso di questi dispositivi è rivolto - **IN VIA ESCLUSIVA** - a personale specializzato.

Questo prodotto non è un **componente di sicurezza** così come definito dalla direttiva **98-73/CE**.



I pin del Mini Modulo non sono dotati di protezione contro le cariche elettrostatiche. Esiste un collegamento diretto tra i pin del Mini Modulo e i rispettivi pin del microcontrollore. Il Mini Modulo è sensibile ai fenomeni ESD.

Il personale che maneggia i Mini Moduli è invitato a prendere tutte le precauzioni necessarie per evitare i possibili danni che potrebbero derivare dalle cariche elettrostatiche.

Scopo di questo manuale è la trasmissione delle informazioni necessarie all'uso competente e sicuro dei prodotti. Esse sono il frutto di un'elaborazione continua e sistematica di dati e prove tecniche registrate e validate dal Costruttore, in attuazione alle procedure interne di sicurezza e qualità dell'informazione.

I dati di seguito riportati sono destinati - **IN VIA ESCLUSIVA** - ad un utenza specializzata, in grado di interagire con i prodotti in condizioni di sicurezza per le persone, per la macchina e per l'ambiente, interpretando un'elementare diagnostica dei guasti e delle condizioni di funzionamento anomale e compiendo semplici operazioni di verifica funzionale, nel pieno rispetto delle norme di sicurezza e salute vigenti.

Le informazioni riguardanti installazione, montaggio, smontaggio, manutenzione, aggiustaggio, riparazione ed installazione di eventuali accessori, dispositivi ed attrezzature, sono destinate - e quindi eseguibili - sempre ed in via esclusiva da personale specializzato avvertito ed istruito, o direttamente dall'**ASSISTENZA TECNICA AUTORIZZATA**, nel pieno rispetto delle raccomandazioni trasmesse dal costruttore e delle norme di sicurezza e salute vigenti.

I dispositivi non possono essere utilizzati all'aperto. Si deve sempre provvedere ad inserire i moduli all'interno di un contenitore a norme di sicurezza che rispetti le vigenti normative. La protezione di questo contenitore non si deve limitare ai soli agenti atmosferici, bensì anche a quelli meccanici, elettrici, magnetici, ecc.

Per un corretto rapporto coi prodotti, é necessario garantire leggibilità e conservazione del manuale, anche per futuri riferimenti. In caso di deterioramento o più semplicemente per ragioni di approfondimento tecnico ed operativo, consultare direttamente l'Assistenza Tecnica autorizzata.

Al fine di non incontrare problemi nell'uso di tali dispositivi, é conveniente che l'utente - **PRIMA DI COMINCIARE AD OPERARE** - legga con attenzione tutte le informazioni contenute in questo manuale. In una seconda fase, per rintracciare più facilmente le informazioni necessarie, si può fare riferimento all'indice generale e all'indice analitico, posti rispettivamente all'inizio ed alla fine del manuale.

1. INTRODUZIONE

Questo manuale contiene tutte le informazioni hardware e software per consentire all'utente un miglior utilizzo della scheda **Coupled Input Output CIO 02**.

2. CARATTERISTICHE GENERALI DELLA SCHEDA CIO 02

La **CIO 02** è un modulo di **I/O** della famiglia **ABACO®** che concentra in una sola scheda quanto, di solito, è disponibile in almeno due. Questa estrema efficienza che contraddistingue le schede della **grifo®** consente di poter occupare meno spazio e le schede stesse, a parità di prestazioni, vengono offerte a costi decisamente inferiori.

Il collegamento con il mondo esterno è realizzato con due comodi connettori (di cui uno per gli ingressi e l'altro per le uscite), in modo da garantire la minimizzazione degli effetti di accoppiamento.

La possibilità di poter montare un **MOV** (soppressore di transitori) per ogni contatto tarato per la tensione di lavoro garantisce che i disturbi legati alla commutazione vengano eliminati sul nascere anche con carichi induttivi.

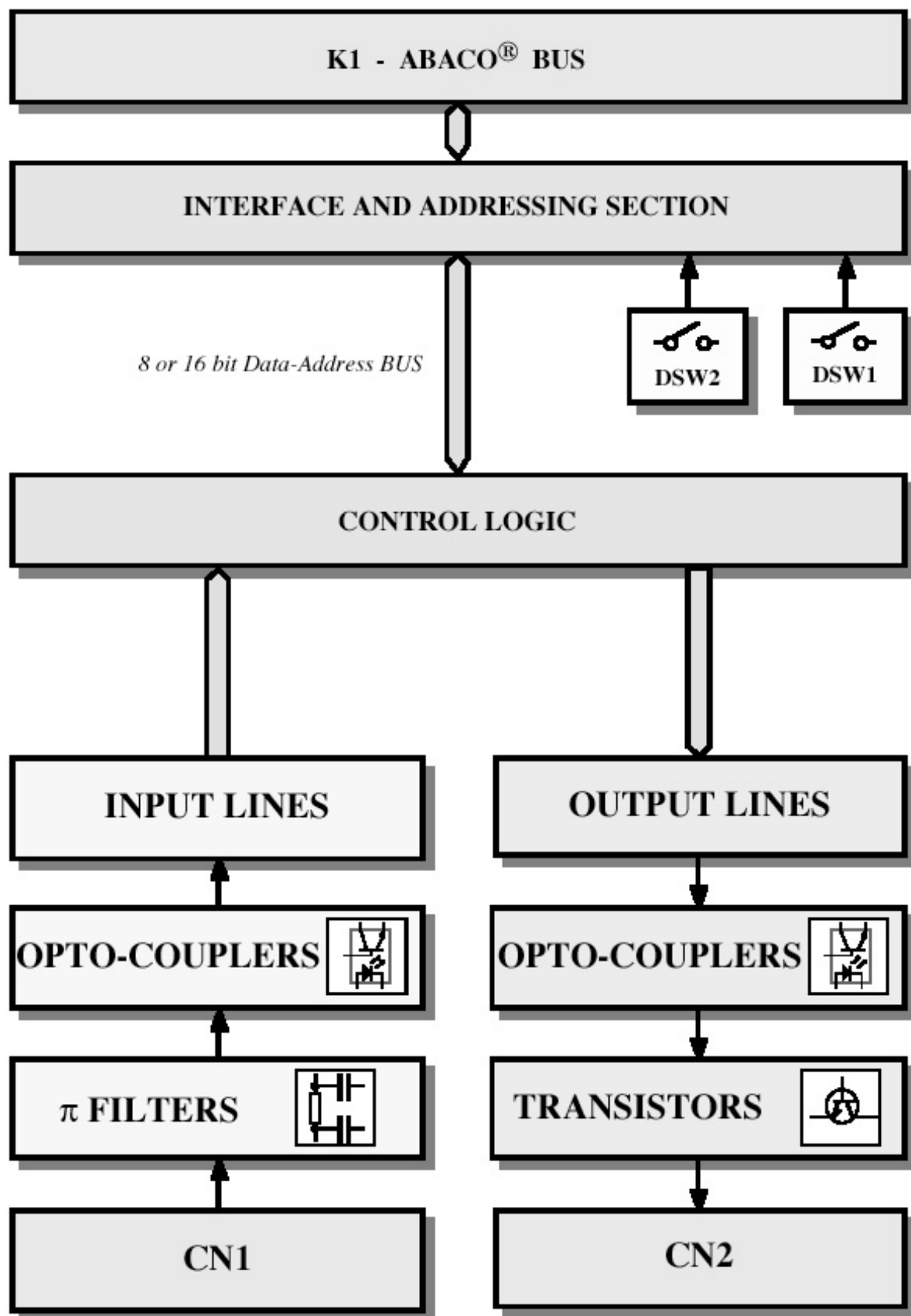


Fig. 2-1: Schema a blocchi

3. SPECIFICHE TECNICHE DELLA SCHEDA CIO 02

3.1. Caratteristiche generali.

Tipo di BUS	BUS ABACO®
N.ro di linee di I/O	16 Input 16 Output
N.ro Byte indirizzamento	256 -> Modo Normale 65536 -> Modo Esteso
N.ro Byte occupati	2 Byte

3.2. Caratteristiche fisiche.

Dimensioni	Formato Singola Europa (100 x 160 mm)
Peso	160 g
Connettori	BUS 64 pin DIN 41612 corpo C A+C K2: 34 vie scatolino 90 gradi M K3: 20 vie scatolino 90 gradi M
Range di temperatura	da 10 a 40 gradi Centigradi
Umidita' relativa	20% fino a 90% (senza condens.)

3.3. Caratteristiche elettriche.

Tensione di alimentazione	+5 Vdc
Corrente assorbita	440 mA con tutte le uscite ad Uno (LED spenti)
Tensione max. commutabile	40 Vdc
Corrente max. commutabile	0.8 A
Tensione di ingresso Opto	24 Vdc

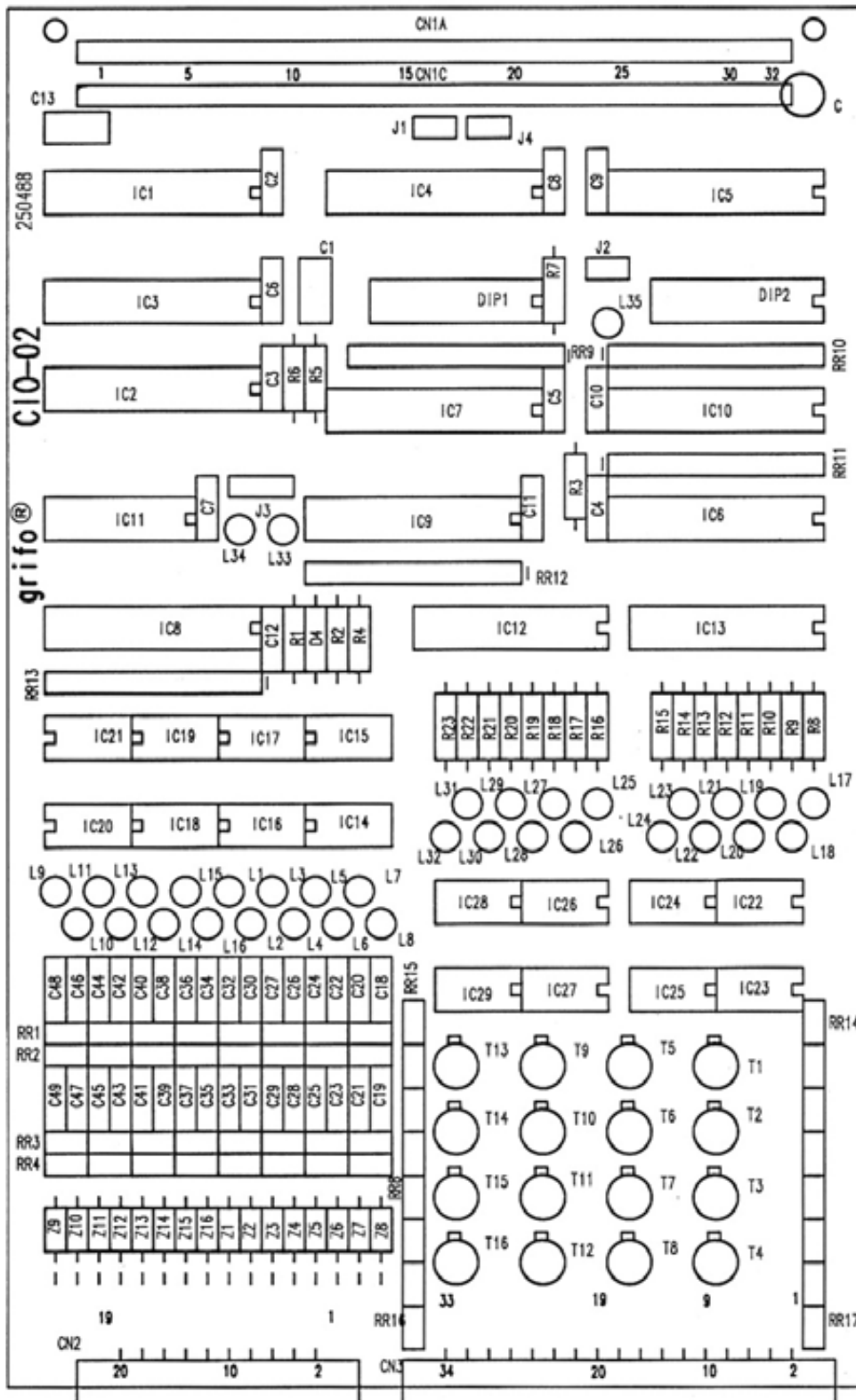


Fig. 3-1: Pianta Componenti



4. LINEE DI I/O.

4.1. Input

Sono presenti a bordo della scheda **16** linee di input munite di filtro **Pi-Greco** ed optoisolate, così da garantire una certa protezione dell' elettronica interna rispetto ai possibili disturbi e rumori provenienti dall' esterno. Ogni linea comprende un diodo **LED** con funzione di feed-back visivo (il **LED** si accendera' tutte le volte in cui l' ingresso risultera' portato al comune); gli ingressi supporteranno, quindi, contatti normali aperti.

Le linee di ingresso sono adatte a driver del tipo **NPN**. Nel caso si debbano collegare a driver del tipo **PNP** si deve interporre un modulo della serie Block tipo **PBI 01**.

La frequenza di taglio (frequenza massima del segnale di ingresso) e' di **8 KHz**.

Per la versione a **+24 Vdc** la massima tensione di alimentazione che gli optoisolatori sopportano e' di **+35 Vdc** e la minima tensione che occorre fornire agli optoisolatori poiche' questi siano in grado di lavorare e' di **+18 Vdc**.

N.B.

La scheda puo' essere fornita anche con altri valori di alimentazione degli optoisolatori.

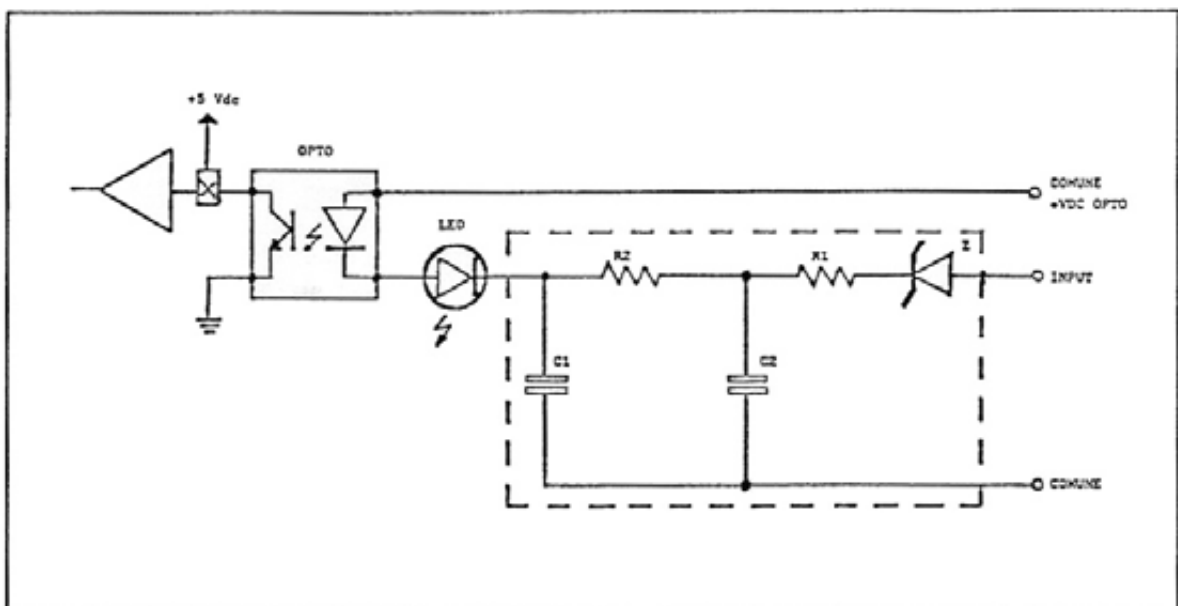


Fig. 4-1: Schema di Input

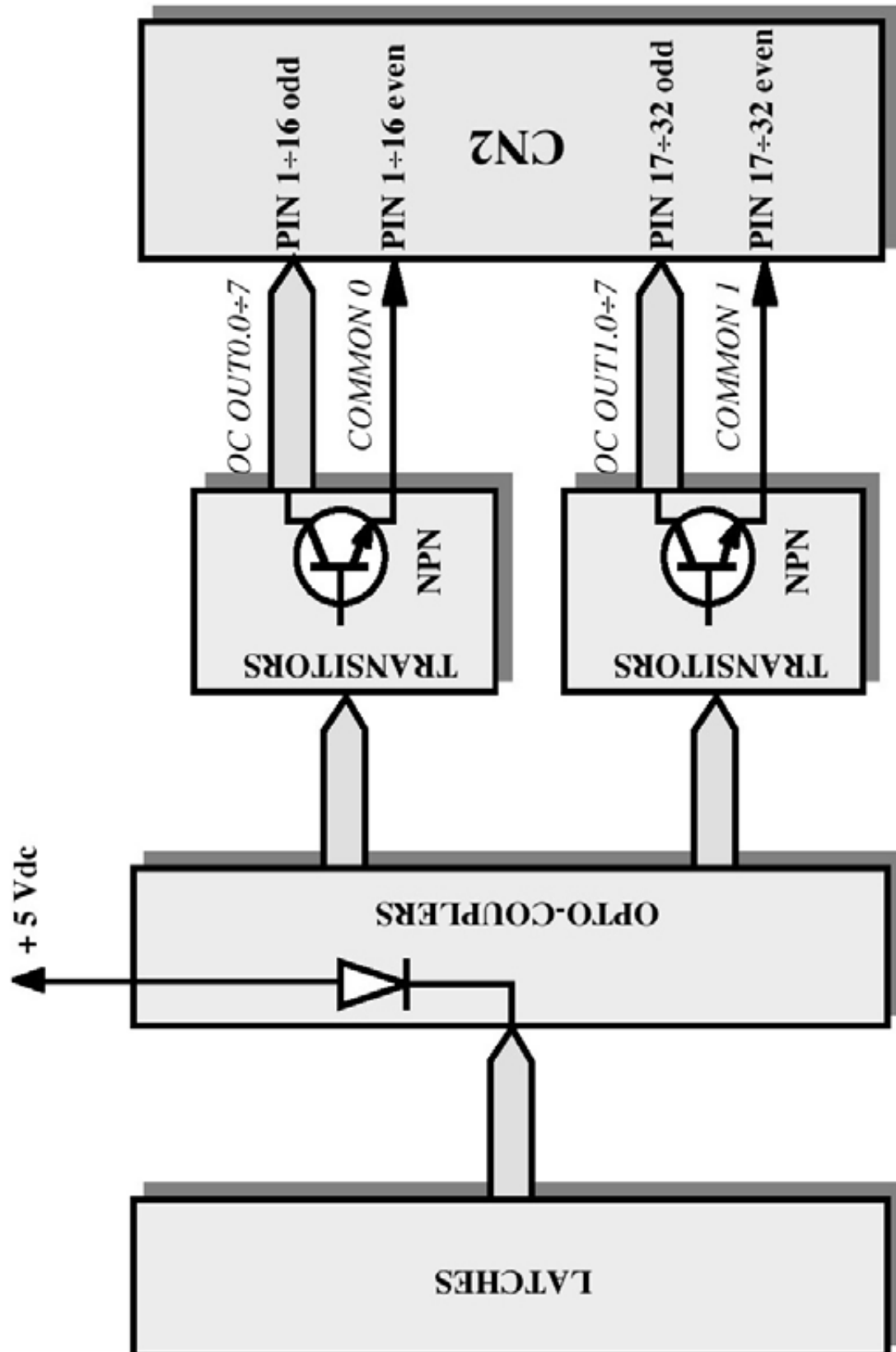


Fig. 4-1: Schema di Output

4.2. Output

Come già precedentemente individuato a bordo della scheda **CIO 02** sono presenti **16** linee di output a transistor. Come la sezione di input, anche quella di output e' opportunamente optoisolata in modo da garantire una netta separazione galvanica tra l'elettronica interna ed il mondo esterno. Per quanto riguarda lo stadio finale di uscita e' invece realizzato tramite transistor **NPN** in **Open Collector**.

N.B.

La scheda nella parte che riguarda l'output dei dati genera una inversione di stati logici di tutte le **16** linee presenti. Tale inversione riguarda solo lo stadio finale di uscita, infatti i **16 LED Rossi** che visualizzano le uscite riportano esattamente il dato scritto sul **BUS**. Così se ad esempio su una linea dati del **BUS** viene scritto uno zero logico, il corrispondente led e' disattivato e la corrispondente uscita su CN 3 assume il valore logico uno che corrisponde al contatto aperto del transistor.

5. INSTALLAZIONE DELLA SCHEDA

5.1. Introduzione.

In questo capitolo saranno illustrate tutte le operazioni da compiere per il corretto funzionamento della scheda. A questo scopo si mostrerà, in seguito, l'ubicazione del Dip Switch DIP1, e dei connettori.

5.2. Connessioni con il mondo esterno.

5.2.1. K3 (Connettore di Input)

Permette la connessione di un massimo di 16 linee della sezione optoisolata di ingresso con il mondo esterno.

Ingresso D3 Byte B	1	2 Ingresso D4 Byte B
Ingresso D2 Byte B	3	4 Ingresso D5 Byte B
Ingresso D1 Byte B	5	6 Ingresso D6 Byte B
Ingresso D0 Byte B	7	8 Ingresso D7 Byte B
Ingresso D7 Byte A	9	10 Ingresso D0 Byte A
Ingresso D6 Byte A	11	12 Ingresso D1 Byte A
Ingresso D5 Byte A	13	14 Ingresso D2 Byte A
Ingresso D4 Byte A	15	16 Ingresso D3 Byte A
+Vdc opto	17	18 +Vdc opto
Comune Vdc opto	19	20 Comune Vdc opto

Fig. 5-1: K3 - Connettore Input

LEGENDA:

+Vdc opto - E' la tensione di alimentazione che occorre fornire agli optoisolatori per consentire loro un corretto funzionamento (i valori esatti sono indicati nel **Paragrafo 4.0.1.**).

La tensione di alimentazione puo' essere generata facilmente da un semplice gruppo raddrizzatore-condensatore come da schema:

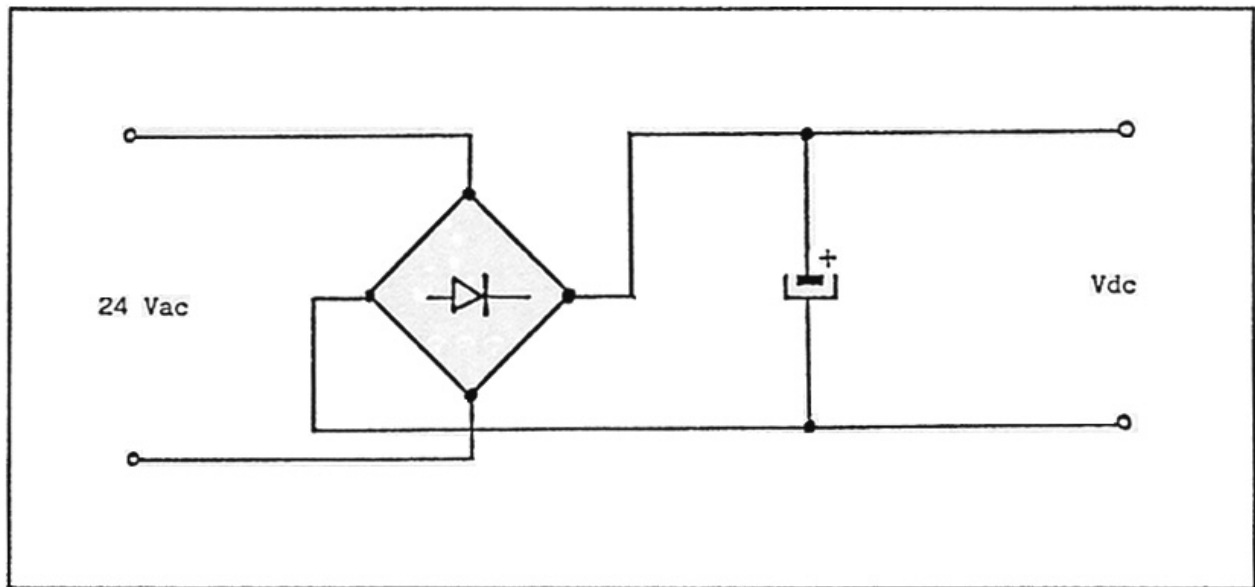


Fig. 5-2: Schema di alimentazione Optoisolatori

Ingressi - Gli ingressi sono concepiti per supportare un contatto Normale Aperto.

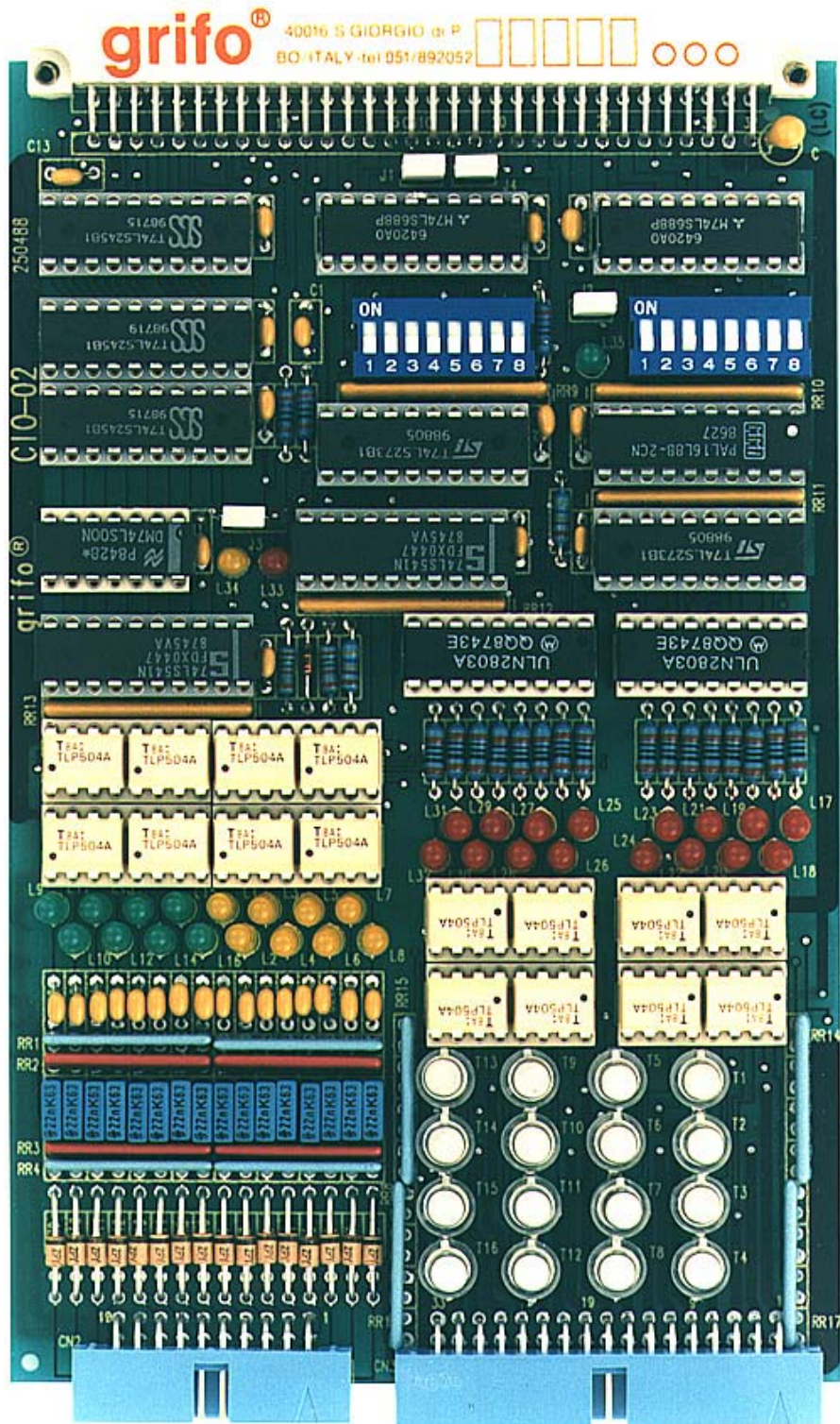


Fig. 5-4: Foto scheda CIO 02



5.2.2. K2 (Connettore di Output)

Porta verso il mondo esterno le uscite delle 16 uscite a Transistor.

OC Output D7 Byte A	1	2 Comune 0
OC Output D6 Byte A	3	4 Comune 0
OC Output D5 Byte A	5	6 Comune 0
OC Output D4 Byte A	7	8 Comune 0
OC Output D3 Byte A	9	10 Comune 0
OC Output D2 Byte A	11	12 Comune 0
OC Output D1 Byte A	13	14 Comune 0
OC Output D0 Byte A	15	16 Comune 0
OC Output D7 Byte B	17	18 Comune 1
OC Output D6 Byte B	19	20 Comune 1
OC Output D5 Byte B	21	22 Comune 1
OC Output D4 Byte B	23	24 Comune 1
OC Output D3 Byte B	25	26 Comune 1
OC Output D2 Byte B	27	28 Comune 1
OC Output D1 Byte B	29	30 Comune 1
OC Output D0 Byte B	31	32 Comune 1
N. C.	33	34 N. C.

Fig. 5-3: K2 - Connettore per Uscite a Transistor

LEGENDA :

OC OUT0.n = O - Segnale in open collector dell'uscita **n** della sezione **OUT0**.

OC OUT1.n = O - Segnale in open collector dell'uscita **n** della sezione **OUT1**.

5.2.3. K1 CONNETTORE DEL BUS ABACO®.

A	A	A	pin	C	C	C
CPU 16 Bit	CPU 8 Bit	CIO 01		CIO 01	CPU 8 Bit	CPU 16 Bit
	GND	GND	1	GND	GND	
	+5V	+5V	2	+5V	+5v	
	D0	D0	3		*	D8
	D1	D1	4		*	D9
	D2	D2	5		*	D10
	D3	D3	6		/INT	
	D4	D4	7		/NMI	
	D5	D5	8		/HALT	D11
	D6	D5	9		/MREQ	
	D7	D7	10	/IOREQ	/IOREQ	
	A0	A0	11	/RD	/RD	/RDLDS
	A1	A1	12	/WR	/WR	/WRLDS
	A2	A2	13		/BUSAK	D12
	A3	A3	14		/WAIT	
	A4	A4	15		/BUSRQ	D13
	A5	A5	16	/RESET	/RESET	
	A6	A6	17	/M1	/M1	/IACK
	A7	A7	18		/RFSH	D14
	A8		19		/MEMDIS	
	A9		20		VDUSEL	
	A10		21		/IEI	D15
	A11		22		*	Ris.
	A12		23		CLK	
	A13		24		*	/RDUDS
	A14		25		*	/WRUDS
	A15		26		*	A21
A16	*		27		*	A20
A17	*		28		*	A19
A18	*		29		R.T.	
	+12V	+12V	30		-12V	
	+5V	+5V	31	+5V	+5V	
	GND	GND	32	GND	GND	

Fig. 5-5: K1 - Connessione con BUS ABACO®.

LEGENDA:

Le denominazioni dei pin in neretto nella configurazione del bus sono relative all' uso di una CPU a 16 bit.

CPU A 8 BIT

Pin da A0 ad A15	Address BUS - BUS degli indirizzi;
Pin da D0 a D7	Data BUS - BUS dei dati;
INT	Interrupt request - Richiesta di interruzione;
NMI	Non Mascherable Interrupt - Richiesta di interruzione non mascherabile;
HALT	Halt State - Stato di Halt;
MREQ	Memory Request - Richiesta di memoria;
IORQ	Input/Output Request - Richiesta di Input/Output;
RD	Read Cycle Status - Richiesta di lettura;
WR	Write Cycle Status - Richiesta di scrittura;
BUSAK	BUS Acknowledge - Riconoscimento del BUS;
	WAIT Wait - Attesa;
BUSRQ	BUS Request - Richiesta del BUS;
RESET	Azzeramento;
M1	Machine Cycle One - Primo Ciclo Macchina;
RFSH	Refresh - Rinfresco;
MEMDIS	Memory Display - Viene emesso dal dispositivo periferico che si sta mappando nell' area di memoria;
VDUSEL	VDU Selection - Abilita il dispositivo periferico ad essere mappato nell' area di memoria;
IEI FIO 02, FIO 03	Abilitazione Interrupt FIO 02 , FIO 03
CLK	Clock di sistema
R.T.	Tasto di Reset

CPU A 16 BIT

Pin da A0 ad A21	Address BUS - BUS degli indirizzi
Pin da D0 a D15	Data BUS - BUS dei Dati
RD UDS	Read Upper Data Strobe - Lettura del byte superiore BUS dati;
WR UDS	Write Upper Data Strobe - Scrittura del byte superiore bus dati;
IACK	Interrupt Acknowledge - Riconoscimento della richiesta di Interrupt da parte della CPU;
RD LDS	Read Lower Data Strobe - Lettura del byte superiore BUS dati;
WR LDS	Write Lower Data Strobe - Scrittura del byte superiore BUS dati;

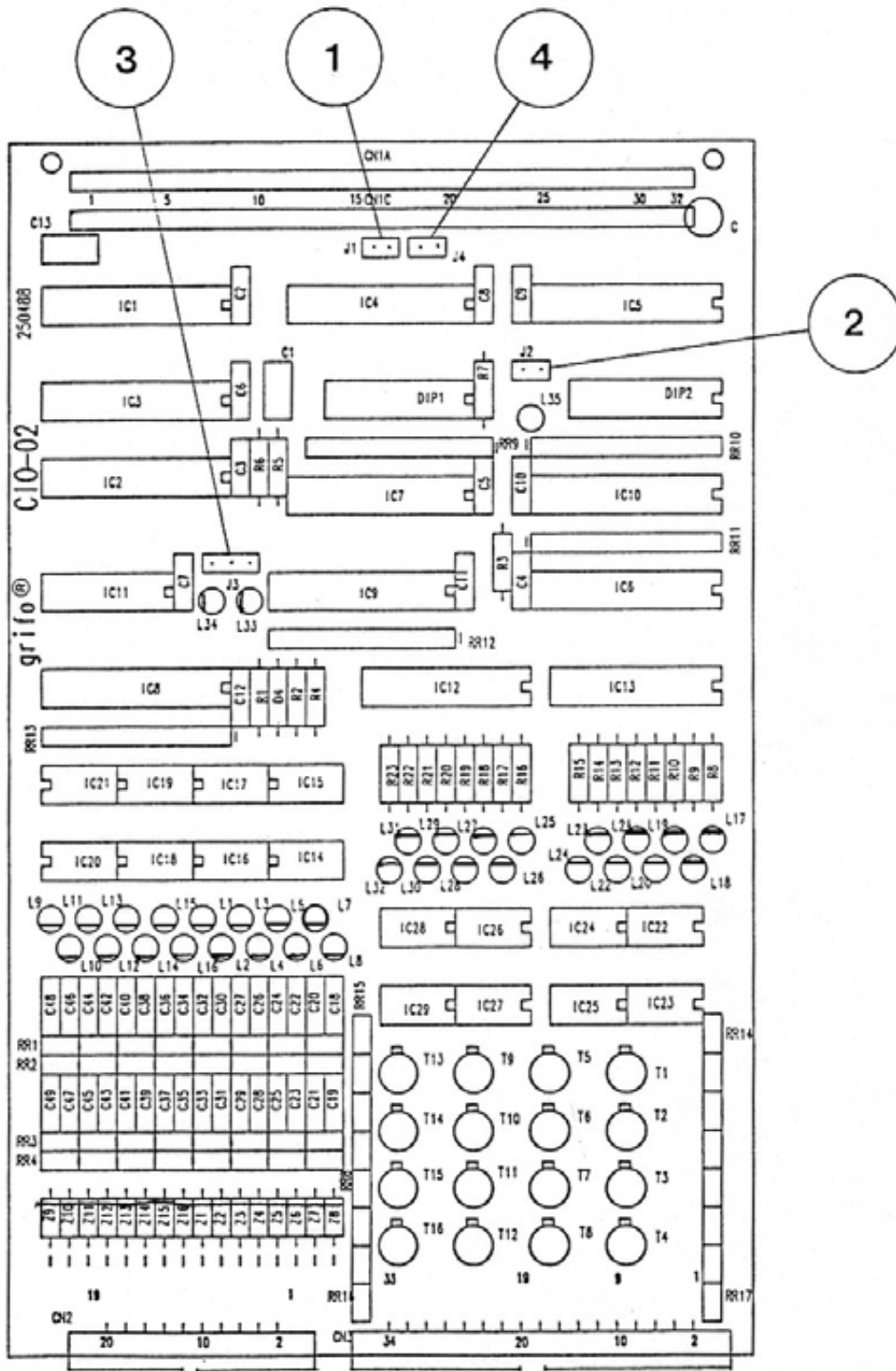


Fig. 5-6: Disposizione Jumpers



5.3. Jumpers

Esistono, a bordo della scheda **CIO 02**, 4 strip di cui **3** a due vie ed il rimanente a tre vie dotati da altrettanti cavallieri. Con questi strip e' possibile effettuare alcune selezioni che riguardano il modo di funzionamento della scheda. In seguito ne e' riportato l'elenco e l'ubicazione:

- J1** - Collega il segnale di Reset proveniente dal **BUS** alla logica di controllo della scheda.
- J2** - Seleziona il modo di indirizzamento: esteso o normale.
- J3** - Seleziona il tipo di **BUS** su cui operare: **8** o **16** bit.
- J4** - Collega il segnale **M1** proveniente dal **BUS** alla logica di controllo della scheda.

JUMPER	SITUAZIONE	UTILIZZO
J1	connesso	Consente al segnale di Reset di agire anche sulla regione di I/O e sulla circuiteria di abilitazione degli Out, resettando le uscite
	non connesso	Il segnale di Reset proveniente dal BUS non mutera' la configurazione di uscita
J2	connesso	Seleziona modo esteso di indirizzamento
	non connesso	Seleziona modo normale di indirizzamento
J4	connesso	Consente al segnale M1 proveniente dal BUS di agire sulla logica di controllo della scheda
	non connesso	Il segnale M1 proveniente dal BUS non agisce sulla logica di controllo della scheda

Table 5-1: Tabella jumper a 2 vie

JUMPER	POSIZIONE	UTILIZZO
J3	1-2	Seleziona BUS a 8 bit
	2-3	Seleziona BUS a 16 bit

Table 5-2: Tabella jumper a 3 vie

5.4. Segnalazioni visive.

5.4.1. LED di Input/Output

Tramite una serie di **32 LED**, di cui **16** adoperati nelle linee di input e **16** in quelle di output, e' possibile ottenere un feed-back visivo della situazione presente all'esterno della scheda. La visualizzazione della situazione di **I/O** e' molto utile in fase di debugger poiche' consente all'utente di visionare, anche sul campo, quanto e' presente in ingresso. Questa possibilita' e' maggiormente sfruttabile specialmente se si pone la **CIO 02** in vista tramite la scheda di Extention per **BUS ABACO® EXA-01**, o **EXA-01F** (con Flat).

Segnalazioni di **Input**

LD8 - Bit D7 Byte **H** Colore **Giallo**

LD7 - Bit D6 Byte **H** Colore **Giallo**

LD6 - Bit D5 Byte **H** Colore **Giallo**

LD5 - Bit D4 Byte **H** Colore **Giallo**

LD4 - Bit D3 Byte **H** Colore **Giallo**

LD3 - Bit D2 Byte **H** Colore **Giallo**

LD2 - Bit D1 Byte **H** Colore **Giallo**

LD1 - Bit D0 Byte **H** Colore **Giallo**

LD16 - Bit D7 Byte **L** Colore **Verde**

LD15 - Bit D6 Byte **L** Colore **Verde**

LD14 - Bit D5 Byte **L** Colore **Verde**

LD13 - Bit D4 Byte **L** Colore **Verde**

LD12 - Bit D3 Byte **L** Colore **Verde**

LD11 - Bit D2 Byte **L** Colore **Verde**

LD10 - Bit D1 Byte **L** Colore **Verde**

LD9 - Bit D0 Byte **L** Colore **Verde**

Segnalazioni di **Output**

LD17 - Bit D7 Byte **L** Colore **Rosso**

LD18 - Bit D6 Byte **L** Colore **Rosso**

LD19 - Bit D5 Byte **L** Colore **Rosso**

LD20 - Bit D4 Byte **L** Colore **Rosso**

LD21 - Bit D3 Byte **L** Colore **Rosso**

LD22 - Bit D2 Byte **L** Colore **Rosso**

LD23 - Bit D1 Byte **L** Colore **Rosso**

LD24 - Bit D0 Byte **L** Colore **Rosso**

LD25 - Bit D7 Byte **H** Colore **Rosso**

LD26 - Bit D6 Byte **H** Colore **Rosso**

LD27 - Bit D5 Byte **H** Colore **Rosso**

LD28 - Bit D4 Byte **H** Colore **Rosso**

LD29 - Bit D3 Byte **H** Colore **Rosso**

LD30 - Bit D2 Byte **H** Colore **Rosso**

LD31 - Bit D1 Byte **H** Colore **Rosso**

LD32 - Bit D0 Byte **H** Colore **Rosso**

N.B.

Come Byte **L** si intende il Byte con indirizzamento **PARI**.

Come Byte **H** si intende il Byte con indirizzamento **DISPARI**.

5.4.2. LED di Diagnostica o di Stato

La scheda **CIO 02** e' provvista di **3 LED** con cui viene segnalato visivamente il modo di funzionamento selezionato dall'utente della stessa scheda. In particolare:

L34 di colore **ROSSO** segnala che e' stato selezionato il **BUS** a **16** bit tramite **J3**.

L33 di colore **GIALLO** segnala che e' stato selezionato il **BUS** a **8** bit tramite **J3**.

L35 di colore **VERDE** segnala che e' stato selezionato il modo di indirizzamento esteso

6. MAPPAGGIO DELLA SCHEDA CIO 02

La scheda viene indirizzata in uno spazio fisico di **2** byte (Byte **A** e Byte **B**) durante l'indirizzamento a **8** bit, oppure di una word durante l'indirizzamento a **16** bit. I byte **A** e **B** oppure la parola sono i medesimi sia per le funzioni di input che di output: l'unica differenza è che in fase di input i dati provengono dal connettore **CN2**; in fase di output, invece, gli stessi vanno a comandare i transistor in uscita su **CN3**.

Lo spazio fisico in cui è vista la scheda è settabile tramite i due dip switch a **8** vie di cui la scheda è corredata. In particolare l'indirizzamento può avvenire in due modi selezionabili tramite il jumper **J2**:

Modo normale -> la scheda è indirizzabile su **256** possibili byte selezionabili tramite il **DIP 1**.

Modo esteso -> la scheda è indirizzabile su **65536** possibili byte selezionabili tramite i **DIP 1** e **DIP 2**.

Entrambi i **Dip Switch** sono collegati in maniera che se posti in posizione **ON** generano uno **Zero** logico, mentre in posizione **OFF** generano un **Uno** logico.

Ecco indicata la corrispondenza tra i pin dei **Dip Switch** ed i Bit di indirizzamento:

Dip1.1 - Bit D0

Dip1.2 - Bit D1

Dip1.3 - Bit D2

Dip1.4 - Bit D3

Dip1.5 - Bit D4

Dip1.6 - Bit D5

Dip1.7 - Bit D6

Dip1.8 - Bit D7

Dip2.1 - Bit D8

Dip2.2 - Bit D9

Dip2.3 - Bit D10

Dip2.4 - Bit D11

Dip2.5 - Bit D12

Dip2.6 - Bit D13

Dip2.7 - Bit D14

Dip2.8 - Bit D15

Esempio di indirizzamento normale:

Se si desidera mappare la scheda **CIO 02** all' indirizzo **F4H** con modalita' normale, per esempio, occorre effettuare il seguente strippaggio:

J2 -> Non connesso

J3 -> Indifferente E posizionare il **Dip Switch 1** come segue:

Dip 1.8 - OFF
Dip 1.7 - OFF
Dip 1.6 - OFF
Dip 1.5 - OFF
Dip 1.4 - ON
Dip 1.3 - OFF
Dip 1.2 - ON
Dip 1.1 - ON

Esempio di indirizzamento esteso:

Se si desidera mappare la scheda **CIO 02** all' indirizzo **FA40H** con modalita' estesa, per esempio, occorre effettuare il seguente strippaggio:

J2 -> Connesso

J3 -> Indifferente

E posizionare i **Dip Switch 1** e **2** come segue:

Dip 2.8 - OFF
Dip 2.7 - OFF
Dip 2.6 - OFF
Dip 2.5 - OFF
Dip 2.4 - OFF
Dip 2.3 - ON
Dip 2.2 - OFF
Dip 2.1 - ON

Dip 1.8 - ON
Dip 1.7 - OFF
Dip 1.6 - ON
Dip 1.5 - ON
Dip 1.4 - ON
Dip 1.3 - ON
Dip 1.2 - ON
Dip 1.1 - ON

6.1. Gestione della modalita' di indirizzamento

La modalita' di indirizzamento della scheda **CIO 02** e' gestita da una apposita PAL che definisce tutta la logica di controllo e di gestione della scheda. Tale **PAL** provvede anche a gestire le differenze di indirizzamento tra gli **8** ed i **16** bit, infatti agisce direttamente sul bit meno significativo degli indirizzi tenendo conto di quale modalita' e' stata scelta e con quale tipo di microprocessore sta' lavorando. E' cosi' che il **Dip 1.1** non rientra nella procedura di indirizzamento a **8** bit ma solamente in quella a **16**. In questo modo ogni tipo di processore puo' comandare la scheda in modo ottimale.

7. SCHEDE ESTERNE A CUI COLLEGARE LA SCHEDA CIO 02.

La scheda **CIO 02** ha la possibilità di accettare come processori tutti quelli presenti sul **BUS ABACO®** aumentando, così, la sua già notevole versatilità.

A titolo di esempio ne riportiamo un breve elenco:

GPC® 535 (General Purpose Controller 80535)

Basata sul potente 80535 Siemens comprende, 16 linee di I/O, 3 linee di acquisizione Encoder bidirezionali a 16 bit, 32K RAM tamponati con batteria al Litio, Real Time Clock, 8 linee di A/D converter da 8 o 10 bit, linea di comunicazione in RS 232 o RS 422-485, Buzzer, unica tensione di alimentazione. Scheda nel formato **Singola Europa** 100x160 mm con **BUS Abaco®**.

GPC® 65 (General Purpose Controller 6501 Q)

La compatibilità software del 6501 Q Rockwell con il noto 6502, consente l'uso immediato di quanto già sviluppato. 32K RAM tamponati con batteria al Litio, 4 linee di A/D converter da 10 bit, Key Display Controller, linea RS 422 o 423, unica tensione di alimentazione. Scheda nel formato **Singola Europa** 100x160 mm con **BUS Abaco®**.

GPC® 11 (General Purpose Controller 68HC11)

La caratteristica peculiare di questa scheda è il suo bassissimo consumo che a pieno lavoro è minore di 50 mA. Monta il versatile Motorola 68HC11, ha una linea RS 232, 3 port di I/O, Real Time Clock con batteria al Litio, unica tensione di alimentazione a +5V.

GPC® 97 (General Purpose Controller 8097)

Potente controllore a 16 bit basato sullo 8097 Intel con una linea RS 232 ed una in TTL, 32 linee di I/O, 8 linee di A/D converter da 10 bit, Real Time Clock, 16K RAM con batteria al Litio, unica tensione di alimentazione, comodo sviluppo su personal, ecc. Scheda nel formato **Singola Europa** 100x160 mm con **BUS Abaco®**.

CPU 01 (Central Processor Unit Z80)

CPU Zilog Z80 B da 6 MHz con 64K RAM dinamica ed uno zoccolo per ospitare un massimo di 32K Bytes di EPROM. Ampia dotazione di Firmware e Software. Disponibilità di sistemi operativi tipo CP/M, ZCPR3, SCIDOS, ecc. Scheda nel formato **Singola Europa** 100x160 mm con **BUS Abaco®**.

CPU 03 (Central Processor Unit Z80)

CPU Z80 H da 8MHz con due linee seriali in RS 232 C con Baud Rate settabile da software tra 50 e 38K Baud. Una delle linee è settabile in RS 485 od in RS 422. Zoccoli per un massimo di 448K Bytes di RAM-EPROM di cui 192K RAM e 256K EPROM. Disponibile CP/M. Scheda nel formato **Singola Europa** 100x160 mm con **BUS Abaco®**.

GPC® 02 (General Purpose Controller 80C32)

Scheda in grado di supportare la famiglia 51 Intel compreso il tipo mascherato Basic. 16 linee di I/O, 3 Counter, linea RS 232, 4 linee di A/D converter da 10 bit, Buzzer, EPROM programmer su scheda, 32K RAM con Back Up al Litio, Key Display Controller, ecc. Scheda nel formato **Singola Europa** 100x160 mm con **BUS Abaco®**.

GPC® F2 (General Purpose Controller Fam. 80C52)

Scheda in grado di supportare la famiglia 51 Intel compreso il tipo mascherato Basic. 16 linee di I/O gestite da 8255, 2 linee RS 232, Buzzer, EPROM programmer, 32K RAM su 64K indirizzabili, Real Time Clock con batteria al Litio, 2 Timer Counter tipo 8253. Scheda nel formato **Singola Europa** 100x160 mm con **BUS Abaco®**.

GPC® 51 (General Purpose Controller 80C51)

Scheda in grado di supportare la famiglia 51 Intel compreso il tipo mascherato Basic. 16 linee di I/O, 3 Counter, linea RS 232, 4 linee di A/D converter da 10 bit, Buzzer, EPROM programmer su scheda, 32K RAM con Back Up al Litio, Orologio, Key Display Controller Scheda nel formato **Singola Europa** 100x160 mm con **BUS Abaco®**..

GPC® 68 (General Purpose Controller 68000)

Due linee RS 232 con Baud Rate settabile da software fino a 38 Kbaud piu' una linea RS 485 o RS 422, 3 port paralleli a 8 bit e tre timer gestiti dal 68230, CPU costituita dal 68000 ad 8 MHz, 768 KByte di RAM-EPROM, Watch Dog hardware disinseribile, vari supporti software. Scheda nel formato **Singola Europa** 100x160 mm con **BUS Abaco®**.

GPC® 451 (General Purpose Controller 80C451)

Scheda in grado di supportare 80C451 compresa la versione con EPROM. Codice compatibile 8031. 32 linee di I/O TTL; Real Time Clock; 96K a bordo di cui 32K RAM tamponati con batteria al Litio. Linea in RS 232 o 422 o 485. BASIC, FORTH, Monitor in ROM, PASCAL, C, ecc. Scheda nel formato **Singola Europa** 100x160 mm con **BUS Abaco®**.

GPC® 188 (General Purpose Controller 80C188)

Potentissimo controllore basato su 80C188. Due linee in RS 232 o 422; 24 linee di I/O TTL; 256K EPROM e 256K RAM tamponata con batteria al Litio; Real Time Clock; 4 linee di counter; 8 linee di A/D, o 4 differenziali con SH, da 13 bit e 20-35 ysec. Pascal in ROM. Scheda nel formato **Singola Europa** 100x160 mm con **BUS Abaco®**.

GPC® 80 (General Purpose Controller 84C00)

Potente controllore o SBC basato sullo Z80. Unica tensione di alimentazione con componenti CMOS. Gestisce le FIO e dispone di implementazioni di CP/M, SCDOS, ZCPR3, ecc. 256K RAM tamponata con batteria al Litio; Real Time Clock; 2 linee seriali, 16 linee di I/O TTL, 4 counter. Scheda nel formato **Singola Europa** 100x160 mm con **BUS Abaco®**.

GPC® 552 (General Purpose Controller 80C552)

Potente controllore con 96K a bordo di cui 32K RAM con batteria al Litio; Real Time Clock; 8 linee di A/D da 10 bit; Watchdog; I² BUS; linea in RS 232 o 422; 4 capture timer; 3 counter; 2 PWM; I/O TTL; BASIC

APPENDICE - A GLOSSARIO DEI TERMINI

APPENDICE

GLOSSARIO DEI TERMINI

B**BUS: Connessioni con BUS ABACO®, 13****C****Caratteristiche tecniche, 3****CN2: Pinout connettore di Input, 9****CN3: Pinout connettore di Output, 11****Connettori, 9****G****Generalita`, 1****I/O: Caratteristiche, 5****Indirizzamento: gestione della modalita`, 23****Input: caratteristiche di ingresso, 5****Input: schema, 5****Installazione, 9****J****Jumpers, 15****L****Led di diagnostica, 20****LED: segnalazioni di Input, 18****LED: segnalazioni di Output, 19****M****Mappaggio della scheda, 21**

O**Opto: schema di alimentazione, 10****Optoisolatori: alimentazione, 10****Optoisolatori: caratteristiche di massima, 5****Output: caratteristiche di uscita, 6****Output: schema Byte H, 8****Output: schema Byte L, 7****P****Pianta componenti, 4****S****Schede esterne, 24****Schema a blocchi, 2****Segnalazioni visive, 18**